

MG32F02V032

数据手册

Version: 2.01

特性

❖ CPU内核

- ARM 32位 Cortex-M0 处理器
- 最高工作频率 48MHz
- 内置一个有32个外部中断输入的4级优先级的NVIC
- 内置一个24位系统嘀嗒定时器
- 内置一个32位单周期乘法器
- 内置一个有2个监视点和4个断点的SWD串行调试器

❖ 内存

- 内嵌32K字节闪存
- 支持通过SWD接口进行ICP (在电路编程) 更新ISP引导码
- 支持ISP (在系统编程) 更新应用程序
 - 支持用于ISP引导码的可编程ISP存储空间大小
- 支持IAP (在应用编程) 更新应用程序
 - 支持可编程IAP存储空间大小

❖ SRAM

- 内嵌4K字节SRAM

❖ 电源

- 内置1个用于核心逻辑供电的稳压器
- 内置3个掉电检测器
 - BOD0 检测1.4V
 - BOD1 可选检测 4.2V/3.7V/2.4V/2.0V
 - BOD2 检测1.7V
- 内置1个具有掉电和唤醒控制功能的电源管理控制器
- 支持三种电源工作模式
 - ON (正常) 模式、SLEEP模式、STOP掉电模式
- 支持通过多种来源从SLEEP/STOP模式唤醒

❖ 复位

- 内嵌POR (上电复位) 电路
- 内置1个复位源控制器
 - 可设置芯片冷复位和热复位的复位源
 - 为内部模块提供独立软件复位控制
- 提供多种复位源
 - POR/BOD0/BOD1/外部复位引脚输入/软件强制复位
 - IWDG/WWDT/ADC
 - 非法地址错误复位/闪存访问保护错误复位
 - 丢失时钟检测 (MCD) 复位

❖ 时钟

- 内嵌32KHz 的ILRCO (内部低频RC振荡器)
- 内嵌IHRCO (内部高频RC振荡器)
 - 校准至11.059 或12MHz $\pm 1\%$ @25°C
- 内嵌系统时钟输出的PLL
 - 可设置从4~32的乘法倍数
- 内嵌用于外部32KHz和4到25MHz 晶振的带有MCD的XOSC振荡器
- 支持最高36MHz的外部时钟输入
- 内置1个带有模块独立时钟使能控制的时钟源控制器
- 支持内部XOSC振荡器和内部ILRCO/IHRCO时钟输出

❖ DMA (直接存储器访问)

- 4个可独立配置的硬件DMA通道
 - 内存、APB和AHB外设可作为源或目标进行访问
 - 支持SRAM/FLASH作为内存源，支持SRAM作为内存目的地
- DMA 传输管理类型
 - 内存到内存(仅通道0,3)
 - 外设到内存
 - 内存到外设
 - 外设到外设
- 内嵌两种通道请求之间的优先级控制类型
 - 轮询通道请求
 - 可软件配置优先级
- 可设置单次传输数据宽度为1,2,4字节
- 支持传输循环模式和起始地址自动重载控制
- 为引脚触发请求提供 single/block/demand 模式

❖ GPIO

- 支持通用IO引脚
 - LQFP32/QFN32封装最多29个GPIO引脚
 - TSSOP20封装最多17个GPIO引脚
- 为单独的引脚提供的可选择的IO模式
 - 推挽输出
 - 准双向 (仅PC引脚)
 - 开漏输出
 - 高阻抗数字输入
 - 模拟IO
- 灵活的引脚功能复用选择
- 支持对独立引脚设置驱动强度
- 支持对独立引脚设置滤波
- 支持对独立引脚设置输入反相
- 支持对独立引脚设置拉高
- 支持对除RSTN,XIN外的独立引脚设置高速选项
- 保持复位后的GPIO引脚状态和IO模式设置

❖ 中断支持

- 内置 1 个用于与NVIC连接的EXIC (外部中断控制器)
 - 独立的高电平/低电平和上升沿触发/下降沿触发选择
- 内置1个用于控制唤醒事件的WIC (唤醒中断控制器)
- 所有引脚均可被设置为中断源和按键输入
 - 支持中断功能的引脚“或”逻辑
 - 支持KBI功能的引脚“与”逻辑
- 支持外部引脚用于CPU的NMI/RXEV/TXEV 功能

❖ 定时器

- 提供6个定时器/计数器: TM00,TM01,TM10,TM16,TM20,TM36
- 定时器模块一般功能
 - 可选择Full-counter, Cascade, Separate定时器操作模式
 - 多个内部和外部信号作为定时器时钟源或触发源
 - 支持定时器重置、触发启动和时钟门控制用于触发源功能
 - 定时器溢出可作为时钟输出到外部引脚
 - 可设置计数器自动停止模式
- 提供 TM36 定时器模块
 - 32位定时器/计数器
 - 4 个CCP (输入捕获/输出比较/PWM) 通道

- 3个CCP通道具有OCN(互补输出比较)
- PWM具有中心/边缘对齐、死区控制和中止控制功能
- QEI(正交编码器接口)支持
- 支持使用DMA的2个IC和3个OC
- 用于自动停止模式的额外重复计数器
- 支持占空比捕获功能
- 最高达96MHz的时钟源用于PWM输出
- 提供**TM2x定时器模块(TM20)**
 - 32位定时器/计数器
 - 2个CCP(输入捕获/输出比较/PWM)通道
 - 2个CCP通道具有OCN(互补输出比较)
 - 带边缘对齐的PWM功能
 - 用于自动停止模式的额外重复计数器
 - 支持占空比捕获功能
- 提供**TM1x定时器模块(TM10, TM16)**
 - 32位定时器/计数器
- 提供**TM0x定时器模块(TM00, TM01)**
 - 16位定时器/计数器

❖ **RTC**

- 内置可选择时钟源的**32位计数器**
- 支持报警功能和时间戳功能
- 支持从**STOP**模式唤醒
- 支持定期的滴答中断或唤醒

❖ **看门狗**

- 内置**1个IWDG(独立看门狗)**
 - 带12位预分频器的8位向下计数器, ILRCO作为时钟源
 - 可工作在**SLEEP**或**STOP**模式
 - 在定时器下溢时可选择复位或中断
 - 支持2个有中断功能的早期唤醒比较器
- 内置**1个WWDG(窗口看门狗)**
 - 10位计数器, 具有1或256分频器, 1/2/4~128分频器
 - 可设置时间窗口检测异常晚或早的应用行为
 - 当计数器下溢或在窗口外重载时可选择复位或中断
 - 支持警报中断

❖ **I2C**

- 提供**2个完全相同的I2C模块: I2C0, I2C1**
- **I2C模块一般功能**
 - 支持主机和从机模式
 - 支持设置时钟速率控制, 时钟速率最高1 MHz
 - 支持主机模式的可编程高/低周期控制
 - 支持从机模式拉住时钟
 - 支持广播功能
 - 支持多主机处理能力
 - 支持字节模式和缓冲模式流控制
 - 支持字节模式总线事件码用于固件控制
 - 支持缓冲模式4字节数据缓冲和32位数据寄存器用于高速数据通信
 - 可用DMA发送和接收数据
 - 支持从机地址硬件检测从**STOP**模式唤醒
 - 支持SMBus超时检测

❖ UART

- 提供3个UART 模块: URT0~1, URT4
- UART 模块一般功能
 - 通过可设置过采样率提供精确的UART波特率控制
 - 最大支持波特率6 Mbit/s
 - 可设置数据字长7或8位
 - 可设置4~32过采样率
 - 硬件奇偶校验与校验生成
 - 可对换TX/RX引脚配置
 - 独立信号极性控制用于发送和接收
- 提供 URT0/1 高级UART 模块
 - 支持UART、同步、SPI 主机/从机、智能卡、LIN、多处理器模式
 - 可选择MSB或LSB顺序
 - 可设置停止位0.5,1,1.5或2停止位
 - 支持超时定时器对 Idle/RX/Break/Calibration 进行超时检测
 - 支持使用4字节数据缓冲和32位数据寄存器用于高速数据通信
 - 支持自动波特率检测和校准
 - 为主机和从机模式通过空闲线、地址位支持多处理器通信
 - 支持低速UART-类似IrDA帧格式
 - 支持收发器仅通过CTS/RTS信号进行硬件流控制
 - 提供驱动使能信号启动双向通信传输
 - 支持用于智能卡应用的传输错误的硬件检测与自动重传控制
 - 支持用于智能卡应用的接收奇偶错误硬件检测和自动重试控制
 - 可用DMA发送和接收数据
- 提供URT4 基础UART 模块
 - 支持基本UART模式
 - 支持TX/RX独立的8位数据寄存器, 用于固件控制
 - 可设置停止位1或2停止位

❖ SPI

- 提供3个SPI通信模块: SPI0, URT0, URT1
 - 提供1个高级SPI模块: SPI0
 - 提供2个可设置SPI模块: URT0, URT1 (参考UART功能)
- 支持主机模式和从机模式
 - 支持全双工、半双工或单工通信模式
 - 支持不使用 NSS(从机选择信号)
 - 支持主机数据输入采样晚于SPI时钟的一半
 - 支持从机数据输出早于SPI时钟的一半
- 支持设置时钟速率控制
 - 主机/从机最高支持24MHz时钟速率
- 可选择 4~32 位帧大小
 - 支持使用4字节数据缓冲和32位数据寄存器用于高速数据通信
- 可用DMA发送和接收数据
- 支持多主机处理
- 可选择时钟极性和相位
- 可选择数据顺序是MSB或LSB
- NSS线软件或硬件管理用于主机模式
- 可设置数据传输模式
 - 标准SPI模式 (独立的传输和接收线)
 - 具有双向数据传输的单线/双线/四线SPI模式
- 数据发送/接收溢出检测

❖ ADC

- 12位1.0Msps 的SAR ADC
 - 可配置分辨率: 12/10/8 位
 - 可配置采样时间
- 提供外部8条通道输入和4条内部通道输入
 - 内部额外的通道源: VBUF, VSSA, LDO VR0, TS out
- 支持自动采样和被外置引脚、内部事件、软件位触发
- 输出数据可进行左对齐/右对齐
- 固定ADC顶部参考电压来自内部VDD
- 可在采样结束、转换结束、序列转换结束时产生中断
- 支持电压窗口检测和输出数据限制
- 内置 3 条独立硬件累加器通道用于ADC输出
- 支持单次扫描/通道扫描/循环扫描
- 可用DMA缓存ADC数据
- 支持等待模式避免ADC过载

❖ 温度传感器

- 内嵌温度传感器于ADC模组中
- 温度分辨率: $\pm 2^{\circ}\text{C}$ (典型)
- 温度工作范围: $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$

❖ GPL (通用逻辑)

- 支持数据反相、位序变化、字节顺序变更和奇偶校验
 - 数据位序变更, 支持 8 / 16 / 32位
 - 数据字节顺序在小端和大端之间变更, 支持16 / 32位
 - 奇偶校验, 支持 8 / 16 / 32位
- 支持CRC (循环冗余校验) 计算
 - 可设置CRC初始值
 - CRC输出位顺序改变
- 具有固定公共多项式的CRC
 - CRC8 多项式 0x07
 - CRC16 多项式 0x8005
 - CCITT16 多项式 0x1021
 - CRC32(IEEE 802.3) 多项式 0x4C11DB7
- 可用DMA缓存输入数据

❖ Misc.

- 定时器同步使能全局控制
- OBM(输出信号中断和调制) 控制
 - 支持2组OBM, 用于输出信号中断和调制控制
- NCO(数控振荡器) FDC和PF模式输出
- 支持2组 CCL(可定制逻辑)
- ASB(ARGB 串行总线) 用于可寻址RGB LED显示
- 32位非复位备份寄存器
- 提供芯片上16字节的唯一ID代码

❖ 工作环境

- 工作电压范围 1.8V ~ 5.5V
- 工作温度范围 $-40^{\circ}\text{C} \sim 105^{\circ}\text{C}$ (**1)
- 工作频率最高 48MHz

❖ 封装类型

- LQFP32 / QFN32 / TSSOP20
- (**1): 抽样检测

目录

特性.....	3
目录.....	8
图表.....	12
表单.....	13
1. 概述	14
2. 采购信息	15
3. 方框图.....	17
3.1. 系统功能框图.....	17
3.2. 芯片主框架	18
4. 引脚结构	19
4.1. 引脚指南	19
4.1.1. LQFP32 封装引脚	19
4.1.2. QFN32 封装引脚	20
4.1.3. TSSOP20 封装引脚	22
4.2. 引脚定义	23
4.1. 引脚功能复用选择表	30
4.2. 模拟功能引脚表	31
4.3. 功能复用引脚表	31
5. 内存映射	35
5.1. 存储器组织	35
5.2. CPU 内存映射	36
5.3. 外围存储器边界	37
5.4. 启动模式	38
6. 功能描述	39
6.1. CPU 内核	39
6.1.1. 简介	39
6.1.2. CPU 特性	39
6.1.3. ARM Cortex-M0 处理器.....	39
6.2. 电源管理.....	40
6.2.1. 简介	40
6.2.2. 芯片电源特性	40
6.2.3. 电源运行模式	40
6.2.4. 供电.....	40
6.2.5. CPU 掉电	41
6.3. 系统复位.....	41
6.3.1. 简介	41
6.3.2. 芯片复位特性	41
6.3.3. 芯片复位等级	41
6.3.4. 外部复位.....	41
6.3.5. 模块复位.....	42
6.4. 系统时钟.....	42
6.4.1. 简介	42
6.4.2. 芯片时钟特性	42
6.4.3. 系统时钟源.....	42

6.4.4. PLL 时钟	42
6.4.5. 模块进程时钟控制	42
6.5. 系统一般控制	42
6.5.1. 简介	42
6.5.2. 特性	42
6.6. 存储器访问	43
6.6.1. 简介	43
6.6.2. 特性	43
6.6.3. 内存控制器	43
6.6.4. 用于 Flash 的 ICP/ISP/IAP	43
6.6.5. 硬件选项字节闪存	43
6.7. GPIO	43
6.7.1. 简介	43
6.7.2. 特性	44
6.7.3. GPIO 控制块	44
6.8. 中断	45
6.8.1. 简介	45
6.8.2. 中断特性	45
6.8.3. 中断结构	45
6.8.4. 嵌套中断向量控制器	46
6.8.5. 唤醒中断控制器	46
6.8.6. 外部中断控制器	46
6.9. 通用逻辑	47
6.9.1. 简介	47
6.9.2. 特性	47
6.9.3. GPL 控制块	47
6.10. APB 共同控制	47
6.10.1. 简介	47
6.10.2. 特性	47
6.10.3. APB 控制模块	47
6.11. APX	48
6.11.1. 简介	48
6.11.2. 特性	48
6.11.3. APX 控制块	48
6.12. 直接存储器访问 (DMA)	49
6.12.1. 简介	49
6.12.2. 特性	49
6.12.3. DMA 控制	49
6.13. ADC	49
6.13.1. 简介	49
6.13.2. 特性	49
6.13.3. ADC 控制块	50
6.14. IWDG	51
6.14.1. 简介	51
6.14.2. 特性	51
6.14.3. IWDG 控制	51

6.15. WWDT.....	51
6.15.1. 简介.....	51
6.15.2. 特性.....	51
6.15.3. WWDT 控制	51
6.16. RTC.....	52
6.16.1. 简介.....	52
6.16.2. 特性.....	52
6.16.3. RTC 控制	52
6.17. 定时器	53
6.17.1. 简介.....	53
6.17.2. 特性.....	53
6.17.3. 模块功能.....	54
6.17.4. 定时器控制块	54
6.18. I2C.....	55
6.18.1. 简介.....	55
6.18.2. 特性.....	55
6.18.3. I2C 控制	55
6.19. UART	56
6.19.1. 简介.....	56
6.19.2. 特性.....	56
6.19.3. 模块功能.....	56
6.19.4. UART 控制	57
6.20. SPI	58
6.20.1. 简介.....	58
6.20.2. 特性.....	58
6.20.3. 模块功能.....	59
6.20.4. SPI 控制	60
7. 应用注意事项.....	61
7.1. 电源电路.....	61
7.2. 复位电路.....	61
7.3. Xtal 晶振电路.....	62
7.4. ADC 应用电路	63
8. 电气特性.....	64
8.1. 参数汇总表	64
8.2. 最大绝对额定值	64
8.3. 直流特性.....	65
8.4. IO 特性	67
8.5. 外部时钟特性.....	70
8.6. PLL 特性.....	70
8.7. IHRCO 特性	71
8.8. ILRCO 特性	71
8.9. LDO 特性.....	71
8.10. Flash 特性	72
8.11. ADC 特性	72
8.12. 温度传感器特性	73
8.13. UART 特性	74

8.14. SPI 特性 75

8.15. I2C 特性 77

9. 封装尺寸 78

9.1. LQFP-32..... 78

9.2. QFN-32 79

9.3. TSSOP-20..... 80

10. 版本历史 81

11. 免责声明 83

图表

图 2-1. 采购信息15

图 3-1. 系统功能框图17

图 3-2. 芯片主框架18

图 4-1. LQFP32 封装引脚19

图 4-2. QFN32 封装引脚20

图 4-3. TSSOP20 封装引脚22

图 5-1. 内存映射35

图 6-1. ARM Cortex-M0 处理器39

图 7-1. 供电电路61

图 7-2. 复位电路61

图 7-3. XTAL 晶振电路62

图 7-4. ADC 应用电路63

图 8-1. UART 时序波形74

图 8-2. SPI 主机模式时序波形76

图 8-3. SPI 从机模式时序波形76

图 8-4. I2C 时序波形77

图 9-1. LQFP-32 (7mm X 7mm) ~ AD3278

图 9-2. QFN-32 (4mm X4mm) ~ AZ3279

图 9-3. TSSOP-20 (6.5 x 4.4 x1.0 mm) ~ AT2080

表单

表 2-1. 芯片选择表	16
表 4-1. LQFP32 引脚 AFS 表	19
表 4-2. QFN32 引脚 AFS 表	21
表 4-3. TSSOP20 引脚 AFS 表	22
表 4-4. 引脚定义的缩写	23
表 4-5. 引脚描述	23
表 4-6. 引脚功能复用选择表	30
表 4-7. 模拟功能引脚表	31
表 4-8. 功能复用引脚表	31
表 5-1. CPU 内存地址映射	36
表 5-2. 外围存储器边界地址	37
表 6-1. 掉电模式选择	41
表 6-2. 中断源表	46
表 6-3. 定时器模块功能表	54
表 6-4. UART 模块功能表	57
表 6-5. SPI0 模块功能表	59
表 7-1. XOSC 电路内部总等效电容	62
表 7-2. 晶振电路参考 C1 & C2 电容值	62
表 8-1. 参数汇总表	64
表 8-2. 最大绝对额定值	64
表 8-3. 直流特性	65
表 8-4. 电流测量条件等级定义表	66
表 8-5. IO 特性	67
表 8-6. 外部时钟特性	70
表 8-7. PLL 特性	70
表 8-8. IHRCO 特性	71
表 8-9. ILRCO 特性	71
表 8-10. LDO 特性	71
表 8-11. Flash 特性	72
表 8-12. ADC 特性	72
表 8-13. 温度传感器特性	73
表 8-14. UART 特性	74
表 8-15. SPI 特性	75
表 8-16. I2C 特性	77

1. 概述

MG32F02V 是基于带有嵌套中断向量控制器（NVIC）的高效 ARM 32 位 Cortex™-M0 CPU 的 32 位单片机。

MG32F02V 有最多 **32K** 字节的内置 Flash 存储器用于存储代码和数据、设置用于保存启动码和用于芯片配置的 64 字节闪存。整个 Flash 空间均可通过串行烧写模式（ICP，在电路编程），主存也可在 ISP 模式（在系统编程）、SRAM（在 SRAM 启动）模式进行编程。ICP 和 ISP 让用户无需从产品中去下微控制器就可以下载新的代码；IAP 意味着应用程序正在运行时，微控制器能够在 Flash 中写入非易失数据。这些功能都由内建的电荷泵提供高压，而不需要外部高压。

MG32F02V 包含了 ARM 32 位 Cortex™-M0 的所有特性，具有 **4K** 字节的 SRAM，**4** 个 I/O 端口，**32** 个外部中断源的 4 级中断控制器和 7 个 8/16 位定时器/计数器，此外，**MG32F02V** 还有 1 个系统滴嗒定时器，2 个看门狗定时器，3 个具有 IC/OC 的高级定时器，4 个基础定时器、用于 32.768 kHz 至 25MHz 晶振的片上晶体振荡器、2 个高精度内部振荡器，分别是 11.059/12MHz 的 IHRCO 和 32 kHz 的 ILRCO、1 个带有温度传感器的 12 位 ADC。

此外，**MG32F02V** 为产品应用提供多种灵活的通信接口，它提供了包括 GPIO、I2C、SPI、UART、带 IC/PWM 的定时器、ADC、NCO、CCL、SDT 和 SWD(片上调试)。它有最多 **29** 个 GPIO 引脚，并提供可设置的 IO 类型-准双向、推挽输出、开漏输出、可选拉高的只输入(Hi-z)，另外，它内置 1 个内部去抖电路，得以消除恶劣信号的噪声。

1 个直接存储器存取(DMA)控制器被用于增强外设和存储器和存储器到存储器之间的数据传输。数据可以通过 DMA 控制器进行收发而不花费任何 CPU 时间。

对于电源管理和复位控制，**MG32F02V** 内置 1 个包括 1 个低电压检测器(LVD)、3 个掉电检测器(BOD0/BOD1/BOD2)、上电复位(POR)、低电压复位(LVR)的电源监控器。**MG32F02V** 具有多个掉电模式以降低功耗：SLEEP 模式和 STOP 模式。

在 SLEEP 模式下，CPU 会被冻结，外围设备和中断系统则仍在工作。在 STOP 模式中，RAM 和特殊功能寄存器 SFR 的值被保存，并且所有其他功能停止工作；最重要的是，在 Sleep 模式中，微控制器可以被多种中断或复位源唤醒(POR/LVR/BOD0/BOD1/BOD2)。

2. 采购信息

请联系 Megawin 的销售以获取各种可选选项（内存大小、封装、…）和更多有关该设备的信息。

图 2-1. 采购信息

	MG	32	F	0	2V	xxx	yy	zz
megawin								
Device family 32 = 32-bit MCU								
Application family F = Mainstream								
MCU Series 0 = ARM Cortex-M0								
Device Series 2V = Value Series								
Program memory size 032 = 32 Kbyte								
Package type AD = LQFP AZ = QFN AT = TSSOP								
Pin count 32 = 32 pins 20 = 20 pins								

MG32F02V032

● 芯片选择

表 2-1. 芯片选择表

功能	芯片	说明
闪存 ROM	32KB	AP+IAP+ISP 的总存储空间
SRAM	4KB	
封装	LQFP32, QFN32 TSSOP20	
IO 数量	29/29/17	不同的封装 IO 数量不同
最高 CPU 频率	48MHz	
内部时钟源	ILRCO+IHRCO	IHRCO 可选 12MHz(默认) 或 11.059MHz
电压检测器	LVR+BOD0/1/2	低电压复位 (LVR), BOD1: 4.2/3.7/2.4/2.0V, BOD2: 1.7V
定时器	16-bit*2: TM00/01 32-bit*4: TM1x/20/36	支持 Full-Counter, Cascade, Separate 模式
IC/OC/PWM 通道	6-CH (16-bit) or 12-CH(8-bit)	IC: 输入捕获, OC: 输出比较 (支持一般 + 互补输出)
WDT	IWDT+WWDT	IWDT: 独立看门狗定时器, WWDT: 系统窗口看门狗定时器
RTC	32-Bit	
ADC	12-Bit, 8-CH 1.0Msps	室温条件下
ACMP	-	带内嵌 2 个 R-阶梯参考电压的快速轨对轨比较器
DAC	-	电流型 DAC: 可设置 0.5/1/2 mA 全量程输出电流 电压型 DAC: 0.2V ~ VDD-0.2V 带输出缓冲区的全刻度范围
UART	高级*2 基础*1	URT0,1 支持 SPI, 多处理器, IrDA, LIN, ISO-7816 (智能卡) 与硬件流控制; URT4 为基础 UART
UART 作为 SPI	主机/从机*2	可配置并在高级 UART 中共享
UART SPI 模式最高时钟速率 (3.3V/1.8V)	主机: 22/16 MHz 从机: 18/12 MHz	VDD (5~3.3V / 3.3~1.8V)
SPI	1	带或不带 NSS 控制的主机/从机模式
SPI 最高时钟速率 (3.3V/1.8V)	主机: 16 MHz 从机: 12 MHz	VDD (5~3.3V / 3.3~1.8V)
I2C	2	可选字节/缓冲区模式, 带/不带时钟拉伸
EMB	-	支持 SRAM,NOR/NAND 闪存,8080 LCD 接口
DMA 通道	4-CH	外部引脚出发的 single/block/demand 模式
CRC	CRC8+16+32	CRC8/CRC16/CCITT16/CRC32 固定多项式
HW 除法器	-	有符号/无符号硬件除法器 (被除数和除数 位/周期)
OBI	2	输出信号中断和调制
NCO	1	数控振荡器, 输出频率 <= 1/2 输入频率
CCL	2	可定制逻辑
SDT	1	顺序状态检测器
ASB	4-CH	ARGB LED 串行总线
工作电压	1.8~5.5V	
工作温度	-40~105°C	抽样检测
闪存区域	AP,IAP,ISP	用户程序空间, 数据空间, 引导码空间 (ISP: 引导码数据空间)

<说明> "-": 不支持或不包含

● 芯片选型列表

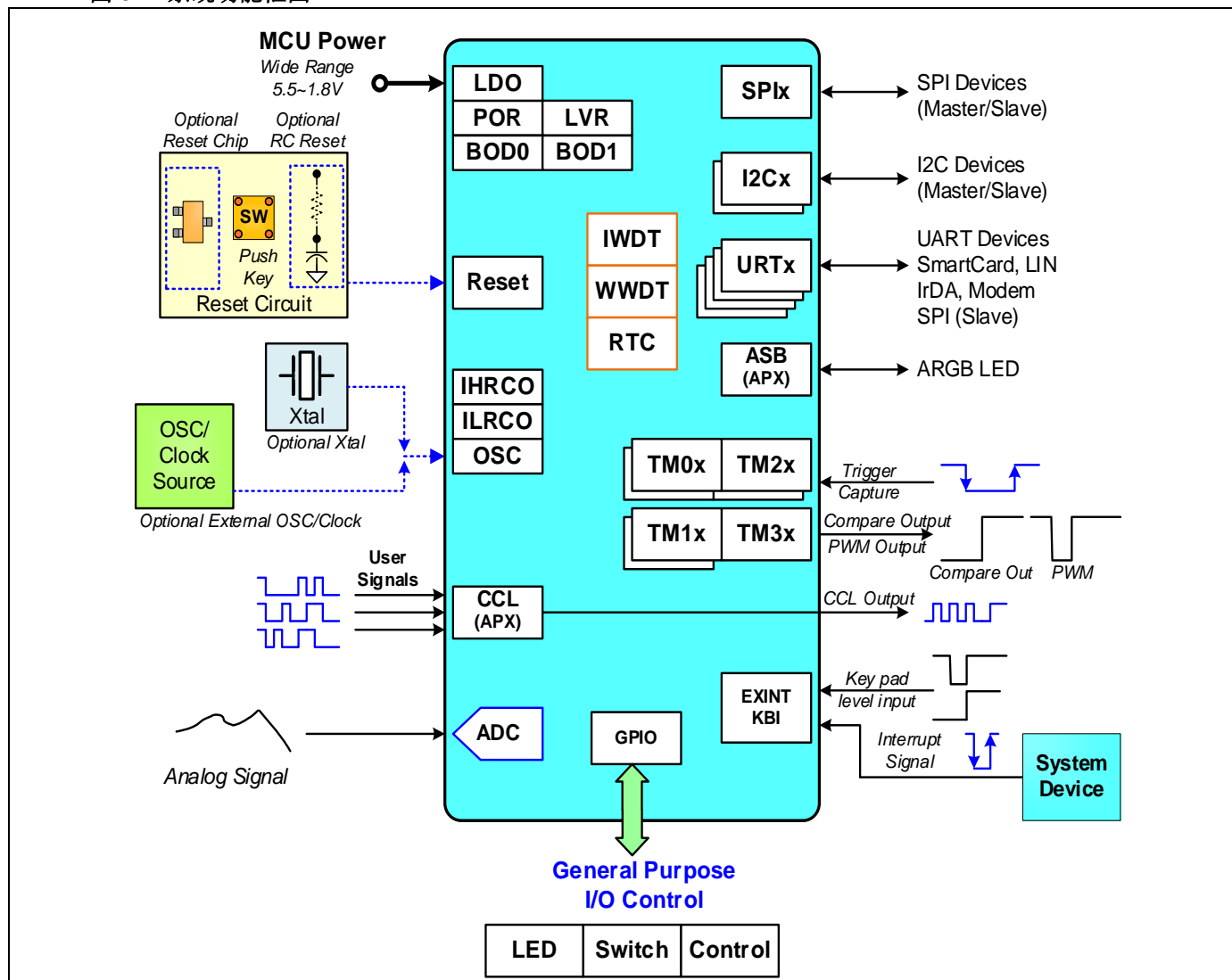
- MG32F02V032AD32 : LQFP32 (7mm x 7mm), 32KB Flash
- MG32F02V032AZ32 : QFN32 (4mm x 4mm), 32KB Flash
- MG32F02V032AT20 : TSSOP20 (6.5 x 4.4 x 1.0 mm), 32KB Flash

3. 方框图

3.1. 系统功能框图

下面的图表显示了应用程序的系统功能框图。

图 3-1. 系统功能框图

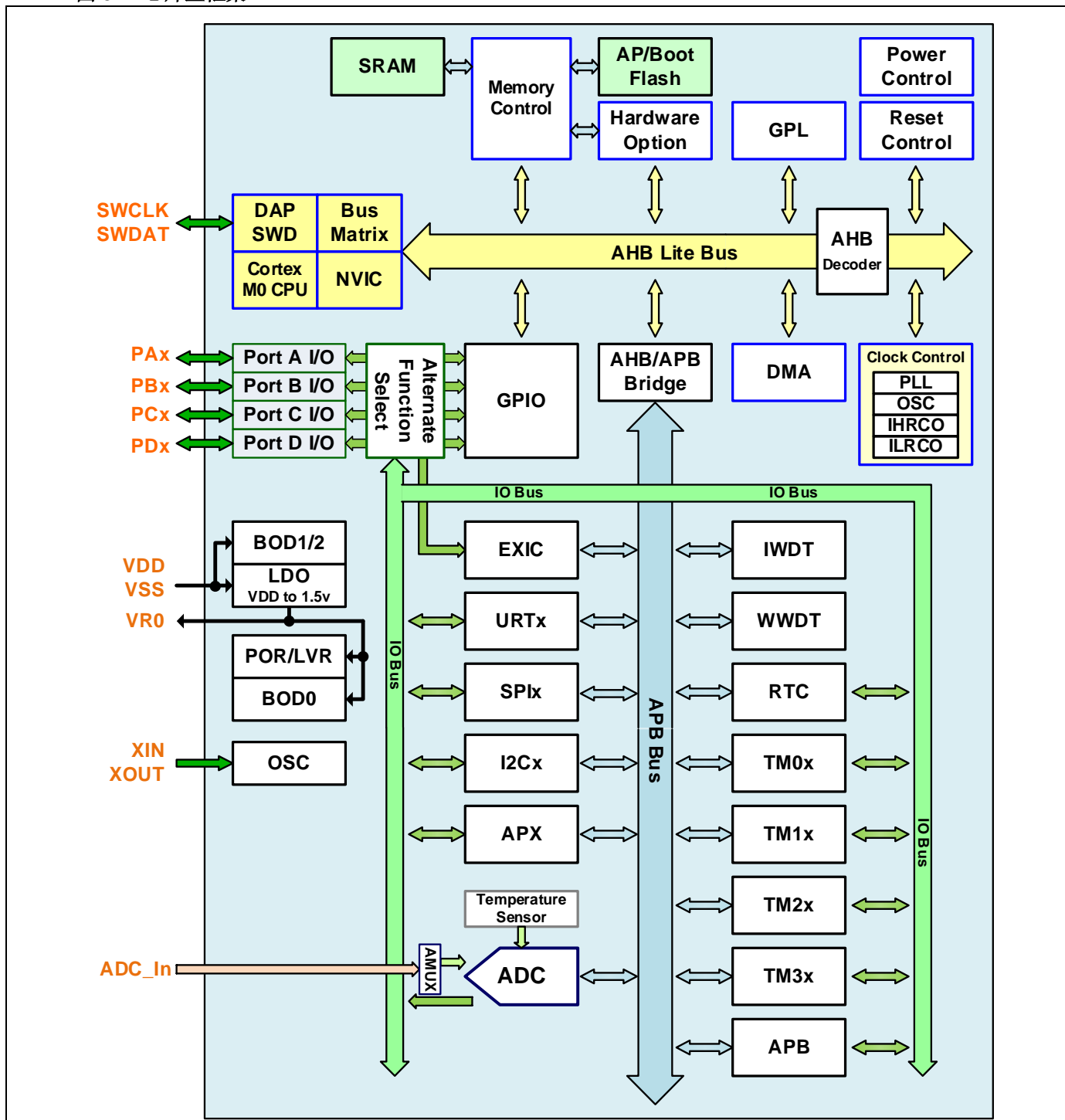


3.2. 芯片主框架

下面的图表显示了芯片内部设备的框架。

这是一个嵌入式 ARM Cortex-M0 处理器，具有 NVIC (嵌套向量中断控制器) 和 DAP (调试访问端口)；AHB lite 总线上的 SRAM/Flash 闪存，电源/复位/时钟系统控制器，GPIO 控制块和 GPL (通用逻辑)；用于 APB 总线的 UART/SPI/I2C 通信控制器，定时器包括通用定时器/IWDT/WWDT/RTC 和 ADC/模拟比较器；还有 POR (上电复位)，BOD0/BOD1/BOD2 (掉电检测)，ILRCO (内部低速 RC 振荡器)/IHRCO (内部高速 RC 振荡器)/PLL。

图 3-2. 芯片主框架

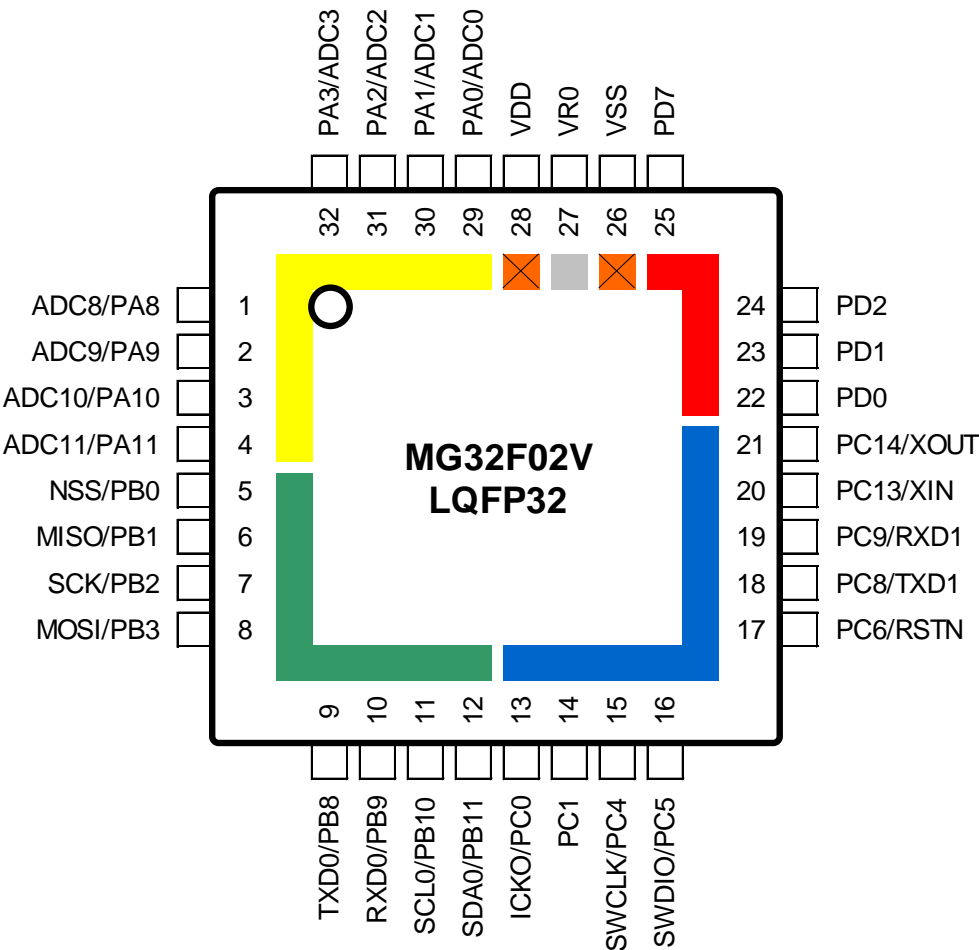


4. 引脚结构

4.1. 引脚指南

4.1.1. LQFP32 封装引脚

图 4-1. LQFP32 封装引脚



2021_1206

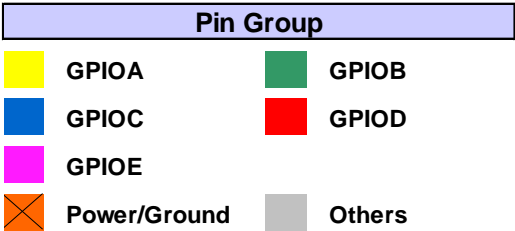


表 4-1. LQFP32 引脚 AFS 表

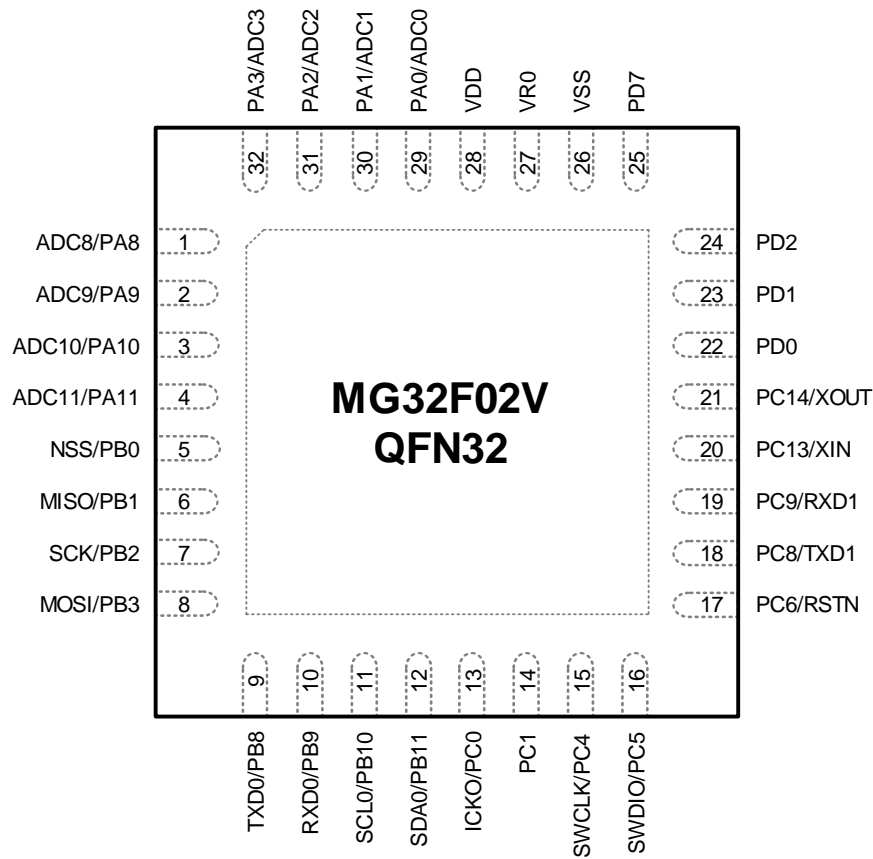
引脚	名称	引脚 AFS 表	模拟功能
1	PA8	GPA8, DMA_TRG0, ASB_P0, I2C0_SCL, SDT_I0, TM20_IC0, SPI0_NSS, TM36_OC0H, URT4_TX	ADC_I8, VBG_OUT
2	PA9	GPA9, DMA_TRG1, ASB_P1, I2C1_SCL, ASB_CK0, TM20_IC1, SPI0_MISO, TM36_OC1H	ADC_I9
3	PA10	GPA10, TM36_BK0, SPI0_D2, I2C0_SDA, SDT_I1, SPI0_CLK, TM36_OC2H, URT4_RX	ADC_I10
4	PA11	GPA11, SPI0_D3, I2C1_SDA, TM20_OC1N, SPI0_MOSI, TM36_OC3H	ADC_I11
5	PB0	GPB0, I2C1_SCL, SPI0_NSS, TM01_ETR, TM00_CKO, TM16_ETR, TM36_ETR, URT1_NSS	
6	PB1	GPB1, I2C1_SDA, SPI0_MISO, TM01_TRGO, TM10_CKO, TM16_TRGO, TM36_TRGO, TM00_TRGO, URT1_RX	

MG32F02V032

7	PB2	GPB2, ADC0_TRG, SPI0_CLK, TM01_CKO, TM16_CKO, I2C0_SDA, TM10_TRGO, URT1_CLK, URT0_TX	
8	PB3	GPB3, ADC0_OUT, SPI0_MOSI, NCO_P0, TM36_CKO, I2C0_SCL, TM20_TRGO, URT1_TX, URT0_RX	
9	PB8	GPB8, RTC_OUT, URT0_TX, TM20_OC01, TM36_OC01, SPI0_D3, SDT_P0, OBM_P0, URT4_TX	
10	PB9	GPB9, RTC_TS, URT0_RX, TM20_OC02, TM36_OC02, SPI0_D2, OBM_P1, URT4_RX	
11	PB10	GPB10, I2C0_SCL, URT0_NSS, TM20_OC11, TM36_OC11, URT1_TX, SPI0_NSSI, TM00_ETR	
12	PB11	GPB11, I2C0_SDA, URT0_DE, IR_OUT, TM20_OC12, TM36_OC12, URT1_RX, DMA_TRG0, URT0_CLK	
13	PC0	GPC0, ICKO, TM00_CKO, URT0_CLK, TM20_OC00, TM36_OC00, I2C0_SCL, URT0_TX	
14	PC1	GPC1, ADC0_TRG, TM01_CKO, TM36_IC0, URT1_CLK, TM20_OC0N, TM36_OC0N, I2C0_SDA, URT0_RX	
15	PC4	GPC4, SWCLK, I2C0_SCL, URT0_RX, URT1_RX, TM36_IC2, TM36_OC2, SDT_I0, SDT_P0	
16	PC5	GPC5, SWDIO, I2C0_SDA, URT0_TX, URT1_TX, TM36_IC3, TM36_OC3, SDT_I1	
17	PC6	GPC6, RSTN, RTC_TS, URT0_NSS, URT1_NSS, TM20_ETR, TM36_OC1N	
18	PC8	GPC8, ADC0_OUT, I2C0_SCL, URT0_BRO, URT1_TX, TM20_OC0H, TM36_OC0H, TM36_OC0N, CCL_P0	
19	PC9	GPC9, I2C0_SDA, URT0_TMO, URT1_RX, TM20_OC1H, TM36_OC1H, TM36_OC1N, CCL_P1	
20	PC13	GPC13, XIN, URT1_NSS, URT0_CTS, TM10_ETR, TM36_OC00, TM20_IC0, SDT_I0, TM36_IC1	
21	PC14	GPC14, XOUT, URT1_TMO, URT0_RTS, TM10_CKO, TM36_OC10, TM20_IC1, SDT_I1, SDT_P0	
22	PD0	GPD0, OBM_I0, TM10_CKO, URT0_CLK, TM20_CKO, TM36_OC2, SPI0_NSS, TM36_IC3	
23	PD1	GPD1, OBM_I1, TM16_CKO, URT0_CLK, NCO_CK0, TM36_OC2N, SPI0_CLK, TM36_IC2	
24	PD2	GPD2, TM00_CKO, URT1_CLK, TM20_CKO, TM36_CKO, SPI0_MOSI, TM36_IC1	
25	PD7	GPD7, TM00_CKO, TM01_ETR, URT1_DE, SPI0_MISO, TM36_IC0, TM36_OC3	
26	VSS		
27	VR0		
28	VDD		
29	PA0	GPA0, ASB_P0, NCO_P0, SDT_P0, CCL_P0, TM36_OC00, URT4_TX	ADC_I0
30	PA1	GPA1, CPU_NMI, ASB_P1, NCO_CK0, URT1_BRO, TM20_OC10, CCL_P1, TM36_OC10, URT4_RX	ADC_I1
31	PA2	GPA2, CPU_RXEV, ASB_P2, ASB_CK0, URT1_CTS, SDT_I0, SPI0_CLK, TM36_OC2	ADC_I2
32	PA3	GPA3, CPU_TXEV, ASB_P3, ASB_CK1, URT1_RTS, SDT_I1, SPI0_MOSI, TM36_OC2N	ADC_I3

4.1.2. QFN32 封装引脚

图 4-2. QFN32 封装引脚



2021_1206

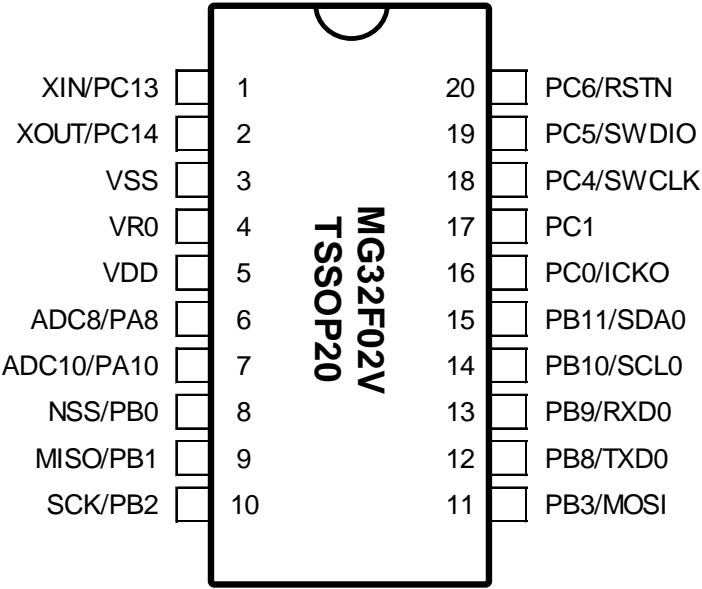
表 4-2. QFN32 引脚 AFS 表

引脚	名称	引脚 AFS 表	模拟功能
1	PA8	GPA8, DMA_TRG0, ASB_P0, I2C0_SCL, SDT_I0, TM20_IC0, SPI0_NSS, TM36_OC0H, URT4_TX	ADC_I8, VBG_OUT
2	PA9	GPA9, DMA_TRG1, ASB_P1, I2C1_SCL, ASB_CK0, TM20_IC1, SPI0_MISO, TM36_OC1H	ADC_I9
3	PA10	GPA10, TM36_BK0, SPI0_D2, I2C0_SDA, SDT_I1, SPI0_CLK, TM36_OC2H, URT4_RX	ADC_I10
4	PA11	GPA11, SPI0_D3, I2C1_SDA, TM20_OC1N, SPI0_MOSI, TM36_OC3H	ADC_I11
5	PB0	GPB0, I2C1_SCL, SPI0_NSS, TM01_ETR, TM00_CKO, TM16_ETR, TM36_ETR, URT1_NSS	
6	PB1	GPB1, I2C1_SDA, SPI0_MISO, TM01_TRGO, TM10_CKO, TM16_TRGO, TM36_TRGO, TM00_TRGO, URT1_RX	
7	PB2	GPB2, ADC0_TRG, SPI0_CLK, TM01_CKO, TM16_CKO, I2C0_SDA, TM10_TRGO, URT1_CLK, URT0_TX	
8	PB3	GPB3, ADC0_OUT, SPI0_MOSI, NCO_P0, TM36_CKO, I2C0_SCL, TM20_TRGO, URT1_TX, URT0_RX	
9	PB8	GPB8, RTC_OUT, URT0_TX, TM20_OC01, TM36_OC01, SPI0_D3, SDT_P0, OBM_P0, URT4_TX	
10	PB9	GPB9, RTC_TS, URT0_RX, TM20_OC02, TM36_OC02, SPI0_D2, OBM_P1, URT4_RX	
11	PB10	GPB10, I2C0_SCL, URT0_NSS, TM20_OC11, TM36_OC11, URT1_TX, SPI0_NSSI, TM00_ETR	
12	PB11	GPB11, I2C0_SDA, URT0_DE, IR_OUT, TM20_OC12, TM36_OC12, URT1_RX, DMA_TRG0, URT0_CLK	
13	PC0	GPC0, ICKO, TM00_CKO, URT0_CLK, TM20_OC00, TM36_OC00, I2C0_SCL, URT0_TX	
14	PC1	GPC1, ADC0_TRG, TM01_CKO, TM36_IC0, URT1_CLK, TM20_OC0N, TM36_OC0N, I2C0_SDA, URT0_RX	
15	PC4	GPC4, SWCLK, I2C0_SCL, URT0_RX, URT1_RX, TM36_IC2, TM36_OC2, SDT_I0, SDT_P0	
16	PC5	GPC5, SWDIO, I2C0_SDA, URT0_TX, URT1_TX, TM36_IC3, TM36_OC3, SDT_I1	
17	PC6	GPC6, RSTN, RTC_TS, URT0_NSS, URT1_NSS, TM20_ETR, TM36_OC1N	
18	PC8	GPC8, ADC0_OUT, I2C0_SCL, URT0_BRO, URT1_TX, TM20_OC0H, TM36_OC0H, TM36_OC0N, CCL_P0	
19	PC9	GPC9, I2C0_SDA, URT0_TMO, URT1_RX, TM20_OC1H, TM36_OC1H, TM36_OC1N, CCL_P1	
20	PC13	GPC13, XIN, URT1_NSS, URT0_CTS, TM10_ETR, TM36_OC00, TM20_IC0, SDT_I0, TM36_IC1	
21	PC14	GPC14, XOUT, URT1_TMO, URT0_RTS, TM10_CKO, TM36_OC10, TM20_IC1, SDT_I1, SDT_P0	
22	PD0	GPD0, OBM_I0, TM10_CKO, URT0_CLK, TM20_CKO, TM36_OC2, SPI0_NSS, TM36_IC3	
23	PD1	GPD1, OBM_I1, TM16_CKO, URT0_CLK, NCO_CK0, TM36_OC2N, SPI0_CLK, TM36_IC2	
24	PD2	GPD2, TM00_CKO, URT1_CLK, TM20_CKO, TM36_CKO, SPI0_MOSI, TM36_IC1	
25	PD7	GPD7, TM00_CKO, TM01_ETR, URT1_DE, SPI0_MISO, TM36_IC0, TM36_OC3	
26	VSS		
27	VR0		
28	VDD		
29	PA0	GPA0, ASB_P0, NCO_P0, SDT_P0, CCL_P0, TM36_OC00, URT4_TX	ADC_I0
30	PA1	GPA1, CPU_NMI, ASB_P1, NCO_CK0, URT1_BRO, TM20_OC10, CCL_P1, TM36_OC10, URT4_RX	ADC_I1
31	PA2	GPA2, CPU_RXEV, ASB_P2, ASB_CK0, URT1_CTS, SDT_I0, SPI0_CLK, TM36_OC2	ADC_I2
32	PA3	GPA3, CPU_TXEV, ASB_P3, ASB_CK1, URT1_RTS, SDT_I1, SPI0_MOSI, TM36_OC2N	ADC_I3

MG32F02V032

4.1.3. TSSOP20 封装引脚

图 4-3. TSSOP20 封装引脚



2021_1206

表 4-3. TSSOP20 引脚 AFS 表

引脚	名称	引脚 AFS 表	模拟功能
1	PC13	GPC13, XIN, URT1_NSS, URT0_CTS, TM10_ETR, TM36_OC00, TM20_IC0, SDT_I0, TM36_IC1	
2	PC14	GPC14, XOUT, URT1_TMO, URT0_RTS, TM10_CKO, TM36_OC10, TM20_IC1, SDT_I1, SDT_P0	
3	VSS		
4	VR0		
5	VDD		
6	PA8	GPA8, DMA_TRG0, ASB_P0, I2C0_SCL, SDT_I0, TM20_IC0, SPI0_NSS, TM36_OC0H, URT4_TX	ADC_I8, VBG_OUT
7	PA10	GPA10, TM36_BK0, SPI0_D2, I2C0_SDA, SDT_I1, SPI0_CLK, TM36_OC2H, URT4_RX	ADC_I10
8	PB0	GPB0, I2C1_SCL, SPI0_NSS, TM01_ETR, TM00_CKO, TM16_ETR, TM36_ETR, URT1_NSS	
9	PB1	GPB1, I2C1_SDA, SPI0_MISO, TM01_TRGO, TM10_CKO, TM16_TRGO, TM36_TRGO, TM00_TRGO, URT1_RX	
10	PB2	GPB2, ADC0_TRG, SPI0_CLK, TM01_CKO, TM16_CKO, I2C0_SDA, TM10_TRGO, URT1_CLK, URT0_TX	
11	PB3	GPB3, ADC0_OUT, SPI0_MOSI, NCO_P0, TM36_CKO, I2C0_SCL, TM20_TRGO, URT1_TX, URT0_RX	
12	PB8	GPB8, RTC_OUT, URT0_TX, TM20_OC01, TM36_OC01, SPI0_D3, SDT_P0, OBM_P0, URT4_TX	
13	PB9	GPB9, RTC_TS, URT0_RX, TM20_OC02, TM36_OC02, SPI0_D2, OBM_P1, URT4_RX	
14	PB10	GPB10, I2C0_SCL, URT0_NSS, TM20_OC11, TM36_OC11, URT1_TX, SPI0_NSSI, TM00_ETR	
15	PB11	GPB11, I2C0_SDA, URT0_DE, IR_OUT, TM20_OC12, TM36_OC12, URT1_RX, DMA_TRG0, URT0_CLK	
16	PC0	GPC0, ICKO, TM00_CKO, URT0_CLK, TM20_OC00, TM36_OC00, I2C0_SCL, URT0_TX	
17	PC1	GPC1, ADC0_TRG, TM01_CKO, TM36_IC0, URT1_CLK, TM20_OC0N, TM36_OC0N, I2C0_SDA, URT0_RX	
18	PC4	GPC4, SWCLK, I2C0_SCL, URT0_RX, URT1_RX, TM36_IC2, TM36_OC2, SDT_I0, SDT_P0	
19	PC5	GPC5, SWDIO, I2C0_SDA, URT0_TX, URT1_TX, TM36_IC3, TM36_OC3, SDT_I1	
20	PC6	GPC6, RSTN, RTC_TS, URT0_NSS, URT1_NSS, TM20_ETR, TM36_OC1N	

4.2. 引脚定义

表 4-4. 引脚定义的缩写

IO Type		IO Structure	
P	Power/Ground pin	I	Digital Input
B	Bidirectional	P	Output Push-pull capability
I	Input	O	Output Open drain capability
O	Output	Q	Quasi-bidirectional
A	Analog I/O	A	Analog I/O (Digital I/O disable)
AO	Analog output only	U	Internal pull-up
AI	Analog input only	H	High Speed
Q	Quasi-bidirectional	C2	Programmable 2-level driving strength
-		C4	Programmable 4-level driving strength
-		C5	Programmable 5-level driving strength
-		CF	Fixed driving strength(GPIO mode)
-		K4	4-level driving strength with anti-current leakage

表 4-5. 引脚描述

引脚名	引脚数量			IO 类型	默认		IO 结构	功能复用	描述
	LQFP32	QFN32	TSSOP20		类型	值			
PA0	29	29		B	A		A,I,P,O,U,H,C2	GPA0	GPIO/中断/KBI Port-A 功能引脚-0
								ASB_P0	ASB 输出信号-0
								NCO_P0	NCO 时钟输出信号-0
								SDT_P0	SDT 输出信号-0
								CCL_P0	CCL 输出信号-0
								TM36_OC00	TM36 输出比较/PWM 通道-00
								URT4_TX	URT4 发送 TX 信号。URT4_RX 和 URT4_TX 可通过寄存器设置互换。
								ADC_I0	ADC 模拟单端输入通道 0
PA1	30	30		B	A		A,I,P,O,U,H,C2	GPA1	GPIO/中断/KBI Port-A 功能引脚-1
								CPU_NMI	CPU NMI 外部引脚输入
								ASB_P1	ASB 输出信号-1
								NCO_CK0	NCO 外部时钟输入信号-0
								URT1_BRO	URT1 波特率定时器溢出输出信号
								TM20_OC10	TM20 输出比较/PWM 通道-10
								CCL_P1	CCL 输出信号-1
								TM36_OC10	TM36 输出比较/PWM 通道-10
								URT4_RX	URT4 接收 RX 信号。URT4_RX 和 URT4_TX 可通过寄存器设置互换。
								ADC_I1	ADC 模拟单端输入通道 1
PA2	31	31		B	A		A,I,P,O,U,H,C2	GPA2	GPIO/中断/KBI Port-A 功能引脚-2
								CPU_RXEV	CPU 唤醒事件输入
								ASB_P2	ASB 输出信号-2
								ASB_CK0	ASB 时钟输出信号-0
								URT1_CTS	URT1 CTS 输入控制信号
								SDT_I0	状态检测输入信号-0
								SPI0_CLK	SPI0 时钟信号
								TM36_OC2	TM36 输出比较/PWM 通道-2

PA3	32	32		B	A	A,I,P,O,U,H,C2	ADC_I2	ADC 模拟单端输入通道 2
							GPA3	GPIO/中断/KBI Port-A 功能引脚-3
							CPU_TXEV	CPU 唤醒事件输出
							ASB_P3	ASB 输出信号-3
							ASB_CK1	ASB 时钟输出信号-1
							URT1_RTS	URT1 RTS 输出控制信号
							SDT_I1	状态检测输入信号-1
							SPI0_MOSI	SPI0 主出 / 从入信号或 4-I/O 模式的数据-0 信号。SPI0_MOSI 和 SPI0_MISO 可通过寄存器设置互换。
							TM36_OC2N	TM36 输出比较/PWM 互补通道-2
PA8	1	1	6	B	A	A,I,P,O,U,H,C5	ADC_I3	ADC 模拟单端输入通道 3
							GPA8	GPIO/中断/KBI Port-A 功能引脚-8
							DMA_TRG0	DMA 外部引脚触发输入-0
							ASB_P0	ASB 输出信号-0
							I2C0_SCL	I2C0 SCL 信号
							SDT_I0	状态检测输入信号-0
							TM20_IC0	TM20 输入捕获通道-0
							SPI0_NSS	SPI0 从机选择输入/ 输出信号
							TM36_OC0H	TM36 输出比较/PWM 高位通道-0
							URT4_TX	URT4 发送 TX 信号。URT4_RX 和 URT4_TX 可通过寄存器设置互换。
PA9	2	2		B	A	A,I,P,O,U,H,C2	ADC_I8	ADC 模拟单端输入通道 8
							VBG_OUT	带隙电压输出
							GPA9	GPIO/中断/KBI Port-A 功能引脚-9
							DMA_TRG1	DMA 外部引脚触发输入-1
							ASB_P1	ASB 输出信号-1
							I2C1_SCL	I2C1 SCL 信号
							ASB_CK0	ASB 时钟输出信号-0
							TM20_IC1	TM20 输入捕获通道-1
							SPI0_MISO	SPI0 主入 / 从出信号或 4-I/O 模式的数据-1 信号。SPI0_MOSI 和 SPI0_MISO 可通过寄存器设置互换。
PA10	3	3	7	B	A	A,I,P,O,U,H,C5	TM36_OC1H	TM36 输出比较/PWM 高位通道-1
							ADC_I9	ADC 模拟单端输入通道 9
							GPA10	GPIO/中断/KBI Port-A 功能引脚-10
							TM36_BK0	TM36 中止输入信号
							SPI0_D2	SPI0 4-I/O 模式的数据-2 信号
							I2C0_SDA	I2C0 SDA 信号
							SDT_I1	状态检测输入信号-1
							SPI0_CLK	SPI0 时钟信号
							TM36_OC2H	TM36 输出比较/PWM 高位通道-2
PA11	4	4		B	A	A,I,P,O,U,H,C2	URT4_RX	URT4 接收 RX 信号。URT4_RX 和 URT4_TX 可通过寄存器设置互换。
							ADC_I10	ADC 模拟单端输入通道 10
							GPA11	GPIO/中断/KBI Port-A 功能引脚-11
PA11	4	4		B	A	A,I,P,O,U,H,C2	SPI0_D3	SPI0 4-I/O 模式的数据-3 信号

								I2C1_SDA	I2C1 SDA 信号
								TM20_OC1N	TM20 输出比较/PWM 互补通道-1
								SPI0_MOSI	SPI0 主出 / 从入信号或 4-I/O 模式的数据-0 信号。SPI0_MOSI 和 SPI0_MISO 可通过寄存器设置互换。
								TM36_OC3H	TM36 输出比较/PWM 高位通道-3
								ADC_I11	ADC 模拟单端输入通道 11
PB0	5	5	8	B	A		A,I,P,O,U,H,K4	GPB0	GPIO/中断/KBI Port-B 功能引脚-0
								I2C1_SCL	I2C1 SCL 信号
								SPI0_NSS	SPI0 从机选择输入/输出信号
								TM01_ETR	TM01 外部触发/时钟输入信号
								TM00_CKO	TM00 定时器溢出输出信号
								TM16_ETR	TM16 外部触发/时钟输入信号
								TM36_ETR	TM36 外部触发/时钟输入信号
								URT1_NSS	URT1 SPI NSS 输入/输出信号
PB1	6	6	9	B	A		A,I,P,O,U,H,K4	GPB1	GPIO/中断/KBI Port-B 功能引脚-1
								I2C1_SDA	I2C1 SDA 信号
								SPI0_MISO	SPI0 主入 / 从出信号或 4-I/O 模式的数据-1 信号。SPI0_MOSI 和 SPI0_MISO 可通过寄存器设置互换。
								TM01_TRGO	TM01 触发输出信号
								TM10_CKO	TM10 定时器溢出输出信号
								TM16_TRGO	TM16 触发输出信号
								TM36_TRGO	TM36 触发输出信号
								TM00_TRGO	TM00 触发输出信号
PB2	7	7	10	B	A		A,I,P,O,U,H,K4	GPB2	GPIO/中断/KBI Port-B 功能引脚-2
								ADC0_TRG	ADC 触发开始输入
								SPI0_CLK	SPI0 时钟信号
								TM01_CKO	TM01 定时器溢出输出信号
								TM16_CKO	TM16 定时器溢出输出信号
								I2C0_SDA	I2C0 SDA 信号
								TM10_TRGO	TM10 触发输出信号
								URT1_CLK	URT1 时钟信号
PB3	8	8	11	B	A		A,I,P,O,U,H,K4	URT0_TX	URT0 发送 TX 信号, SPI 主机/从机数据输出信号。URT0_RX 和 URT0_TX 可通过寄存器设置互换。
								GPB3	GPIO/中断/KBI Port-B 功能引脚-3
								ADC0_OUT	ADC 阈值窗口比较输出
								SPI0_MOSI	SPI0 主出 / 从入信号或 4-I/O 模式的数据-0 信号。SPI0_MOSI 和 SPI0_MISO 可通过寄存器设置互换。
								NCO_P0	NCO 时钟输出信号-0
								TM36_CKO	TM36 定时器溢出输出信号
								I2C0_SCL	I2C0 SCL 信号

								TM20_TRGO	TM20 触发输出信号
								URT1_TX	URT1 发送 TX 信号, SPI 主机/从机数据输出信号。URT1_RX 和 URT1_TX 可通过寄存器设置互换。
								URT0_RX	URT0 接收 RX 信号, SPI 主机/从机数据输入信号。URT0_RX 和 URT0_TX 可通过寄存器设置互换。
PB8	9	9	12	B	A		A,I,P,O,U,H,C4	GPB8	GPIO/中断/KBI Port-B 功能引脚-8
								RTC_OUT	RTC 选择输出信号
								URT0_TX	URT0 发送 TX 信号, SPI 主机/从机数据输出信号。URT0_RX 和 URT0_TX 可通过寄存器设置互换。
								TM20_OC01	TM20 输出比较/PWM 通道-01
								TM36_OC01	TM36 输出比较/PWM 通道-01
								SPI0_D3	SPI0 4-I/O 模式的数据-3 信号
								SDT_P0	SDT 输出信号-0
								OBM_P0	输出信号中止控制输出信号-0
								URT4_TX	URT4 发送 TX 信号。URT4_RX 和 URT4_TX 可通过寄存器设置互换。
PB9	10	10	13	B	A		A,I,P,O,U,H,C4	GPB9	GPIO/中断/KBI Port-B 功能引脚-9
								RTC_TS	RTC 时间戳输入信号
								URT0_RX	URT0 接收 RX 信号, SPI 主机/从机数据输入信号。URT0_RX 和 URT0_TX 可通过寄存器设置互换。
								TM20_OC02	TM20 输出比较/PWM 通道-02
								TM36_OC02	TM36 输出比较/PWM 通道-02
								SPI0_D2	SPI0 4-I/O 模式的数据-2 信号
								OBM_P1	输出信号中止控制输出信号-1
								URT4_RX	URT4 接收 RX 信号。URT4_RX 和 URT4_TX 可通过寄存器设置互换。
PB10	11	11	14	B	A		A,I,P,O,U,H,C2	GPB10	GPIO/中断/KBI Port-B 功能引脚-10
								I2C0_SCL	I2C0 SCL 信号
								URT0_NSS	URT0 SPI NSS 输入/输出信号
								TM20_OC11	TM20 输出比较/PWM 通道-11
								TM36_OC11	TM36 输出比较/PWM 通道-11
								URT1_TX	URT1 发送 TX 信号, SPI 主机/从机数据输出信号。URT1_RX 和 URT1_TX 可通过寄存器设置互换。
								SPI0_NSSI	SPI0 从机选择仅输入信号
								TM00_ETR	TM00 外部触发/时钟输入信号
PB11	12	12	15	B	A		A,I,P,O,U,H,C2	GPB11	GPIO/中断/KBI Port-B 功能引脚-11
								I2C0_SDA	I2C0 SDA 信号
								URT0_DE	URT0 外部驱动使能输出信号
								IR_OUT	IR 输出信号
								TM20_OC12	TM20 输出比较/PWM 通道-12
								TM36_OC12	TM36 输出比较/PWM 通道-12
								URT1_RX	URT1 接收 RX 信号, SPI 主机/从机数据输入信号。URT1_RX 和 URT1_TX 可通过寄存器设置

									互换。
								DMA_TRG0	DMA 外部触发引脚-0 输入
								URT0_CLK	URT0 时钟信号
PC0	13	13	16	B	A		A,I,P,O,Q,U,H,C 2	GPC0	GPIO/中断/KBI Port-C 功能引脚-0
								ICKO	内部时钟源时钟输出
								TM00_CKO	TM00 定时器溢出输出信号
								URT0_CLK	URT0 时钟信号
								TM20_OC00	TM20 输出比较/PWM 通道-00
								TM36_OC00	TM36 输出比较/PWM 通道-00
								I2C0_SCL	I2C0 SCL 信号
								URT0_TX	URT0 发送 TX 信号, SPI 主机/从机数据输出信号。URT0_RX 和 URT0_TX 可通过寄存器设置互换。
PC1	14	14	17	B	A		A,I,P,O,Q,U,H,C 2	GPC1	GPIO/中断/KBI Port-C 功能引脚-1
								ADC0_TRG	ADC 触发开始输入
								TM01_CKO	TM01 定时器溢出输出信号
								TM36_IC0	TM36 输入捕获通道-0
								URT1_CLK	URT1 时钟信号
								TM20_OC0N	TM20 输出比较/PWM 互补通道-0
								TM36_OC0N	TM36 输出比较/PWM 互补通道-0
								I2C0_SDA	I2C0 SDA 信号
								URT0_RX	URT0 接收 RX 信号, SPI 主机/从机数据输入信号。URT0_RX 和 URT0_TX 可通过寄存器设置互换。
PC4	15	15	18	B	Q	H	A,I,P,O,Q,U,H,C 2	GPC4	GPIO/中断/KBI Port-C 功能引脚-4
								SWCLK	串行线调试时钟信号
								I2C0_SCL	I2C0 SCL 信号
								URT0_RX	URT0 接收 RX 信号, SPI 主机/从机数据输入信号。URT0_RX 和 URT0_TX 可通过寄存器设置互换。
								URT1_RX	URT1 接收 RX 信号, SPI 主机/从机数据输入信号。URT1_RX 和 URT1_TX 可通过寄存器设置互换。
								TM36_IC2	TM36 输入捕获通道-2
								TM36_OC2	TM36 输出比较/PWM 通道-2
								SDT_I0	状态检测输入信号-0
								SDT_P0	SDT 输出信号-0
PC5	16	16	19	B	Q	H	A,I,P,O,Q,U,H,C 2	GPC5	GPIO/中断/KBI Port-C 功能引脚-5
								SWDIO	串行线调试数据信号
								I2C0_SDA	I2C0 SDA 信号
								URT0_TX	URT0 发送 TX 信号, SPI 主机/从机数据输出信号。URT0_RX 和 URT0_TX 可通过寄存器设置互换。
								URT1_TX	URT1 发送 TX 信号, SPI 主机/从机数据输出信号。URT1_RX 和 URT1_TX 可通过寄存器设置互换。

PC6	17	17	20	B	Q	H	A,I,P,O,Q,U,H,C F	TM36_IC3	TM36 输入捕获通道-3
								TM36_OC3	TM36 输出比较/PWM 通道-3
								SDT_I1	状态检测输入信号-1
								GPC6	GPIO/中断/KBI Port-C 功能引脚-6
								RSTN	外部硬件复位输入
								RTC_TS	RTC 时间戳输入信号
								URT0_NSS	URT0 SPI NSS 输入/ 输出信号
								URT1_NSS	URT1 SPI NSS 输入/ 输出信号
PC8	18	18		B	A		A,I,P,O,Q,U,H,C 2	TM20_ETR	TM20 外部触发/时钟输入信号
								TM36_OC1N	TM36 输出比较/PWM 互补通道-1
								GPC8	GPIO/中断/KBI Port-C 功能引脚-8
								ADC0_OUT	ADC 阈值窗口对比输出
								I2C0_SCL	I2C0 SCL 信号
								URT0_BRO	URT0 波特率定时器溢出输出信号
								URT1_TX	URT1 发送 TX 信号, SPI 主机/从机数据输出信号。URT1_RX 和 URT1_TX 可通过寄存器设置互换。
								TM20_OC0H	TM20 输出比较/PWM 高位通道-0
PC9	19	19		B	A		A,I,P,O,Q,U,H,C 2	TM36_OC0H	TM36 输出比较/PWM 高位通道-0
								TM36_OC0N	TM36 输出比较/PWM 互补通道-0
								CCL_P0	CCL 输出信号-0
								GPC9	GPIO/中断/KBI Port-C 功能引脚-9
								I2C0_SDA	I2C0 SDA 信号
								URT0_TMO	URT0 超时定时器溢出输出信号
								URT1_RX	URT1 接收 RX 信号, SPI 主机/从机数据输入信号。URT1_RX 和 URT1_TX 可通过寄存器设置互换。
								TM20_OC1H	TM20 输出比较/PWM 高位通道-1
PC13	20	20	1	B	A		A,I,P,O,Q,U,CF	TM36_OC1H	TM36 输出比较/PWM 高位通道-1
								TM36_OC1N	TM36 输出比较/PWM 互补通道-1
								CCL_P1	CCL 输出信号-1
								GPC13	GPIO/中断/KBI Port-C 功能引脚-13
								XIN	外部 Xtal/OSC 输入
								URT1_NSS	URT1 SPI NSS 输入/输出信号
								URT0_CTS	URT0 CTS 输入控制信号
								TM10_ETR	TM10 外部触发/ 时钟输入信号
PC14	21	21	2	B	A		A,I,P,O,Q,U,H,C F	TM36_OC00	TM36 输出比较/PWM 通道-00
								TM20_IC0	TM20 输入捕获通道-0
								SDT_I0	状态检测输入通道-0
								TM36_IC1	TM36 输入捕获通道-1
								GPC14	GPIO/中断/KBI Port-C 功能引脚-14
								XOUT	外部 Xtal 输出
								URT1_TMO	URT1 超时定时器溢出输出信号
								URT0_RTS	URT0 RTS 输出控制信号
								TM10_CKO	TM10 定时器溢出输出信号
								TM36_OC10	TM36 输出比较/PWM 通道-10

PD0	22	22		B	A		A,I,P,O,U,H,C4	TM20_IC1	TM20 输入捕获通道-1
								SDT_I1	状态检测输入通道-1
								SDT_P0	SDT 输出信号-0
								GPD0	GPIO/中断/KBI Port-D 功能引脚-0
								OBM_I0	输出信号中止控制输入信号-0
								TM10_CKO	TM10 定时器溢出输出信号
								URT0_CLK	URT0 时钟信号
								TM20_CKO	TM20 定时器溢出输出信号
								TM36_OC2	TM36 输出比较/PWM 通道-2
PD1	23	23		B	A		A,I,P,O,U,H,C4	SPI0_NSS	SPI0 从机选择输入/输出信号
								TM36_IC3	TM36 输入捕获通道-3
								GPD1	GPIO/中断/KBI Port-D 功能引脚-1
								OBM_I1	输出信号中止控制输入信号-1
								TM16_CKO	TM16 定时器溢出输出信号
								URT0_CLK	URT0 时钟信号
								NCO_CK0	NCO 外部时钟输入信号-0
								TM36_OC2N	TM36 输出比较/PWM 互补通道-2
								SPI0_CLK	SPI0 时钟信号
PD2	24	24		B	A		A,I,P,O,U,H,C4	TM36_IC2	TM36 输入捕获通道-2
								GPD2	GPIO/中断/KBI Port-D 功能引脚-2
								TM00_CKO	TM00 定时器溢出输出信号
								URT1_CLK	URT1 时钟信号
								TM20_CKO	TM20 定时器溢出输出信号
								TM36_CKO	TM36 定时器溢出输出信号
								SPI0_MOSI	SPI0 主出 / 从入信号或 4-I/O 模式的数据-0 信号。SPI0_MOSI 和 SPI0_MISO 可通过寄存器设置互换。
								TM36_IC1	TM36 输入捕获通道-1
								GPD7	GPIO/中断/KBI Port-D 功能引脚-7
PD7	25	25		B	A		A,I,P,O,U,H,C4	TM00_CKO	TM00 定时器溢出输出信号
								TM01_ETR	TM01 外部触发/ 时钟输入信号
								URT1_DE	URT1 外部驱动使能输出信号
								SPI0_MISO	SPI0 主入 / 从出信号或 4-I/O 模式的数据-1 信号。SPI0_MOSI 和 SPI0_MISO 可通过寄存器设置互换。
								TM36_IC0	TM36 输入捕获信号-0
								TM36_OC3	TM36 输出比较/PWM 通道-3
VSS	26	26	3	P					IO/核心/ADC 接地
VR0	27	27	4	AO	AO				(VCAP) 核心供电/LDO 输出(放置 0.1uF+4.7uF 电容并靠近引脚)
VDD	28	28	5	P					IO 供电/LDO 输入(放置 0.1uF+10uF 电容并靠近引脚)

4.1. 引脚功能复用选择表

下表展示了各引脚功能复用选择。(AFS=n, n: I/O 引脚 AFS 设置值)

表 4-6. 引脚功能复用选择表

Pin	AFS=0	AFS=1	AFS=2	AFS=3	AFS=4	AFS=5	AFS=6	AFS=7	AFS=8	AFS=9	AFS=10	AFS=11
PA0	GPA0		ASB_P0	NCO_P0			SDT_P0	CCL_P0			TM36_OC00	URT4_TX
PA1	GPA1	CPU_NMI	ASB_P1	NCO_CK0	URT1_BRO	TM20_OC10		CCL_P1			TM36_OC10	URT4_RX
PA2	GPA2	CPU_RXEV	ASB_P2	ASB_CK0	URT1_CTS		SDT_I0	SPI0_CLK			TM36_OC2	
PA3	GPA3	CPU_TXEV	ASB_P3	ASB_CK1	URT1_RTS		SDT_I1	SPI0_MOSI			TM36_OC2N	
PA8	GPA8	DMA_TRG0	ASB_P0	I2C0_SCL		SDT_I0	TM20_IC0	SPI0_NSS			TM36_OC0H	URT4_TX
PA9	GPA9	DMA_TRG1	ASB_P1	I2C1_SCL		ASB_CK0	TM20_IC1	SPI0_MISO			TM36_OC1H	
PA10	GPA10	TM36_BK0	SPI0_D2	I2C0_SDA		SDT_I1		SPI0_CLK			TM36_OC2H	URT4_RX
PA11	GPA11		SPI0_D3	I2C1_SDA		TM20_OC1N		SPI0_MOSI			TM36_OC3H	
PB0	GPB0	I2C1_SCL	SPI0_NSS	TM01_ETR	TM00_CK0	TM16_ETR		TM36_ETR		URT1_NSS		
PB1	GPB1	I2C1_SDA	SPI0_MISO	TM01_TRGO	TM10_CK0	TM16_TRGO		TM36_TRGO	TM00_TRGO	URT1_RX		
PB2	GPB2	ADC0_TRG	SPI0_CLK	TM01_CK0		TM16_CK0		I2C0_SDA	TM10_TRGO	URT1_CLK	URT0_TX	
PB3	GPB3	ADC0_OUT	SPI0_MOSI	NCO_P0		TM36_CK0		I2C0_SCL	TM20_TRGO	URT1_TX	URT0_RX	
PB8	GPB8		RTC_OUT	URT0_TX		TM20_OC01	TM36_OC01	SPI0_D3		SDT_P0	OBM_P0	URT4_TX
PB9	GPB9		RTC_TS	URT0_RX		TM20_OC02	TM36_OC02	SPI0_D2			OBM_P1	URT4_RX
PB10	GPB10		I2C0_SCL	URT0_NSS		TM20_OC11	TM36_OC11	URT1_TX			SPI0_NSSI	TM00_ETR
PB11	GPB11		I2C0_SDA	URT0_DE	IR_OUT	TM20_OC12	TM36_OC12	URT1_RX			DMA_TRG0	URT0_CLK
PC0	GPC0	ICKO	TM00_CK0	URT0_CLK		TM20_OC00	TM36_OC00	I2C0_SCL			URT0_TX	
PC1	GPC1	ADC0_TRG	TM01_CK0	TM36_IC0	URT1_CLK	TM20_OC0N	TM36_OC0N	I2C0_SDA			URT0_RX	
PC4	GPC4	SWCLK	I2C0_SCL	URT0_RX	URT1_RX	TM36_IC2	TM36_OC2	SDT_I0			SDT_P0	
PC5	GPC5	SWDIO	I2C0_SDA	URT0_TX	URT1_TX	TM36_IC3	TM36_OC3	SDT_I1				
PC6	GPC6	RSTN	RTC_TS	URT0_NSS	URT1_NSS	TM20_ETR						TM36_OC1N
PC8	GPC8	ADC0_OUT	I2C0_SCL	URT0_BRO	URT1_TX	TM20_OC0H	TM36_OC0H	TM36_OC0N			CCL_P0	
PC9	GPC9		I2C0_SDA	URT0_TMO	URT1_RX	TM20_OC1H	TM36_OC1H	TM36_OC1N			CCL_P1	
PC13	GPC13	XIN	URT1_NSS	URT0_CTS		TM10_ETR		TM36_OC00	TM20_IC0	SDT_I0	TM36_IC1	
PC14	GPC14	XOUT	URT1_TMO	URT0_RTS		TM10_CK0		TM36_OC10	TM20_IC1	SDT_I1	SDT_P0	
PD0	GPD0	OBM_I0	TM10_CK0	URT0_CLK		TM20_CK0	TM36_OC2	SPI0_NSS			TM36_IC3	
PD1	GPD1	OBM_I1	TM16_CK0	URT0_CLK	NCO_CK0		TM36_OC2N	SPI0_CLK			TM36_IC2	
PD2	GPD2		TM00_CK0	URT1_CLK		TM20_CK0	TM36_CK0	SPI0_MOSI			TM36_IC1	
PD7	GPD7	TM00_CK0	TM01_ETR	URT1_DE		SPI0_MISO					TM36_IC0	TM36_OC3
Pin	AFS=0	AFS=1	AFS=2	AFS=3	AFS=4	AFS=5	AFS=6	AFS=7	AFS=8	AFS=9	AFS=10	AFS=11

[背景色代表封装组合]

	浅紫色: 不支持高速引脚
	浅青色: 支持 ODC 4 级引脚
	浅灰色: 支持带防漏电的 ODC 4 级引脚
	浅橙色: 支持带高灌电流的 ODC 5 级引脚
	其他引脚: 支持带高速运行 ODC 2 级引脚

4.2. 模拟功能引脚表

下表展示了所有模拟功能的模拟信号引脚清单。

表 4-7. 模拟功能引脚表

引脚	ADC	CMP	其他
PA0	ADC_I0		
PA1	ADC_I1		
PA2	ADC_I2		
PA3	ADC_I3		
PA8	ADC_I8		VBG_OUT
PA9	ADC_I9		
PA10	ADC_I10		
PA11	ADC_I11		

4.3. 功能复用引脚表

下表展示了所有相关功能所在 IO 的清单。

表 4-8. 功能复用引脚表

No.	AFS 列表		AFS 功能下支持的引脚 ([] : AFS 设定值)					
	Group	AFS 名称	Pin-1 名称	Pin-2 名称	Pin-3 名称	Pin-4 名称	Pin-5 名称	Pin-6 名称
1	GPA	GPA0	PA0 [0]					
2		GPA1	PA1 [0]					
3		GPA2	PA2 [0]					
4		GPA3	PA3 [0]					
5		GPA8	PA8 [0]					
6		GPA9	PA9 [0]					
7		GPA10	PA10 [0]					
8		GPA11	PA11 [0]					
9	GPB	GPB0	PB0 [0]					
10		GPB1	PB1 [0]					
11		GPB2	PB2 [0]					
12		GPB3	PB3 [0]					
13		GPB8	PB8 [0]					
14		GPB9	PB9 [0]					
15		GPB10	PB10 [0]					
16		GPB11	PB11 [0]					
17	GPC	GPC0	PC0 [0]					
18		GPC1	PC1 [0]					
19		GPC4	PC4 [0]					
20		GPC5	PC5 [0]					
21		GPC6	PC6 [0]					
22		GPC8	PC8 [0]					
23		GPC9	PC9 [0]					
24		GPC13	PC13 [0]					
25	GPD	GPC14	PC14 [0]					
26		GPD0	PD0 [0]					

MG32F02V032

27		GPD1	PD1 [0]					
28		GPD2	PD2 [0]					
29		GPD7	PD7 [0]					
30	Chip	SWCLK	PC4 [1]					
31		SWDIO	PC5 [1]					
32		RSTN	PC6 [1]					
33		ICKO	PC0 [1]					
34		XIN	PC13 [1]					
35		XOUT	PC14 [1]					
36		CPU_TXEV	PA3 [1]					
37		CPU_RXEV	PA2 [1]					
38		CPU_NMI	PA1 [1]					
39	ANALIO	ADC0_TRG	PB2 [1]	PC1 [1]				
40		ADC0_OUT	PB3 [1]	PC8 [1]				
41	I2C0	I2C0_SCL	PA8 [3]	PB3 [7]	PB10 [2]	PC0 [7]	PC4 [2]	PC8 [2]
42		I2C0_SDA	PA10 [3]	PB2 [7]	PB11 [2]	PC1 [7]	PC5 [2]	PC9 [2]
43	I2C1	I2C1_SCL	PA9 [3]	PB0 [1]				
44		I2C1_SDA	PA11 [3]	PB1 [1]				
45	URT0	URT0_TX	PB2 [10]	PB8 [3]	PC5 [3]	PC0 [10]		
46		URT0_RX	PB3 [10]	PB9 [3]	PC4 [3]	PC1 [10]		
47		URT0_CLK	PC0 [3]	PD0 [3]	PD1 [3]	PB11 [11]		
48		URT0_NSS	PB10 [3]	PC6 [3]				
49		URT0_BRO	PC8 [3]					
50		URT0_TMO	PC9 [3]					
51		URT0_DE	PB11 [3]					
52		URT0_CTS	PC13 [3]					
53		URT0_RTS	PC14 [3]					
54	URT1	URT1_TX	PB3 [9]	PB10 [7]	PC5 [4]	PC8 [4]		
55		URT1_RX	PB1 [9]	PB11 [7]	PC4 [4]	PC9 [4]		
56		URT1_CLK	PB2 [9]	PC1 [4]	PD2 [3]			
57		URT1_NSS	PB0 [9]	PC6 [4]	PC13 [2]			
58		URT1_BRO	PA1 [4]					
59		URT1_TMO	PC14 [2]					
60		URT1_DE	PD7 [3]					
61		URT1_CTS	PA2 [4]					
62		URT1_RTS	PA3 [4]					
63	URT4567	URT4_TX	PA0 [11]	PA8 [11]	PB8 [11]			
64		URT4_RX	PA1 [11]	PA10 [11]	PB9 [11]			
65	SPI0	SPI0_CLK	PA2 [7]	PB2 [2]	PA10 [7]	PD1 [7]		
66		SPI0_MOSI	PA3 [7]	PB3 [2]	PA11 [7]	PD2 [7]		
67		SPI0_MISO	PB1 [2]	PD7 [5]	PA9 [7]			
68		SPI0_NSS	PB0 [2]	PD0 [7]	PA8 [7]			
69		SPI0_D2	PA10 [2]	PB9 [7]				
70		SPI0_D3	PA11 [2]	PB8 [7]				
71		SPI0_NSSI	PB10 [10]					
72	TM00	TM00_CKO	PB0 [4]	PC0 [2]	PD2 [2]	PD7 [1]		
73		TM00_TRGO	PB1 [8]					
74		TM00_ETR	PB10 [11]					

75	TM01	TM01_CKO	PB2 [3]	PC1 [2]				
76		TM01_TRGO	PB1 [3]					
77		TM01_ETR	PB0 [3]	PD7 [2]				
78	TM10	TM10_CKO	PB1 [4]	PC14 [5]	PD0 [2]			
79		TM10_TRGO	PB2 [8]					
80		TM10_ETR	PC13 [5]					
81	TM16	TM16_CKO	PB2 [5]	PD1 [2]				
82		TM16_TRGO	PB1 [5]					
83		TM16_ETR	PB0 [5]					
84	TM20	TM20_CKO	PD0 [5]	PD2 [5]				
85		TM20_TRGO	PB3 [8]					
86		TM20_ETR	PC6 [5]					
87		TM20_IC0	PA8 [6]	PC13 [8]				
88		TM20_IC1	PA9 [6]	PC14 [8]				
89		TM20_OC00	PC0 [5]					
90		TM20_OC01	PB8 [5]					
91		TM20_OC02	PB9 [5]					
92		TM20_OC0N	PC1 [5]					
93		TM20_OC10	PA1 [5]					
94		TM20_OC11	PB10 [5]					
95		TM20_OC12	PB11 [5]					
96		TM20_OC1N	PA11 [5]					
97		TM20_OC0H	PC8 [5]					
98		TM20_OC1H	PC9 [5]					
99	TM36	TM36_CKO	PB3 [5]	PD2 [6]				
100		TM36_TRGO	PB1 [7]					
101		TM36_ETR	PB0 [7]					
102		TM36_IC0	PD7 [10]	PC1 [3]				
103		TM36_IC1	PC13 [10]	PD2 [10]				
104		TM36_IC2	PC4 [5]	PD1 [10]				
105		TM36_IC3	PC5 [5]	PD0 [10]				
106		TM36_OC00	PA0 [10]	PC0 [6]	PC13 [7]			
107		TM36_OC01	PB8 [6]					
108		TM36_OC02	PB9 [6]					
109		TM36_OC0N	PC1 [6]	PC8 [7]				
110		TM36_OC10	PA1 [10]	PC14 [7]				
111		TM36_OC11	PB10 [6]					
112		TM36_OC12	PB11 [6]					
113		TM36_OC1N	PC6 [11]	PC9 [7]				
114		TM36_OC2	PA2 [10]	PC4 [6]	PD0 [6]			
115		TM36_OC2N	PA3 [10]	PD1 [6]				
116		TM36_OC3	PC5 [6]	PD7 [11]				
117		TM36_OC0H	PA8 [10]	PC8 [6]				
118		TM36_OC1H	PA9 [10]	PC9 [6]				
119		TM36_OC2H	PA10 [10]					
120		TM36_OC3H	PA11 [10]					
121		TM36_BK0	PA10 [1]					
122	RTC	RTC_OUT	PB8 [2]					

MG32F02V032

123		RTC_TS	PB9 [2]	PC6 [2]				
124	Other	IR_OUT	PB11 [4]					
125		ASB_P0	PA0 [2]	PA8 [2]				
126		ASB_P1	PA1 [2]	PA9 [2]				
127		ASB_P2	PA2 [2]					
128		ASB_P3	PA3 [2]					
129		OBM_I0	PD0 [1]					
130		OBM_I1	PD1 [1]					
131		OBM_P0	PB8 [10]					
132		OBM_P1	PB9 [10]					
133		CCL_P0	PA0 [7]	PC8 [10]				
134		CCL_P1	PA1 [7]	PC9 [10]				
135		ASB_CK0	PA2 [3]	PA9 [5]				
136		ASB_CK1	PA3 [3]					
137		DMA_TRG0	PA8 [1]	PB11 [10]				
138		DMA_TRG1	PA9 [1]					
139		SDT_I0	PA2 [6]	PC4 [7]	PC13 [9]	PA8 [5]		
140		SDT_I1	PA3 [6]	PC5 [7]	PC14 [9]	PA10 [5]		
141		SDT_P0	PA0 [6]	PB8 [9]	PC4 [10]	PC14 [10]		
142		NCO_P0	PA0 [3]	PB3 [3]				
143		NCO_CK0	PA1 [3]	PD1 [4]				

5. 内存映射

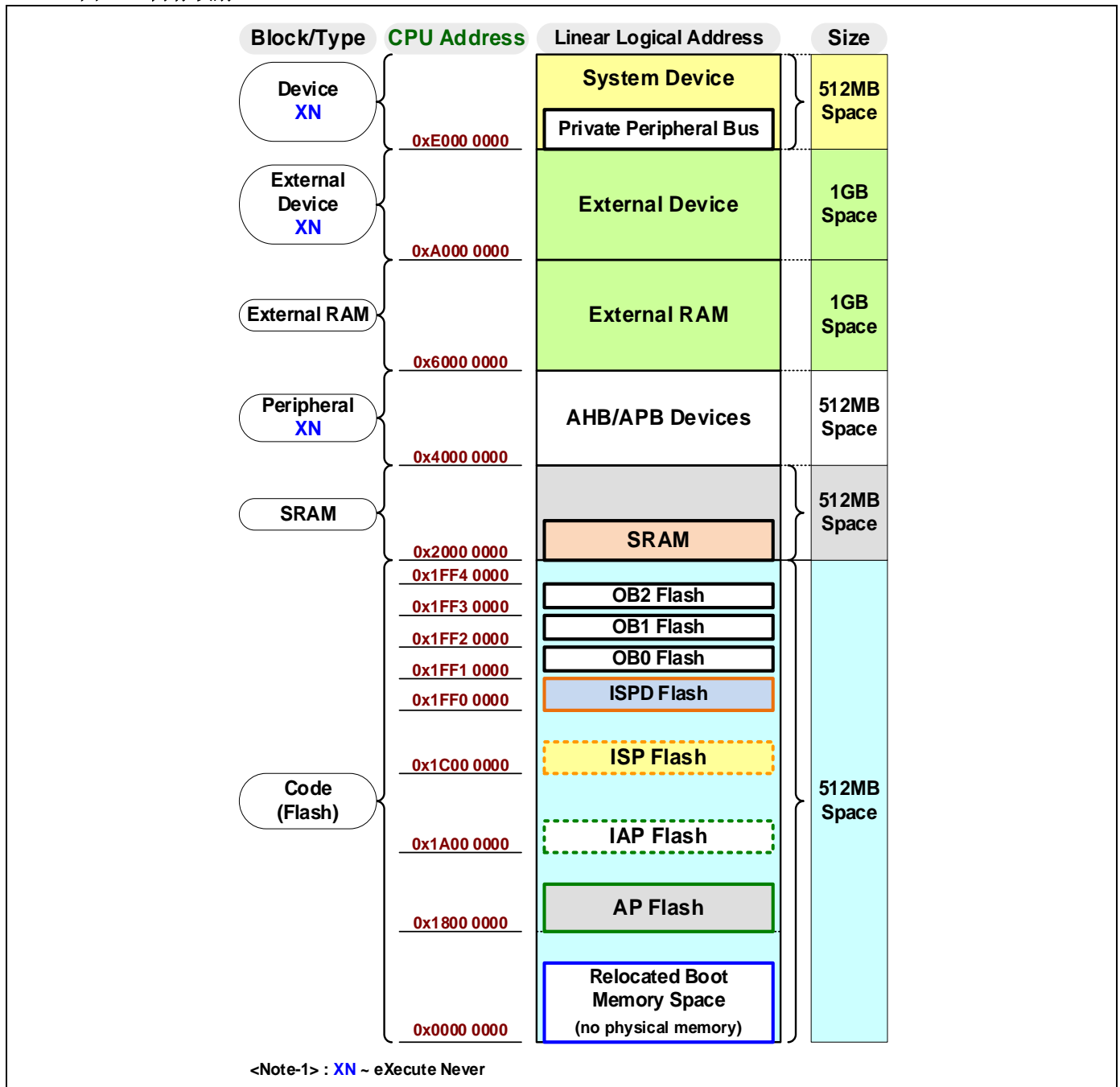
5.1. 存储器组织

芯片内建 **4K** 字节 SRAM，有最多 **32K** 字节的内置 Flash 用于存储代码和数据, 引导码以及用于芯片配置的 64 字节选项字 (**OB**)。另外，还有许多模块独立的硬件控制寄存器，并且位于 AHB/APB 设备的存储空间中。

用户可为整个存储器配置自己的程序代码 (AP)、系统编程代码 (ISP) 和在应用编程 (IAP) 的存储空间，用户可调整这三个存储空间的大小。

下图表显示了 CPU 的内存映射，CPU 内存空间被分成 8 块每块 512M 字节内存大小的内存块。这些块会被标记为“XN”，代表着它不能执行代码。

图 5-1. 内存映射



5.2. CPU 内存映射

下图表显示了 CPU 的内存映射。这些块会被标记为“XN”，代表着它不能执行代码。

表 5-1. CPU 内存地址映射

块索引	块名称	XN	边界地址		大小	地址空间	注释
			起始地址	结束地址			
7	系统设备	XN	0xE010 0000	0xFFFF FFFF	511MB	VENDOR_SYS	
			0xE000 0000	0xE00F FFFF	1MB	专用外围总线 (PPB)	M0 保留 Cortex M0 内部外围总线
6	外部设备	XN	0xC000 0000	0xDFFF FFFF	512MB	保留	外部存储器(SRAM, Flash)
5	外部设备	XN	0xA000 0000	0xBFFF FFFF	512MB	保留	外部存储器(SRAM, Flash)
4	外部RAM		0x8000 0000	0x9FFF FFFF	512MB	保留	外部存储器(SRAM, Flash)
3	外部RAM		0x6000 0000	0x7FFF FFFF	512MB	保留	外部存储器(SRAM, Flash)
2	外围设备	XN	0x4000 0000	0x5FFF FFFF	512MB	APB/AHB	APB/AHB 模块
1	SRAM		0x2000 1000	0x3FFF FFFF	512MB	保留	
			0x2000 0000	0x2000 0FFF	4KB	SRAM	
0	代码		0x1FF3 0200	0x1FFF FFFF	832KB	保留	
			0x1FF3 0040	0x1FF3 01FF	448B	OB Flash-2	
			0x1FF3 0000	0x1FF3 003F	64B		硬件选项字节-2 (64-字节)
			0x1FF2 0200	0x1FF2 FFFF	64KB	保留	
			0x1FF2 0050	0x1FF2 01FF	432B	OB Flash-1	
			0x1FF2 0040	0x1FF2 004F	16B		唯一 ID (16-字节)
			0x1FF2 0000	0x1FF2 003F	64B		硬件选项字节-1 (64-字节)
			0x1FF1 0200	0x1FF1 FFFF	64KB	保留	
			0x1FF1 0040	0x1FF1 01FF	448B	OB Flash-0	
			0x1FF1 0000	0x1FF1 003F	64B		硬件选项字节-0 (64-字节)
			0x1FF0 0200	0x1FF0 FFFF	64KB	保留	
			0x1FF0 0000	0x1FF0 01FF	512B	ISPD Flash	ISP 数据闪存
			0x1C00 8000	0x1FEF FFFF	63MB	保留	
			0x1C00 0000	0x1C00 7FFF	32KB	ISP Flash	引导闪存 (可设置大小)
			0x1A00 8000	0x1BFF FFFF	32MB	保留	
			0x1A00 0000	0x1A00 7FFF	32KB	IAP Flash	数据闪存 (可设置大小)
			0x1800 8000	0x19FF FFFF	32MB	保留	
			0x1800 0000	0x1800 7FFF	32KB	AP Flash	应用闪存 (可通过芯片选项设置大小)
			0x0000 8000	0x17FF FFFF	384MB	保留	
			0x0000 0000	0x0000 7FFF	32KB	重定向内存空间	中断向量 0x0000 00C0~0x0000 0000

XN：不可执行，1 块= 512MB
重定向内存空间：主存、引导闪存或 SRAM 取决于引导配置

5.3. 外围存储器边界

表 5-2. 外围存储器边界地址

地址类型	边界地址		大小	节 / 组 外围设备	模块	注释
	起始地址	结束地址				
APB	0x5F01 0100	0x5FFF FFFF	16MB	APB	保留	
	0x5F01 0000	0x5F01 00FF	256B		APX	APB 模块拓展控制
	0x5F00 0100	0x5F00 FFFF	64KB		保留	
	0x5F00 0000	0x5F00 00FF	256B		APB	APB 模块全局控制
	0x5E00 0000	0x5EFF FFFF	16MB	保留	保留	
	0x5D04 0100	0x5DFF FFFF	16MB	WDT/RTC	保留	
	0x5D04 0000	0x5D04 00FF	256B		RTC	实时时钟
	0x5D01 0100	0x5D03 FFFF	192KB		保留	
	0x5D01 0000	0x5D01 00FF	256B		WWDT	窗口看门狗定时器
	0x5D00 0100	0x5D00 FFFF	64KB		保留	
	0x5D00 0000	0x5D00 00FF	256B		IWDT	独立看门狗定时器
	0x5B00 0100	0x5CFF FFFF	32MB	ADC	保留	
	0x5B00 0000	0x5B00 00FF	256B		ADC	模数转换器
	0x5700 0000	0x5AFF FFFF	64MB	保留	保留	
	0x5686 0100	0x56FF FFFF	8MB	TM2x/3x	保留	
	0x5686 0000	0x5686 00FF	256B		TM36	4 IC/OC/PWM 32 位定时器
	0x5600 0100	0x5685 FFFF	8MB		保留	
	0x5600 0000	0x5600 00FF	256B		TM20	2 IC/OC/PWM 32 位定时器
	0x5586 0100	0x55FF FFFF	8MB	TM0x/1x	保留	
	0x5586 0000	0x5586 00FF	256B		TM16	基础 32 位定时器/计数器
	0x5580 0100	0x5585 FFFF	384KB		保留	
	0x5580 0000	0x5580 00FF	256B		TM10	基础 32 位定时器/计数器
	0x5501 0100	0x557F FFFF	8MB		保留	
	0x5501 0000	0x5501 00FF	256B		TM01	基础 16 位定时器/计数器
	0x5500 0100	0x5500 FFFF	64KB		保留	
	0x5500 0000	0x5500 00FF	256B		TM00	基础 16 位定时器/计数器
	0x5401 0000	0x54FF FFFF	16MB	保留	保留	
	0x5300 0100	0x5400 FFFF	16MB	SPI	保留	
	0x5300 0000	0x5300 00FF	256B		SPI0	带数据缓冲的 SPI 总线控制器
	0x5204 0100	0x52FF FFFF	16MB		保留	
	0x5204 0000	0x5204 00FF	256B		URT4	基础 UART 总线控制器
	0x5201 0100	0x5203 FFFF	192KB		保留	
	0x5201 0000	0x5201 00FF	256B		URT1	高级 UART 总线控制器
	0x5200 0100	0x5200 FFFF	64KB		保留	
	0x5200 0000	0x5200 00FF	256B		URT0	高级 UART 总线控制器
	0x5101 0100	0x51FF FFFF	16MB	I2C	保留	
	0x5101 0000	0x5101 00FF	256B		I2C1	I2C 总线控制器
	0x5100 0100	0x5100 FFFF	64KB		保留	
	0x5100 0000	0x5100 00FF	256B		I2C0	I2C 总线控制器
	0x5000 0100	0x50FF FFFF	16MB	EXT 中断	保留	
	0x5000 0000	0x5000 00FF	256B		EXIC	外部中断控制器
AHB	0x4FF0 0100	0x4FFF FFFF	1MB	芯片	保留	
	0x4FF0 0000	0x4FF0 00FF	256B		CFG	硬件选项 (NVR0/1/2)
	0x4F00 0100	0x4FEF FFFF	15MB		保留	
	0x4F00 0000	0x4F00 00FF	256B		WRI	烧写器接口控制
	0x4E00 0000	0x4EFF FFFF	16MB	保留	保留	
	0x4D00 0100	0x4DFF FFFF	16MB		保留	
	0x4D00 0000	0x4D00 00FF	256B		MEM	内存控制器
	0x4C03 0100	0x4CFF FFFF	16MB	系统	保留	
	0x4C03 0000	0x4C03 00FF	256B		SYS	系统和芯片控制

	0x4C02 0100	0x4C02 FFFF	64KB		保留	
	0x4C02 0000	0x4C02 00FF	256B		PW	电源管理控制器
	0x4C01 0100	0x4C01 FFFF	64KB		保留	
	0x4C01 0000	0x4C01 00FF	256B		CSC	时钟源控制器
	0x4C00 0100	0x4C00 FFFF	64KB		保留	
	0x4C00 0000	0x4C00 00FF	256B		RST	复位源控制器
	0x4BF0 0100	0x4BFF FFFF	1MB	通用	保留	
	0x4BF0 0000	0x4BF0 00FF	256B		DMA	直接内存访问
	0x4B00 0100	0x4BEF FFFF	15MB		保留	
	0x4B00 0000	0x4B00 00FF	256B		GPL	通用逻辑
	0x4500 0000	0x4AFF FFFF	96MB	保留	保留	为后续设计保留
	0x4403 0100	0x44FF FFFF	16MB	IO 配置	保留	
	0x4403 0000	0x4403 00FF	256B		PD	
	0x4402 0100	0x4402 FFFF	64KB		保留	
	0x4402 0000	0x4402 00FF	256B		PC	
	0x4401 0100	0x4401 FFFF	64KB		保留	
	0x4401 0000	0x4401 00FF	256B		PB	
	0x4400 0100	0x4400 FFFF	64KB		保留	
	0x4400 0000	0x4400 00FF	256B		PA	
	0x4100 0200	0x43FF FFFF	48MB	保留		为后续设计保留
	0x4100 0000	0x4100 01FF	512B	GPIO	IOP	IO 端口输入/输出
	0x4000 0000	0x40FF FFFF	16MB	保留		为后续设计保留

5.4. 启动模式

芯片启动时，根据硬件设置字节（**OB**），选择三种启动方式的一种：

- 从用户应用程序（**AP**）闪存引导启动
- 从系统编程（**ISP**）引导启动
- 从内嵌 **SRAM** 引导启动

6. 功能描述

6.1. CPU 内核

6.1.1. 简介

该芯片内嵌了一个 Cortex™-M0 的 CPU 处理器核心。该处理器是一个可配置、多平台、32 位 RISC 处理器。它拥有 1 个 AMBA AHB-Lite 接口和 1 个 NVIC 组件。它还拥有可设置的 DAP 硬件调试功能。

该处理器可处理 Thumb 代码并与其它 Cortex-M 系列的处理器兼容。该型号支持两种模式：Thread 模式和 Handler 模式。Handler 模式会在异常发生时进入，一个异常的返回只能在 Handler 模式发出。Thread 模式在复位时进入，也可以在异常发生时进入。

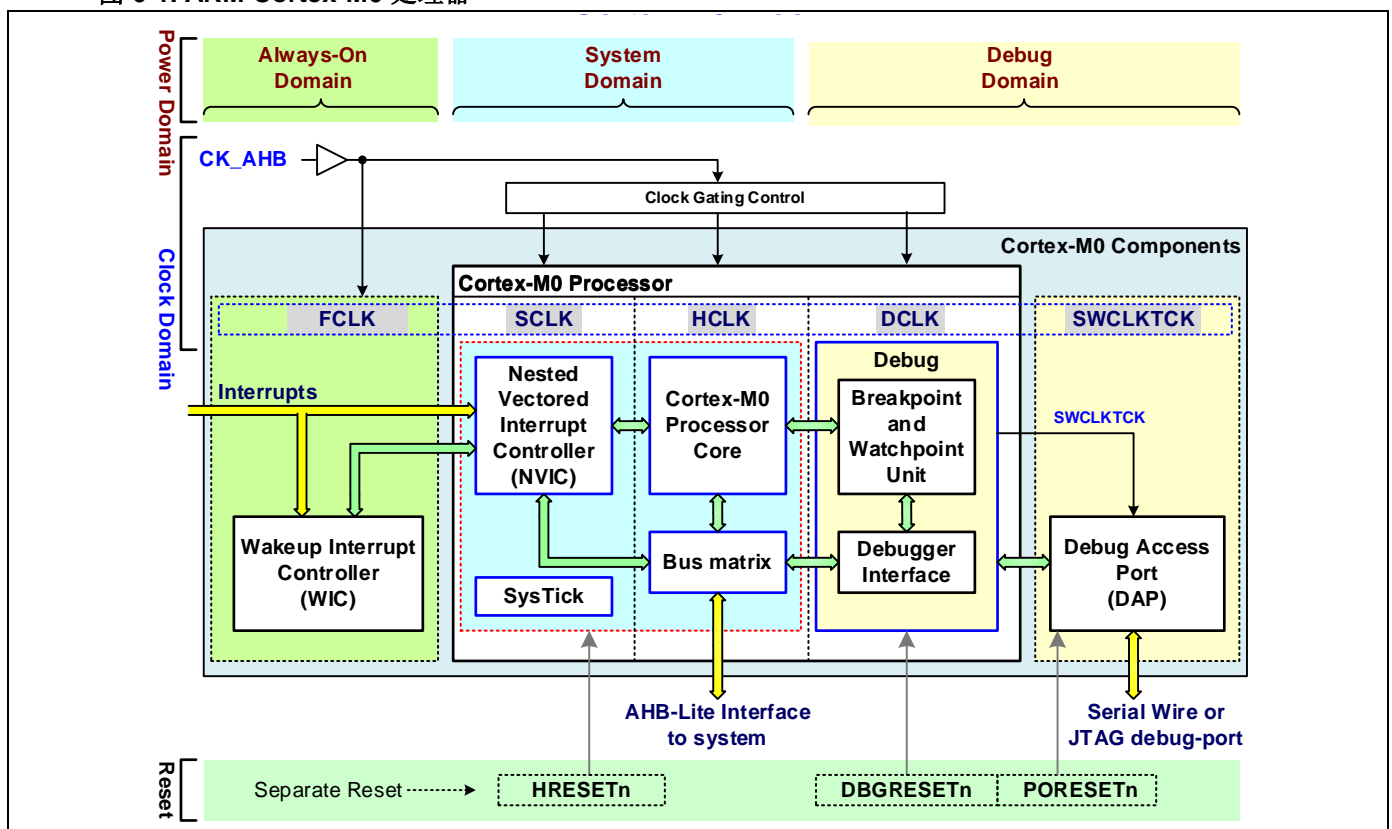
6.1.2. CPU 特性

- ARM 32 位 Cortex-M0 CPU
- 工作频率可达 48MHz
- 内置 1 个有 32 个 4 级优先级的外部中断输入的 NVIC
- 内置 1 个 24 位系统嘀嗒定时器
- 内置 1 个单周期 32 位乘法器
- 内置 1 个有 2 个监视点和 4 个断点的 SWD 串行线调试器
- ARMv6-M Thumb® 指令集

6.1.3. ARM Cortex-M0 处理器

下面的图表显示了 ARM Cortex-M0 处理器框图。

图 6-1. ARM Cortex-M0 处理器



6.2. 电源管理

6.2.1. 简介

芯片的供电只需要通过单电源输入进行供电且内嵌 1 个 LDO 来进行内部核心逻辑的供电，该芯片支持 1 个电源控制器（PW）来管理上电复位电路（POR）、低压复位电路（LVR）、掉电检测器（BOD0/1/2）、掉电控制和唤醒控制。

它支持两种掉电模式：**SLEEP** 模式和 **STOP** 模式，掉电模式可以降低芯片功耗和提供多种不同的针对芯片应用程序的节电方案。

6.2.2. 芯片电源特性

- 内置 1 个为核心逻辑供电的电源稳压器
- 内置掉电检测器
 - BOD0 检测 1.4V
 - BOD1 可选择检测 4.2V/3.7V/2.4V/2.0V
 - BOD2 检测 1.7V
- 内置 1 个带有掉电和唤醒控制的电源管理控制器
- 支持 3 种电源运行模式
 - ON(一般) 模式、**SLEEP**、**STOP** 掉电模式
- 支持通过多种源从 **SLEEP/STOP** 模式唤醒

6.2.3. 电源运行模式

电源控制器一共支持 **ON**, **SLEEP**, **STOP** 三种电源运行模式。

● ON 模式

ON 模式下，CPU 能够以全速运行，所有的外设均可以满功率正常进行工作，同时，这些模块也可以为了降低功耗而独立的进行启用和禁用。

● SLEEP 模式

SLEEP 模式下，只有 CPU 会被冻结，所有的外设可以自行设置继续工作或者休眠。

在该模式下，芯片可被关联的中断或者事件发生唤醒。

● STOP 模式

STOP 模式可提供最低的功耗，与 **SLEEP** 模式不同的地方是 CPU 进入深度睡眠模式，除部分特殊模块或设备外，所有外设均被禁用。这部分特殊模块或设备可被设置在 **STOP** 模式中是否继续工作，这些特殊模块分别为、IWDT、RTC、CMP、LVR、BOD0、BOD1、BOD2。内部的电压调节器也同样会在低电量模式运行。

在该模式下，芯片可被一些外部输入线路（GPIO）和一些事件检测唤醒。

6.2.4. 供电

芯片的电源只需要通过一个简单的 PCB 设计的 1 个电源输入即可进行供电，它内嵌的 1 个内部低压差线性稳压器（LDO）可产生+1.5V 电压 VDDC 来为核心逻辑进行供电。

VDD 引脚用于 IO 电源输入和内部 LDO 输入，**VSS** 引脚用于连接内部 LDO、硬核和数字逻辑的内部参考地的外部接地。**VR0 (VCAP)** 引脚是 LDO 的输出，而且为了保证正常工作，它还需要连接旁路电容。

6.2.5. CPU 掉电

为了让芯片进入掉电模式，固件必须执行 WFI 或者 WFE 指令来让 CPU 强制进入 sleep 模式或者 deep sleep 模式。然后芯片就会进入 **SLEEP** 或者 **STOP** 掉电模式。用户可以通过在固件执行 WFI 或者 WFE 指令后设置 CPU 寄存器的 SLEEPDEEP 寄存器来配置 CPU 的睡眠模式。

表 6-1. 掉电模式选择

CPU	System	CPU 寄存器
		SLEEPDEEP
Run	ON	x
sleep	SLEEP	0
deep sleep	STOP	1

6.3. 系统复位

6.3.1. 简介

在复位过程中，所有的寄存器都会被设置为它的初始值，程序也会从复位向量开始执行。该芯片包含了 1 个复位源控制器（RST）来管理多种复位源并产生热复位和冷复位到芯片系统和内部模块中，该控制器还为固件提供了复位事件标志，从而能对发生的复位源进行识别。

6.3.2. 芯片复位特性

- 内嵌 1 个 POR(上电复位)/LVR(低电压复位)电路
- 内置 1 个复位源控制器
 - 可为复位源设置芯片冷复位和热复位
 - 内部模块独立的软件复位控制
- 提供多种复位源
 - POR/LVR/BOD/外部复位引脚输入/软件强制复位
 - IWDG/WWDT/ADC
 - IAR(非法地址错误复位)/ 闪存访问保护错误复位
 - 丢失时钟检测 (MCD) 复位

6.3.3. 芯片复位等级

该芯片提供 3 级复位等级：POR 复位、冷复位、热复位。POR 复位是最高优先级的复位，并且它是通过芯片硬件被产生的。冷复位是第二优先级的复位源，热复位则是最低优先级的复位源。

当 POR 复位发生时，它会导致芯片发生冷复位，而当冷复位发生时，它会导致芯片发生热复位。

● 上电复位

上电复位 (**POR**) 用于上电时内部复位芯片和 CPU。在 VDD 供电高于 POR 电压之前，该芯片都会保持复位状态而不开始工作。而且，一旦 VDD 供电低于 POR 阈值电压，该复位状态便会再次启动。在整个掉电周期内，为了保证上电复位，在重新开始供电之前，VDD 必须低于 POR 阈值电压。

● 冷复位

冷复位是第二优先级复位，当 POR 复位发生时，冷复位也会被产生，他会向比如 IWDG, WWDT ...等模块发送指令去执行深层模块复位。它还会导致所有的硬件配置 **OB** 重载，并禁用支持寄存器锁定功能的模块的寄存器锁定功能。

● 热复位

热复位是最低优先级的复位。热复位也会在冷复位发生时被产生。它发送给所有的模块以清除标志和硬件电路。它会导致一些硬件设置 **OB** 重载，并复位未锁定或者不支持锁定功能的模块的寄存器到默认值。如果 RST 控制器是未锁定的，它还会清除 RST 控制器的热复位源使能位。

6.3.4. 外部复位

该芯片通过保持 **RSTN** 引脚低电平来提供 1 个外部硬件复位输入。**RSTN** 引脚可通过硬件配置 **OB** 配置为外

部复位引脚或者其他（GPIO...）等引脚。为了保证可靠地上电复位，通过 **RSTN** 引脚进行硬件复位是必须的。

6.3.5. 模块复位

对于每个 AHB 或 APB 控制模块，它可以接收系统的热复位信号来重置模块的控制标志、寄存器和逻辑电路。对于 IWDG、WWDG、RTC、PW、CSC 和 MEM 模块，它们可以接收冷复位以解除寄存器锁定功能并重置模块。

6.4. 系统时钟

6.4.1. 简介

该芯片内置 1 个时钟源控制器（CSC）用于系统时钟源管理。在系统应用中，有四种时钟源：内部高频 RC 振荡器(**IHRCO**)、内部晶振(**XOSC**)、内部低频 RC 振荡器(**ILRCO**)、外部时钟输入(**EXTCK**)。

1 个内嵌的 **XOSC** 振荡器被用于外部 Xtal 电路。1 个内嵌 PLL 被用于时钟源倍频和给 CPU 和其它的外围模块输出时钟。1 个内嵌的时钟丢失检测器(**MCD**)被用于监视外部 Xtal 或者外部时钟源的时钟。

6.4.2. 芯片时钟特性

- 内嵌 32KHz 的 **ILRCO** (内部低频 RC 振荡器)
- 内嵌 **IHRCO** (内部高频 RC 振荡器)
 - 在 +25°C 时校准至 11.059 或 12MHz $\pm 1\%$
- 内嵌系统时钟输出的 PLL
- 内嵌用于外部 32KHz 或者 4 到 25MHz Xtal 的带 MCD 的 **XOSC** 振荡器
- 支持最高 36MHz 的外部时钟输入
- 内置 1 个进行模块时钟使能控制的时钟源控制器
- 支持内部 **XOSC** 振荡器和内部 **ILRCO**/**IHRCO** 时钟输出

6.4.3. 系统时钟源

在系统应用中，有四种时钟源：内部高频 RC 振荡器(**IHRCO**)、内部晶振(**XOSC**)、内部低频 RC 振荡器(**ILRCO**)、外部时钟输入(**EXTCK**)。软件可以选择其一并立即进行切换，但是软件在切换之前必须驯服时钟源。

6.4.4. PLL 时钟

1 个内嵌 PLL 被用于倍频来自 **IHRCO**、**ILRCO**、**XOSC** 和 **EXTCK** 的时钟源并作为系统时钟。PLL 倍频值可设置到 4 到 32。PLL 输入频率范围为 4~8 MHz 而 PLL VCO 输出时钟频率最高达到 150MHz，一般来说 PLL 输出频率需除频，用于 CPU 或其他时钟源。参照电气特性章节以获取更多关于 PLL 的资料。

6.4.5. 模块进程时钟控制

CSC 模块可以为内部模块进行进程时钟使能设定和进程时钟源选择。为了让模块正常工作，用户必须先选择和使能模块进程时钟。

6.5. 系统一般控制

6.5.1. 简介

该芯片内嵌 1 个系统控制（SYS）模块用于系统一般控制。该控制器包含了 1 个系统事件中断全局使能控制和芯片制造识别码。

6.5.2. 特性

- 用于中断源的系统中断全局使能控制
- 芯片制造识别码 – 设备 ID, 产品 ID, 用户 ID, 模块选项

6.6. 存储器访问

6.6.1. 简介

该芯片把地址空间分割为程序和数据存储。程序与数据的逻辑分离允许以 32 位进行访问，从而使 CPU 能够快速存储和操作。该芯片支持 1 个内存控制器（MEM）来管理内部 Flash 和 SRAM 的访问工作。

6.6.2. 特性

❖ 嵌入式存储器

- 内嵌为应用提供的 32K 字节闪存
- 内嵌 4K 字节 SRAM

❖ 内存控制器特性

- 支持通过 SWD 接口进行 ICP（在电路编程）更新 ISP 引导码
- 支持 ISP（在系统编程）更新应用程序代码
 - 支持设置 ISP 闪存大小用于存储 ISP 引导码
 - 提供固定 512 字节 ISPD 闪存空间作为 ISP 专有数据
- 支持用于应用数据更新的 IAP（在应用编程）
 - 支持设置 IAP 空间大小
- 支持以 512 字节页擦除的闪存

6.6.3. 内存控制器

内存控制器被支持访问片上内存、在 AHB 总线的 SRAM。内存控制器包括了 ICP（在电路编程）/ ISP（在系统编程）/ IAP（在应用编程）电路用于内存访问、用于硬件选项寄存器加载的选项字节加载器和具有访问外部程序存储器的能力的外部存储器总线 EMB 接口。

该芯片具有高达 32K 字节的嵌入式主闪存用于代码和数据、可编程存储器大小的嵌入式系统闪存的启动加载代码和 64 字节的嵌入式选项字节闪存芯片配置。

内存控制器（MEM）支持读取/编程（写入）/擦除闪存。用户可以通过 CPU 读取指令直接从闪存读取数据而不需通过任何寄存器。对于编程模式，MEM 提供 32 位数据写入操作给内存做新数据的更新。对于擦除模式，对于“擦除”模式，擦除地址仅在低 9 位 CPU 地址 = 0 (X..XX0 0000 0000B)有效，并寻址 512 字节对齐。

6.6.4. 用于 Flash 的 ICP/ISP/IAP

芯片上提供 3 个闪存访问模式用于 ICP、ISP、IAP 应用：编程模式和读模式。ICP 允许使用硬件 SWD 接口更新闪存的全部内容，并且不需要任何固件请求。另外，用户可以使用 ISP 和 IAP 这两种模式来将新数据更新入闪存，并通过固件闪存访问处理器获得 Flash 内容。

6.6.5. 硬件选项字节闪存

一共有最多 64 字节的片上选项字节闪存，用于存储硬件选项设置。

内嵌选项字节(OR)闪存在上电复位后会加载进硬件设置字节寄存器(OR)。硬件设置 OR 被设计用来配置内部 RC 振荡器或晶振的时钟源；从 AP、ISP 闪存或 SRAM 引导内存选择；IAP 闪存的内存大小；其他芯片配置等。

6.7. GPIO

6.7.1. 简介

该芯片有以下 I/O 口：PA[3:0][11:8], PB[3:0][11:8], PC[1:0][6:4][9:8][14:13], PD[2:0][7]。LQFP32/QFN32 封装下支持最多 29 个 GPIO 引脚。RSTN 引脚是一个在 PC6 的功能复用引脚。如果选择外部晶振作为系统时钟输入，PC13 和 PC14 会被配置成 XIN 和 XOUT。实际可用的 I/O 引脚数量取决于使用的封装类型。

该芯片为每个 GPIO 端口内置了几个 IO 模式控制(PA/PB/PC/PD)模块。这些模块被用于 GPIO 引脚 IO 模式控制、功能复用选择、驱动强度设置、输入反相选择、拉高使能、滤波设定和高速使能。此外，1 个内置的 IO 端

口访问控制(IOP) 模块被用于控制每个 GPIO 端口的 GPIO 的输入输出状态。

6.7.2. 特性

- 给应用支持的 GPIO 引脚
 - LQFP32/QFN32 封装下支持最多 29 个 GPIO 引脚
 - TSSOP20 封装下支持最多 17 个 GPIO 引脚
- 为每个引脚独立地提供可选 IO 模式
 - 推挽输出
 - 准双向
 - 开漏输出
 - 高阻抗输入
 - 模拟 IO
- 灵活的引脚功能复用选择
- 支持为每个引脚提供独立地设置驱动强度
 - 除 RSTN, XIN, XOUT 之外的所有引脚可设置 2 级驱动强度
 - PB[3:0][9:8],PD[2:0][7]可设置 4 级驱动强度
- PA8, PA10 支持高扩展驱动强度
- 支持独立地提供 IO 去尖峰脉冲滤波器
- 支持引脚独立地提供输入反相选择
- 支持引脚独立地提供上拉选项
- 除 RSTN、XIN 外支持引脚独立地提供高速选项
- PB[3:0]支持防漏电功能
- 在复位后保持 GPIO 引脚状态和 IO 模式

6.7.3. GPIO 控制块

GPIO 控制块包含了 IOM（输入输出模式控制）、IOP（输入输出端口访问控制）和 AFS（功能复用选择）块。

● IO 工作模式

IO 工作模式支持模拟 IO、数字输入、推挽输出、开漏输出、准双向功能。为引脚独立地提供可选择的 IO 模式。

IO 模式控制块支持引脚独立地设置 IO 工作模式、高速输出选项、拉高选项、驱动输出强度、IO 滤波和输入反相选择。

● IO 端口访问

当 AFS 的设置是为任何 IO 引脚设置 GPIO 功能模式时，用户可以直接设置逻辑输出或获得 IO 引脚的逻辑输入。有 1 个独立的数据输出寄存器的位为各个引脚存储输出逻辑值。此外，用户可以为每个 GPIO 引脚直接读取输入数据寄存器位从而获取 GPIO 的引脚逻辑状态。

对于固件控制，有 1 个设置控制位来设置数据输出寄存器位和 1 个清除控制位来清除各个 GPIO 引脚的数据输出寄存器位。

该芯片提供 1 个设置或清除寄存器控制位来为各个 GPIO 引脚设置、清除数据寄存器位或者读引脚状态。该寄存器位写 1 是设置数据位，写 0 是清除数据。读寄存器的位可以得到 GPIO 的引脚状态。由于该寄存器的位需要使用 8 位存储空间，固件很容易通过 CPU 字节访问指令来单独控制 GPIO 引脚。它有些类似于 8051 单片机的按位访问 IO 控制。

● 功能复用选择设置

用户可以独立地为每个 GPIO 引脚通过 AFS 矩阵配置模块功能 IO 和 IO 引脚之间的复用功能。一般来说，AFS 的默认设置是 GPIO 引脚设置为 GPIO 功能，除了 XIN/XOUT、SWCLK/SWDIO 和 RSTN 功能的引脚之外。这些引脚可被硬件配置 OB 改变。

6.8. 中断

6.8.1. 简介

复位之后，CPU 会开始从复位中断向量(0x00000004) 地址，也就是用户应用的起始部位开始执行。为了使用中断服务，中断服务地址（被称为中断向量）必须位于 0x000000BF~0x00000000 之间。

该 ARM cortex M0 CPU 内嵌了 1 个含有 32 个 4 级优先级外部中断的 NVIC（内嵌向量中断控制器），此外，还内置了 1 个与 NVIC 连接的 EXIC（外部中断控制器）模块。

6.8.2. 中断特性

- 内置 1 个含有 32 个 4 级优先级外部中断的 NVIC
- 内置 1 个用于 NVIC 连接的 EXIC（外部中断控制器）
 - 独立的高电平/低电平和上升沿/下降沿触发选项
- 内置 1 个用于唤醒事件控制的 WIC（唤醒中断控制器）
- 所有的 GPIO 引脚均可被设置为中断源或按键输入
 - 支持中断功能的端口“或”逻辑
 - 支持 KBI 功能的端口“与”逻辑
- 支持 CPU NMI/RXEV/TXEV 功能的外部引脚
 - 可设置 CPU NMI 输入功能的引脚
 - 可设置 CPU RXEV 输入功能的引脚
 - 可设置 CPU TXEV 输出功能的引脚

6.8.3. 中断结构

每个中断在程序存储器中被分配一个固定的位置。中断会导致 CPU 转跳至那个位置，在那里执行服务程序。比如 NMI 中断，会被分配到 0x00000008 地址，当 NMI 被使用时，它的服务程序就必须在 0x00000008 地址开始执行。

中断服务位置的间隔为 4 字节：复位中断的 0x00000004、**NMI** 的 0x00000008、**Hard-Fault** 的 0x0000000C、**SVCALL** 的 0x0000002C、**PendSV** 的 0x00000038、**SysTick** 的 0x0000003C 等。

● 异常类型

NVIC 有 7 种异常类型：**Reset**、**NMI**、**HardFault**、**SVCALL**、**PendSV**、**SysTick** 和中断 (IRQ)。NVIC 支持 32 个外部中断输入。中断是由外围设备发出信号或由软件请求生成的异常。4 级优先级中断结构在处理这些中断源方面具有很大的灵活性。

● 中断源

“挂起位”是一个若通过设置“设置使能位”，将产生中断的中断标志。“挂起位”可以被软件设置或清除，结果与硬件设置或清除的结果相同。也就是说，中断可以被软件生成，也可以将挂起的中断取消。“优先级位”决定了各个中断的优先级。“级别内优先级”用于解决同优先级的同时请求。“向量地址”是在程序存储器内的中断服务程序的入口。

表 6-2. 中断源表

NVIC						注释
异常 No.	IRQ No.	中断名称	优先级	激活	异常处理程序	
0	-	Initial	-			
1	-	Reset	-3	异步		复位异常
2	-14	NMI	-2	异步	系统处理程序	不可屏蔽中断
3	-13	HardFault	-1	同步	错误处理程序	Cortex-M0 Hard Fault 中断
4~10	-	保留	-			
11	-5	SVC	可设置	异步	系统处理程序	Cortex-M0 SV 广播中断
12~13	-	保留	-			
14	-2	PendSV	可设置	异步	系统处理程序	Cortex-M0 Pend SV 中断
15	-1	SysTick	可设置	异步	系统处理程序	Cortex-M0 System Tick 中断
16~47	0~31	-	可设置	异步	ISRs	通用中断
可设置：可设置优先级为 0~3						

● 中断优先级

用于服务中断的优先级方案具有 4 个中断级别。CPU 寄存器内的优先级位、IPR0-7、SHPR2、SHPR3 决定了各个中断的优先级。

中断优先级寄存器为每个中断提供 8 位优先级字段和为每个寄存器包含了 4 个优先级字段。处理器只执行每个字段的 [7:6] 位，[5:0] 位读取为零并忽略写入。

高级优先级中断不会被低级优先级中断请求抢断。如果同时接收到两个不同优先级的中断请求，则执行优先级较高的请求。当同时接收到两个相同优先级的中断请求，则根据内部轮询序列执行服务程序。“中断源”表格展示了同优先级下的内部轮询序列和中断向量地址，异常数字越低，优先级越高。

6.8.4. 嵌套中断向量控制器

Cortex-M0 处理器集成了 1 个可配置的嵌套中断向量控制器 (NVIC)，它支持低延迟中断处理，并且包括非屏蔽中断(NMI)。NVIC 提供了 1 个零跳中断选项和 4 个中断优先级。

中断处理程序不需要任何汇编程序代码，或 ISR 中删除任何代码开销。尾链优化也显著地降低了从一个 ISR 切换到另一个 ISR 时的开销。

为了优化低功耗设计，NVIC 集成了 sleep 模式。Sleep 模式包含可选的 deep sleep 模式从而使整个设备能快速进入掉电。

6.8.5. 唤醒中断控制器

该芯片包含了 1 个能检测来自 EXIC 的中断或唤醒事件并将处于 deep sleep 模式的处理器唤醒的唤醒中断控制器 (WIC)。只有当 CPU 的 SCR 寄存器内的 DEEPSLEEP 位置 1，才能使能 WIC。WIC 是不可编程的，也不含有任何寄存器或者用户接口，它是完全通过硬件信号工作的。

6.8.6. 外部中断控制器

外部中断控制器 (EXIC) 含有 4 个外部端口中断块 (EXINT) 来管理外部引脚输入中断事件，还有 1 个唤醒控制块来控制 NMI/RXEV 事件和唤醒事件。EXIC 还作为内部模块和 NVIC 之间的接口控制器，用于中断和唤醒事件管理。

6.9. 通用逻辑

6.9.1. 简介

该芯片内置 1 个通用逻辑 (GPL) 模块, 它提供了数据顺序调换、奇偶校验、数据反相和 CRC 的多种功能。

6.9.2. 特性

- 支持数据反相、位顺序调换、字节顺序调换和奇偶校验
 - 支持 8/16/32 位的数据位调换
 - 支持数据字节顺序在 16/32 位进行大端规则和小端规则的调换。
 - 支持 8/16/32 位奇偶校验
- 支持 CRC (循环冗余码校验) 计算
 - 可编程 CRC 初始值
 - CRC 输出位顺序调换
- 具有固定公共多项式的 CRC
 - CRC8 多项式 0x07
 - CRC16 多项式 0x8005
 - CCITT16 多项式 0x1021
 - CRC32(IEEE 802.3) 多项式 0x4C11DB7
- 使用 DMA 缓冲输入数据

6.9.3. GPL 控制块

- 字节顺序变换

GPL 可改变 32 位或 16 位输入数据的大端规则或小段规则。
- 位顺序变换

GPL 可改变 8/16/32 位输入数据的位序。
- 数据反相

GPL 可反相输入数据。
- 奇偶校验

GPL 可设置奇偶校验并计算校验值。
- CRC 计算

CRC (循环冗余校验) 用于获得 8/16/32 位 CRC 数据, 并计算结果。CRC 模块可持续进行 CRC 数据输入并存储最新的结果。

6.10. APB 共同控制

6.10.1. 简介

该芯片内置 1 个 APB (APB 总线共同控制) 模块用于 APB 设备的共同控制。

6.10.2. 特性

- 定时器同步使能全局控制
- OBM(输出信号打断和调制) 控制
 - 支持 2 组 OBM 输出信号打断和调制控制
- NCO(数字控制振荡器) 可输出 FDC 和 PF 模式
- 红外遥控输出

6.10.3. APB 控制模块

- **定时器通用控制**

TMx 模块在分离模式中支持使用 **TMx_EN** 和 **TMx_EN2** 控制位使能主定时器和 2nd 定时器。

在 APB 模块中，也有和定时器使能位 **TMx_EN** 和 **TMx_EN2** 相同的控制位 **APB_TMx_EN** 和 **APB_TMx_EN2**。这些控制寄存器位被放在 1 个 32 位寄存器中且可通过 **APB_TMx_EN** 或 **APB_TMx_EN2** 寄存器设置简单地使用。（x=定时器模块号）

ITR6 和 ITR7 被用于所有定时器的触发事件信号或时钟信号。用户可通过寄存器设置选择触发源信号。**APB_ITR6** 和 **APB_ITR7** 信号可选择来源于 TMx 定时器、URTx、ADC0、RTC 和 EXIC 全局中断事件。

- **OBM 控制**

APB 模块包含 2 个完全一样的输出信号中止调制模块（OBM）。OBM 模块用于中止其中一个输出信号或做信号调制。

- **IR 控制**

APB 模块包含了 IR（红外线）调制模块。该模块用于信号调制做 IR 控制。

- **NCO 控制**

APB 模块包含了数字控制振荡器（NCO）模块。改 NCO 模块用于产生从输入时钟信号来的小数除频信号。这对需要精准时钟频率的场景十分有用。

NCO 模块支持两种输出模式，一种是固定占空比模式（FDC），另一种是脉冲频率模式（PFM）。NCO 输出信号可输出至外部引脚或内部其他模块。它可以发送到 UART 模块作为时钟源输入。此外它还可以输出作为定时器模块的常见触发事件或时钟信号 ITR7。有一个输出引脚 **NCO_P0** 用于输出 NCO 输出信号，因应用需求，该输出信号可以通过设置寄存器来反转信号。

6.11. APX

6.11.1. 简介

该芯片内建 1 个 APX 模块，作为 APB 设备的扩展功能模块。

6.11.2. 特性

- 支持 2 组 CCL(可定制逻辑)
- 用于双线顺序状态检测的 SDT（顺序状态检测器）
- ASB(ARGB 串行总线)，带 4 个通道，用于可寻址 RGB LED 显示

6.11.3. APX 控制块

- **CCL 控制**

APX 模块包含了 2 个可定制逻辑模块（CCL）。每个 CCL 模块均可连接到引脚或其他内部外设信号。CCL 可去掉外部逻辑门芯片，让用户直接在软件上实现简单的逻辑功能。它支持低到高电平信号检测和中断。

- **SDT 控制**

APX 模块包括一个用于双线顺序状态检测的顺序状态检测器（SDT）块。SDT 可以连接到设备引脚，并检测特殊过程的顺序统计数据。它支持相关的检测事件标志和不同过程的中断。SDT 块包括六种状态程序控制逻辑、状态比较逻辑、输出事件控制逻辑和 IO 引脚输出模式控制逻辑。

- **ASB 控制**

APX 模块包括一个用于 ARGB（可寻址 RGB）LED 显示应用的 ARGB 串行总线（ASB）模块。ASB 模块最多可支持连接和控制四个通道的 ARGB LED。它还支持相关的数据传输控制标志和独立通道控制的中断。每个通道可以使用一个 IO 引脚来控制多个 ARGB LED，以简化电路设计和 PCB 布局。

ASB 模块实现了异步 ARGB 模式和同步移位模式，具有 RGB LED 应用的 DMA 功能。可编程 ARGB 数据代码-0/1 高电平时间和 RESET 代码时间控制，以实现灵活的 ARGB 时序。它还可以通过固件的寄存器控制设置 ARGB 重置代码，空闲代码和 SYNC 代码的电平。

6.12. 直接存储器访问 (DMA)

6.12.1. 简介

该芯片内置 1 个直接内存访问控制器 (DMA) 用于加强外设-内存、内存-内存、外设-外设的数据传输。数据可以在不使用 CPU 资源的情况下快速的通过 DMA 传输。

注释: (n= DMA 通道标号)会被用于该章的寄存器、信号和引脚/端口描述中。

6.12.2. 特性

- 4 个独立的可配置通道专用硬件相应 DMA 请求
 - 访问内存、APB 和 AHB 外设作为源和目的地
 - 支持 SRAM/Flash 作为内存源、SRAM 作为内存目的地
 - 外设包含 ADC0, I2Cx, URTx, SPIx, TM36, APX 和 GPL 模块
- DMA 传输管理类型
 - 内存-内存 (仅通道 0、3)
 - 外设-内存
 - 内存-外设
 - 外设-外设
- 内置 2 种优先级控制用于通道请求
 - 轮询请求
 - 软件设置优先级
- 最大可设置传输数据量为 65535 字节
- 可设置单次传输数据宽度为 1,2,4 字节
- 支持循环发送模式和自动重载起始地址控制
- 为外部引脚触发请求提供 single/block/demand 模式

6.12.3. DMA 控制

DMA 控制器 (DMA) 用于 AHB 外设、APB 外设、SRAM 和外部存储器这些源和目的地之间传输数据。DMA 中断块用于 DMA 事件的检测和服务。**DMA_TRG0** 和 **DMA_TRG1** 这两个外部引脚能够作为 DMA 数据传输的触发信号输入。

每个 DMA 通道可使用外设到内存、内存到外设、外设到外设这三种传输类型，内存到内存的模式则只有通道-0 和通道-3 支持。可传输的内存源可为内部 SRAM 或 Flash。

6.13. ADC

6.13.1. 简介

该芯片内嵌 1 个含有 12 位逐步逼近式 ADC (模拟转数字转换器) 和输出码控制的数字逻辑的 ADC0 模块。它支持可配置的包含 8 条外部和 4 条内部源的多路复用通道。模数转换可在单次、持续、单循环扫描或持续循环扫描模数下进行。

6.13.2. 特性

- 12 位 1.0Msps 的 SAR ADC
 - 可设置分辨率: 12/10/8 位
 - 可设置采样时间
- 提供 8 条外部通道和 4 条内部通道输入
 - 内部通道源: VBUF, VSSA, LDO VR0, TS out
- 支持自动采样和通过外部引脚、内部事件和软件位触发

- 输出代码左对齐/右对齐的数据对齐
- 带旁路选项的内置输入缓冲
- 固定 ADC 顶部参考电压为内部 VDD
- 在采样结束、转换结束、扫描转换结束后产生中断
- 支持电压窗口检测和输出代码限制
 - 2 级可编程窗口阈值
- 内置 3 个用于 ADC 输出代码的硬件累加器通道
- 支持单通道/通道扫描/环路扫描
- 使用 DMA 缓冲 ADC 数据
- 支持 wait 模式
 - 防止低频应用中的 ADC 过载
- 支持 Auto off 模式
 - 除了启动转换的过程 ADC 会自动关闭
- 内置温度传感器
 - 温度分辨率: $\pm 2^{\circ}\text{C}$ (典型)
 - 温度监测范围: $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$
 - 耗电量: 10uA

6.13.3. ADC 控制块

ADC 控制块由 1 个含有 8 个输入通道的模拟多路复用器 (AMUX)，一个 1.0Msps/12 位 SAR (逐步逼近寄存器) ADC, 参考电压电路, ADC 转换触发启动控制块和变化扫描控制块组成。内部 ADC 参考电压固定连接到内部 VDD 电源，以简化应用。

● ADC 输入通道

模拟多路复用器 (AMUX) 选择 ADC 的输入，允许在单端模式下所有的输入引脚都可被测量。

用于 A/D 转换器的模拟输入引脚还具有用于数字输入和输出功能的 I/O 引脚。为了提供适当的模拟性能，与 ADC 一起使用的引脚需要禁用数字输出，将端口引脚置仅输入模式即可。此外，当模拟信号被用于 **ADC_In** 引脚且不需要将此引脚作为数字输入时，软件可以将相应的引脚设置成 AIO 模式来关闭数字输入缓冲区以降低功耗。

● 单端模式

ADC 支持单端模式，ADC 在单端模式下可以将 ADC 输出转换为无符号码。

● ADC 采样时间

对于输入信号质量和转换速度的问题，用户可以调整 ADC 的采样时间，在实际的应用中，若转换速率与信号带宽时合理且有效的，则一般选择增加 ADC 采样时间来获得更稳定的电压和更好的 ADC 性能。

● ADC 转换模式

ADC 支持单次、通道扫描、循环扫描三种转换模式。

● ADC 输出控制

当 ADC 转换结束了，产生的 ADC 原始码被发送到 ADC 输出控制块中，这些控制块包含数字偏移调节器、符号码转换器、数字分辨率调节器、电压窗口检测器、代码限制器和数据对齐调节器。

ADC 输出码会通过被 ADC 输出控制块调整并存储转换结果数据到 ADC 数据寄存器中。

● 电压窗口检测和输出码限制

ADC 可以通过阈值窗口来比较输入电压，另外，ADC 输出代码可以通过代码限制区进行比较，来通过相同的阈值窗口跳过或者选取该码。

● ADC 数据累加

ADC 内置 1 个用于 ADC 输出码的硬件累加器，这个累加器被用于累加可设置数量的 ADC 序列数据，并将结果传入总和寄存器。用户可设置要进行累加的 ADC 数据数量。ADC 支持 3 个和数据寄存器，用户可通过这几个寄存器获得累加和。

- **ADC 等待和自动关闭**

ADC 支持 Wait（等待）模式来防止在低频率 ADC 采样时钟时 ADC 过载，另外，ADC 支持 auto off（自动关闭）模式，在除了启动转换序列时强制让 ADC 进入掉电模式。

6.14. IWDG

6.14.1. 简介

该芯片有 1 个独立看门狗定时器作为恢复手段用于 CPU 可能因软件而受到翻转的情况。当计数器到达给定的超时值时它会触发系统复位。

6.14.2. 特性

- 有 12 位预分配器的由自身 CK_ILRCO 作为时钟源的 8 位向下计数器
- 兼容工作在 SLEEP 和 STOP 模式
- 当计数器下溢时可选择复位或中断
- 有支持中断的两个早唤醒比较器
- 支持寄存器键值保护和复位锁定功能

6.14.3. IWDG 控制

IWDG 看门狗定时器由 1 个 12 位预分频器和 1 个 8 位定时器组成。当看门狗定时器被使能时，软件需要总是在定时器超时之前复位定时器，当看门狗定时器被复位，定时器将会将重装载 0xFF 值并重新开始计时。

若芯片由于受到干扰失控时，固件会因为不能及时复位定时器而导致定时器超时的到来，它会让 IWDG 产生复位事件，并发送到复位源控制器（RST）并作为热复位或冷复位来进行复位。

IWDG 能记录硬件设置字节（OB）中关于 IWDG on/off、输入时钟分频器值、IWDG 寄存器写保护相关的默认的初始值。

IWDG 能在 STOP 模式下工作，且 APB 时钟会被停止，该模块会异步控制所有逻辑。

IWDG 通过看门狗定时器下溢和早唤醒 - 0/1 检测来支持 STOP 模式下的芯片唤醒。当芯片进入 STOP 模式且发生其他 IWDG 唤醒事件中的任何一个时，IWDG 将唤醒事件发送到电源控制器（PW）以作为系统唤醒事件。

6.15. WWDG

6.15.1. 简介

系统窗口看门狗是用来检测导致应用程序异常的软件错误的发生的。在计数器达到给定的超时值时看门狗电路将产生 1 个系统复位。

WWDG 有一个可配置的时间窗口，可用来检测异常晚或早的应用行为。

6.15.2. 特性

- 1 或 256 分频器的 10 位计数器，1/2/4~1/128 分频器
- 可配置的时间窗口用来检测异常晚或早的应用行为
- 计数器下溢或窗口外重载时可选择复位或中断
- 支持警报中断
- 支持寄存器键值保护和复位锁定功能

6.15.3. WWDG 控制

WWDG 看门狗定时器由 1 个 1 或 256 的时钟预分频器、1 个 7 位时钟分频器和 1 个 10 位定时器组成。当看门狗定时器被使能时，软件需要总是在定时器超时之前复位定时器。当看门狗定时器被复位了，定时器将重载值并重新开始计数。

若固件失控时，有可能会因为不能复位定时器而导致定时器超时的到来，它会让 WWDG 产生复位事件，并发送到复位源控制器（RST）并作为热复位或冷复位来进行复位。若固件复位了定时器，但是同时计数器值超过窗

口比较阈值，则 WWDT 依然产生复位事件。

6.16. RTC

6.16.1. 简介

实时时钟是 1 个独立的 32 位定时器，RTC 提供一个带有可设置报警中断的时钟。用户可以通过软件编程的秒、分钟、小时、日和日期作日历。

RTC 提供 1 个唤醒标志来用中断方式从掉电模式执行自动唤醒。

6.16.2. 特性

- 内置可选时钟源的 32 位计数器
- 支持报警和时间戳功能
 - 同 32 位可设置比较寄存器支持报警功能
- 支持从 Stop 模式唤醒
- 支持周期定时器嘀嗒中断或唤醒
- 支持寄存器键值保护和复位锁定功能

6.16.3. RTC 控制

RTC 支持报警功能且有 1 个寄存器可设置 RTC 报警比较值。当 RTC 定时器值对应 RTC 报警比较值时，RTC 报警标志会被置起并产生 1 个中断，此外，RTC 可以捕获 32 位定时器值或重载值至 32 位定时器。

RTC 通过外部引脚输入支持时间戳功能。用户可选择上升沿触发、下降沿触发、两沿触发 3 种输入触发沿。当 1 个外部输入信号匹配时，RTC 时间戳标志会被置起并产生中断。

RTC_OUT 输出能将 RTC 内部信号输出到内部模块或外部引脚。一共有定时器溢出信号切换输出、时间戳触发事件、定时器输入周期时钟信号和报警比较输出事件 4 种标志可选和被 **RTC_OUT** 输出发送。

RTC 能在 **STOP** 模式下工作，且 APB 时钟会被停止，该模块会异步控制所有逻辑。

RTC 在芯片为 **STOP** 模式时支持通过定时器溢出、定时器输入周期时钟和报警比较输出唤醒。当芯片进入 **STOP** 模式且有任意一个 RTC 唤醒事件发生时，RTC 会将唤醒事件发送至电源控制器 (PW) 作为系统唤醒事件。

6.17. 定时器

6.17.1. 简介

该芯片有 6 个定时器/计数器模块：TM00、TM01、TM10、TM16、TM20 和 TM36。它们全部都可以被设置为定时器或事件计数器。

TM0x 有 1 个 8 位预分频器的 8 位定时器/计数器。TM1x 有 1 个 16 位预分频器的 16 位定时器/计数器。TM2x 有 1 个 16 位预分频器和内嵌 2 个输入/输出捕获比较通道的 16 位定时器/计数器。TM36 有 1 个 16 位预分频器和内嵌 4 个输入/输出捕获比较通道的 16 位定时器/计数器。

6.17.2. 特性

- 提供 6 个定时器/计数器：TM00, TM01, TM10, TM16, TM20, TM36
- 定时器模块一般功能
 - 可选择 Full-counter , Cascade , Separate 模式
 - 多个内部和外部信号作为定时器时钟源或触发源
 - 将内部计时器事件输出到引脚或其他模块作为输入触发事件
 - 支持用于触发源功能的定时器复位、触发启动和时钟门控
 - 定时器溢出作为时钟输出到外部引脚输出
 - 可编程计数器 auto-stop 模式
 - 主计数器向上/向下控制 (仅 TM16/TM36)
 - 第二计数器支持向上/向下计数控制 (Separate 模式)
- 提供 TM36 定时器模块
 - 32 位定时器/计数器
 - 4 CCP (输入捕获/输出比较/PWM) 通道
 - 3 个具有 OCN (互补输出比较) 的 CCP 通道
 - 具有中心对齐/死区控制/中止控制功能的 PWM
 - 支持 OC 比较器分割为两个独立的比较器模式
 - 支持 QEI(正交编码接口)
 - 带 DMA 功能的 2 个 IC 和 3 个 OC
 - 用于自动停止模式的额外重复计数器
 - 支持占空比捕获功能
 - 最高 96MHz 的 PWM 输出时钟源
- 提供 TM2x 定时器模块
 - 32 位定时器/计数器
 - 2 CCP (输入捕获/输出比较/PWM) 通道
 - 2 个具有 OCN (互补输出比较) 的 CCP 通道
 - 具有边缘对齐的 PWM 功能
 - 支持 OC 比较器分割为两个独立的比较器模式
 - 用于自动停止模式的额外重复计数器
- 提供 TM1x 定时器模块 (TM10, TM16)
 - 32 位定时器/计数器
- 提供 TM0x 定时器模块 (TM00, TM01)
 - 16 位定时器/计数器

6.17.3. 模块功能

下表显示了定时器模块的功能实现。

表 6-3. 定时器模块功能表

模块功能	TM00/01	TM10	TM16	TM20	TM36
定时器/计数器位数	16	32	32	32	32
定时器级联模式	yes	yes	yes	yes	yes
定时器分离模式	yes	yes	yes	yes	yes
全计数器模式	yes	yes	yes	yes	yes
独立通道				2	4
内部 TRGI 线	8	8	8	8	8
外部 TRGI 线	1	1	1	1	1
输出 TRGO 线	1	1	1	1	1
输出 CKO 线	1	1	1	1	1
输入捕获 IC 线				2	4
输出 OC/OCN/OCCH 线				2/2/2	4/3/4
输入中止线					1
PWM 分割成 2 个				yes	yes
PWM 边缘对齐				yes	yes
PWM 中心对齐					yes
死区发生器					yes
1st 定时器的向上/向下计数	U	U	U/D	U	U/D
2nd 定时器的向上/向下计数	U/D	U/D	U/D	U/D	U/D
定时器自动停止	yes	yes	yes	yes	yes
Repetition Counter				yes	yes
QEI 定时器向上/向下计数控制					yes
3-输入 XOR 到 CH-0					yes
NCO output as clock	yes	yes	yes	yes	yes
Channel output delay				yes	yes
PWM 96MHz clock					yes
DMA 请求能力					yes

<注释> 1. 定时器 Cascade（级联）模式~ 16 位计数器+16 位预分频器 或 8 位计数器+8 位预分频器
2. 定时器 Separate（分离）模式~ 2 个 16 位计数器 或 8 位计数器
3. 定时器 Full-Counter（全计数器） 模式~ 32 位计数器 或 16 位计数器

6.17.4. 定时器控制块

TMx 模块包括 1 个触发/时钟控制块、1 个计数器级、1 个捕获/比较控制块和通道 I/O 控制（仅 TM3x）的输入/输出级和中止控制块（仅 TM36）。TMx 支持三种定时器操作模式：（1）Cascade 模式（2）Separate 模式（3）Full-counter 模式。

● 触发控制块

触发控制块有两个功能，一个是控制定时器触发输入事件，另一个是控制定时器触发输出事件。

定时器触发输入事件包括复位定时器、门控时钟和用于主定时器和 2nd 定时器的定时器启动触发。定时器触发输入事件的输入源是从外部触发信号、内部触发信号或 **TMx_IN0/TMx_IN1** 的外部通道输入信号中选择的。

定时器触发输出事件源可以来自这个定时器模块的许多内部事件或信号。另外，用户可以直接使用软件寄存器来设置触发输出。此输出事件源可以通过寄存器选择和反转输出信号。

● 定时器输入/输出通道

下表显示了每个定时器模块的通道输入信号。由于 TM0x 和 TM1x 模块是没有通道输入选择功能，因此不支持输入捕获/输出比较。每个通道有四条输入线。

● 定时器输入捕获和输出比较

输入捕获(IC)和输出比较(OC)功能仅支持 TM2x 和 TM3x 模块。TM0x 和 TM1x 模块没有输入捕获/输出比较的功能。

用户可以独立地配置定时器 IC/OC 通道中的每一个作为输入捕获、输出比较或 PWM 模式。

- **PWM 死区控制**

死区发生器(DTG)只在 TM36 模块中被支持。用户可以使用 DTG 功能，并将定时器通道配置为 16 位 PWM 模式或 2 个 8 位 PWM 模式。

- **中止控制块**

中止控制块只在 TM36 模块中被支持。该模块可以从内部事件、外部事件或软件寄存器中输入中断事件，以中止定时器输出信号。

- **QEI 控制块**

QEI (正交编码接口)控制块只在 TM36 模块中被支持，QEI 块可以从两个外部信号输入来控制主定时器向上或向下计数。QEI 块提供 5 种控制模式且用户可以通过寄存器使能 QEI 控制和配置 QEI 控制模式。

当 QEI 控制块被使能时，如果检测到索引信号活动脉冲，定时器将在向上计数期间复位或在向下计数期间重载自动重载值。

6.18. I2C

6.18.1. 简介

I2C 接口是双线双向串行总线。它非常适合于典型的微控制器应用。I2C 协议允许系统设计者使用仅 2 个双向总线，一个用于时钟 (SCL) 和一个用于数据 (SDA) 来互连 128 个不同的设备。I2C 总线提供对 SDA, SCL 生成和同步、仲裁逻辑和 START/STOP 控制和生成。实现此总线所需的唯一外部硬件是在每条 I2C 总线上的 1 个上拉电阻。连接到总线的所有设备都有单独的地址，并且在 I2C 协议中固有解决总线争用的机制。

I2C 模块内建阴影缓冲区和数据寄存器，以提高发送和接收通信性能。

6.18.2. 特性

- 提供 2 个完全相同的 I2C 模块: I2C0, I2C1
- 支持主机和从机模式
- 支持可编程时钟速率控制和高达 1MHz 的时钟速率
- 支持主机模式的可编程高/低周期控制
- 支持从机模式的时钟拉伸模式
- 支持通用广播功能
- 支持多主机处理能力
- 支持字节模式和缓冲模式的流控制
- 支持单工固件控制的字节模式总线事件码
- 支持用于高速通信的 4 字节数据缓冲器和 32 位数据寄存器的缓冲模式
- 支持使用 DMA 缓冲接收和发送的数据。
- 支持从机地址硬件检测从 STOP 模式唤醒
- 支持 SMBus 超时检测

6.18.3. I2C 控制

- **I2C 数据字节模式控制**

该模块提供一个总线事件寄存器以获得用于软件字节模式单一形控制的 I2C 事件代码。用于 I2C 数据字节模式的 1 个 8 位移位缓冲器和 1 个 8 位数据寄存器。

- **I2C 数据缓冲模式控制**

该模块实现了用于数据缓冲模式的数据流控制的 8 位移位缓冲器、32 位阴影缓冲器和 32 位数据寄存器。

- **I2C 主机时序控制**
2 个时序控制寄存器简单地用于配置 I2C 时序的高和低周期时间。
- **I2C 超时定时器控制**
该模块为 I2C 访问超时控制提供 1 个 8 位超时定时器（TMO）。

6.19. UART

6.19.1. 简介

UART 模块有两种类型，一种是高级 UART 模块，另一种是基本 UART 模块。高级的 UART 模块包括 URT0~URT1。基本的 UART 模块包括 URT4，它仅支持通过 RX 和 TX 两个引脚的异步通信模式。

高级 UART 模块支持全双工传输，意味着它可以同时发送和接收。该模块内置的影子缓冲器和数据寄存器独立地用于发送和接收中，以提高发送和接收通信性能。在从寄存器中读取先前接收的字节之前，可以开始接收第二字节。然而，如果在第二字节的接收完成时仍未读取第一字节，则其中一个字节将丢失。

高级 UART 模块可以多种方式工作：异步通信、同步通信、SPI 主机、**SmartCard**、**LIN**、多处理器模式。异步通信作为全双工通用异步接收机和发射机(UART)，它可以不同波特率同时发送和接收。

6.19.2. 特性

- 提供 2 个相同的 UART 模块: URT0~1, URT4
- UART 模块一般功能
 - 通过设置过采样率提供精确的 UART 波特率控制
 - 最高支持波特率 6 Mbit/s
 - 可设置数据字长 - 7 或 8 位
 - 硬件奇偶校验与奇偶校验生成
 - 可设置 4~32 过采样率
 - 可互换 TX/RX 引脚配置
 - 发送与接收分别进行信号极性控制
- 提供 URT0/1 高级 UART 模块
 - 支持 UART, 同步, SPI 主机/从机, 智能卡, LIN, 多处理器模式
 - 可选择 MSB 或 LSB 数据顺序
 - 可设置停止位 - 0.5、1、1.5 或 2 个停止位
 - 支持 Idle/RX/Break/Calibration 的超时定时器超时检测
 - 支持用于高速数据通信的 4 字节数据缓冲和 32 位数据寄存器
 - 支持自动波特率检测和校准
 - 支持主从模式的多处理机通信-Idle 线，地址位
 - 支持低速类似 UART 的 IrDA 帧格式
 - 支持收发器仅通过 CTS/RTS 信号硬件流控制
 - 为单总线系统提供驱动使能信号启动传输
 - 智能卡应用中支持传输错误的硬件检测与自动重传控制
 - 智能卡应用的支持接收奇偶错误硬件检测和自动重试控制
 - 支持使用 DMA 缓冲接收和发送的数据
- 提供 URT4 基础 UART 模块
 - 在单工固件控制中支持 TX/RX 独立 8 位数据寄存器
 - 可配置的停止位 - 1 或 2 停止位

6.19.3. 模块功能

下表展示了 UART 模块功能。

表 6-4. UART 模块功能表

模块功能	URT0/1	URT4	注释
UART – 异步	yes	yes	
同步- SPI 主机模式	yes		同步- 主机 2 数据线
同步- SPI 从机模式	yes		同步- 从机 2 数据线
智能卡- ISO7816-3	yes		
LIN	yes		
多处理器- 地址位	yes		
多处理器- Idle 线	yes		
IrDA – 类 UART	yes		低速类 UART 帧格式 IrDA (SIR 普通模式)
硬件流控制	yes		仅支持 CTS/RTS
外部时钟引脚	1		
定时器 BRO,TMO 引脚	2		
阴影缓冲	4-byte		
7 位数据选择	yes	yes	
TX 校验位生成	yes	yes	硬件自动从数据位产生校验位
Msb/Lsb 发送选择	yes		
可设置停止位	0.5, 1, 1.5, 2	1, 2	可设置停止位长度
自动波特率校准	yes		自动波特率检测和校准
自动进入/退出静音模式	yes		若未发生地址匹配则进入静音模式
中止状态检测	yes		
Idle 线检测	yes		
可设置过采样数	4~32	4~32	
可设置时钟相位/极性	yes		用于同步模式
通用定时器控制	yes	yes	波特率定时器和超时定时器作为通用定时器
驱动使能	yes		用于外部发送器的发送模式的驱动使能信号
RX 校验错误检测	yes	yes	接收数据字节进行检查校验
帧错误检测	yes	yes	
数据溢出检测	yes	yes	接收缓冲区超过阈值; 发送缓冲区为空
TX 错误检测	yes		智能卡/LIN
噪声特征检测	yes		用于噪音特征的跳过或不跳过
Idle 超时检测	yes		用于智能卡应用
RX 超时检测	yes		字符时效检测
Break 超时检测	yes		用于 LIN 应用
校准超时检测	yes		用于 LIN 应用
DMA 请求能力	yes		

6.19.4. UART 控制

UART 模块能够从 UART（异步模式）、SYNC（同步模式）、IDLE（多处理器空闲模式）和 ADR（多处理器地址位模式）之一配置控制模式。

UART 模块实现了多处理器通信的 Idle-Line 模式或 Address-Bit 模式两种操作模式。

● UART 数据缓冲

UART 模块实现两个 8 位移位缓冲器，2 个 32 位阴影缓冲器和 2 个 32 位数据寄存器，用于数据流控制，以减少 CPU 开销。

● UART 数据字符格式设置

UART 字符被定义为 UART 事务的数据单元。通常，字符包括 1 个起始位、8 位或 7 位数据位和 1 个停止位。另外，它也可以插入一个奇偶校验位(PAR)和一个地址位(ADR)用于多处理器模式。

● UART TMO 超时控制

该模块为 UART 访问超时控制提供 1 个 16 位超时定时器（TMO）。它可以通过寄存器配置为 UART 超时定时器或普通定时器。当 TMO 计时器被配置为普通定时器时，会有 1 个重新加载寄存器用于定时器。

TMO 定时器可用于检测空闲线路状态、中止超时、RX 超时、Idle 超时和波特率校准超时。

- **UART 波特率控制**

波特率定时器 (BR) 可以配置为 UART 波特率发生器或通用的定时器。波特率定时器发生器能够输出用于 UART 通信波特率控制的内部时钟。

- **UART 静音模式控制**

UART 模块支持静音模式来禁用接收数据，但是移位缓冲器仍然会用于状态检测的工作。当 UART 进入静音模式时，RX 影子缓冲器将不会从移位缓冲器中加载数据。静音模式在多处理器通信时很有用。

静音模式可以通过寄存器配置进行硬件检测自动进入或退出。也可以通过寄存器设置直接强制输入或退出，用户可以手动控制静音模式的输入和退出。

- **UART IrDA 控制**

UART 模块在 IrDA 通信的数据接口中建立了 IrDA 编码器和 IrDA 解码器。

- **UART DE 控制**

UART 模块提供一个 **URTx_DE** 数据使能信号。该信号用于表示数据发送周期，并可输出到外部信号驱动设备。外部信号驱动设备可以接收 UART TX 信号，并用信号增强缓冲器将其驱动到以 UART 接收机为目标的长距离通信。

- **UART 硬件流控制**

UART 支持用于数据事务的硬件流控制功能，并提供 **URTx_CTS** (清除发送) 和 **URTx_RTS** (请求发送) 的两个控制信号。

6.20. SPI

6.20.1. 简介

该芯片提供了高速串行外设接口 (SPI)。SPI 是一种全双工、高速、同步的通信总线，具有主机模式和从机模式两种工作模式。在 48MHz 系统时钟下，主机模式可以支持 24MHz，从机模式可以支持 16MHz。

SPI 模块内置阴影缓冲器和数据寄存器独立地用于发送和接收，以提高发送和接收通信性能。

6.20.2. 特性

- **支持主机和从机模式**
 - 支持全双工、半双工或单工通信方式
 - 支持无 NSS(从机选择信号)通信方式
 - 支持主机数据输入采样延迟半个 SPI 时钟
 - 支持从机数据输出提前半个 SPI 时钟
 - 支持设置 SPI 主机标准模式数据输出的闲置状态
 - 支持 SPI 从机标准模式异步时钟模式
- **支持可编程时钟速率控制**
- **可选择 4~32 位帧大小**
 - 支持用于高速数据通信的 4 字节数据缓冲器和 32 位数据寄存器
- **支持使用 DMA 缓冲接收和发送的数据**
- **支持多主机处理**
- **可选择时钟极性和相位**
- **可选择 MSB 或 LSB 数据顺序**
- **用于主机 NSS 线的软硬件管理**
- **可配置的数据传输模式**
 - 标准 SPI 模式 (分离的发送和接收线)
 - 具有双向数据传输的单/双/四线 SPI 模式
- **支持 DTR (双倍传输率) 模式**

- 数据发送/接收过载检测
- 支持硬件主机模式故障检测和自动从机模式改变

6.20.3. 模块功能

下表展示了 SPI0 模块的功能

表 6-5. SPI0 模块功能表

模块功能	SPI0	注释
SPI 标准模式	主机/从机	2 数据线全双工通信
SPI 1/2/4 线模式	yes	1/2/4 数据线, 半双工通信
SPI 4 线重复	-	8 数据线 带有两条重复 4 数据线, 半双工通信
SPI 8 线模式	-	8 数据线, 半双工通信
从机异步模式	yes	具有异步时钟输入的从机模式进程
主机数据输入采样延迟	yes	主机数据输入采样延迟 1/2 SPI 时钟时间
从机数据输出提前	yes	模式 0,3 下从机数据输出 1/2 SPI 时钟时间
数据线复制模式	yes	对于 2/4 数据线模式, 具有相同数据的所有数据线
DTR 模式	yes	双倍传输率模式
可互换 MOSI/MISO	yes	
主机模式	yes	
从机模式	yes	
Msb/Lsb 发送选择	yes	
可设置数据位大小	4~32 bits	4~32 位
可设置时钟相位和极性	yes	
硬件 NSS 控制	yes	主机和从机的硬件控制
NSS 脉冲模式	yes	两个连续数据帧之间的可选脉冲
可设置 NSS 脉冲宽度	yes	
连续数据传输	yes	当 NSS 脉冲禁用时
模式故障检测	yes	主机模式故障/变化检测
总线空闲检测	yes	从机模式总线空闲检测
接收过载检测	yes	
发送欠载检测	yes	从机模式下数据发送欠载
发送写入错误检测	yes	从机模式 NSS 无效中止; 位计数错误
DMA 请求能力	yes	

6.20.4. SPI 控制

- **SPI 数据缓冲模式控制**

该模块实现了使用 2 个 32 位移位缓冲器，2 个 32 位阴影缓冲器和 2 个 32 位数据寄存器，用于数据流控制，以减少 CPU 开销。

- **SPI 数据帧**

用户可以通过寄存器将数据帧位大小设置为 4 位到 32 位。另外，用户可以配置帧数据顺序为 LSB 或者 MSB。

- **SPI 数据模式**

SPI 模块提供多种数据模式，并且可为 SPI 灵活应用配置为标准 SPI、单线 SPI、双线 SPI、四线 SPI。

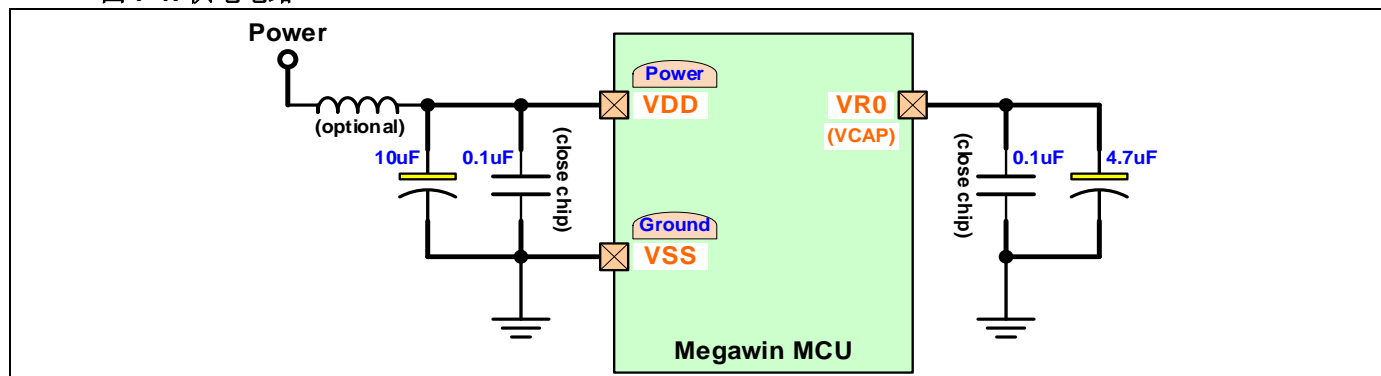
7. 应用注意事项

7.1. 电源电路

为了使芯片工作在 1.8V 到 5.5V 之间，需要在 **VDD/VSS** 引脚增加一些外部退耦和旁路电容，如下图所示。**VR0 (VCAP)** 引脚是嵌入式 LDO 电压的输出，被当作内部核心逻辑的电源。需要在靠近 VR0 引脚端设置一个 0.1uF 电容器和一个 4.7uF 电容器。

下图展示了建议的供电电路。

图 7-1. 供电电路



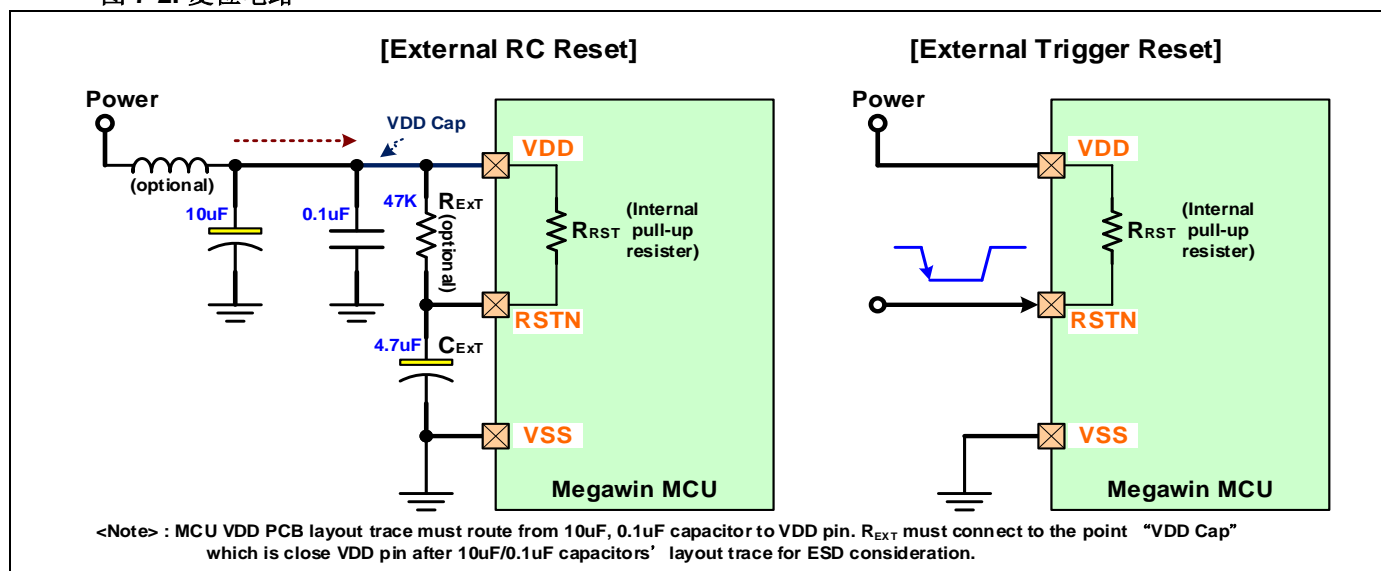
7.2. 复位电路

通常，上电复位可以在上电过程中成功地产生。然而，为了进一步确保 MCU 在上电时可靠地复位，外部复位是必要的。下图显示了外部复位电路，它由一个连接到 **VDD**（电源）的电阻器 **R_{EXT}** 和一个连接到 **VSS**（接地）的电容器 **C_{EXT}** 组成。

一般来说，**R_{EXT}** 是可选的，因为 **RSTN** 引脚具有内部上拉电阻（**R_{RST}**）。该连接到 **VDD** 的内部集成电阻器允许仅使用外部电容器 **C_{EXT}** 连接到 **VSS** 的上电复位。

若在实际应用中，需要将 **RSTN** 引脚既作为复位又用作 **GPIO** 两种功能时，强烈建议将 **RSTN** 引脚设置为输出模式，这是因为在该情况下，若设置 **RSTN** 引脚为输入模式，则有可能会因为引脚输入低电平导致芯片复位锁定。

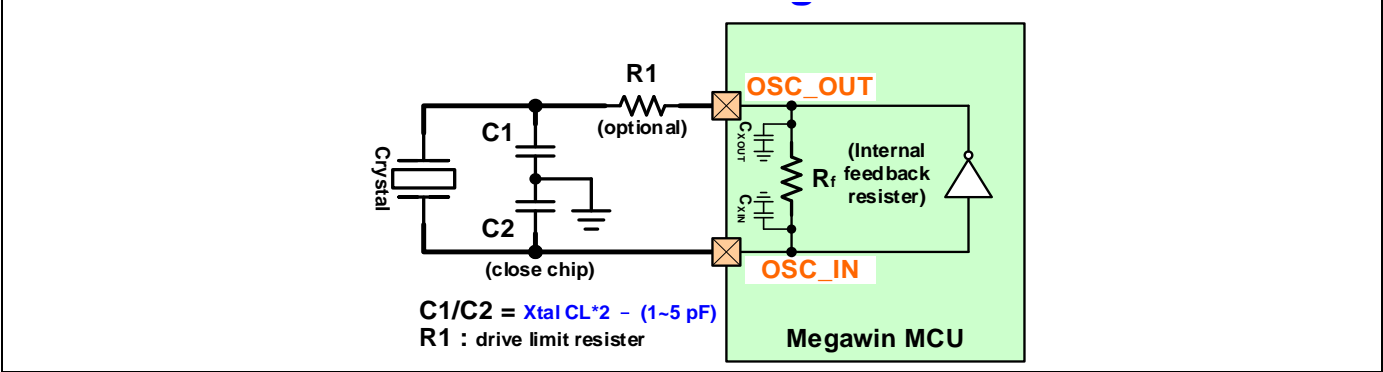
图 7-2. 复位电路



7.3. Xtal 晶振电路

为了实现成功和精确的振荡 (最高 25MHz), 电容 **C1** 和 **C2** 是必要的, 如下图所示。通常, **C1** 和 **C2** 的值相同。请参照 Xtal 制造规范中电容器负载值 (CL) 为 **C1** & **C2** 匹配最终的电容值。

图 7-3. XTAL 晶振电路



❖ 晶振容值选择

C_{XIN} / C_{XOUT}: 芯片内部振荡器电路、邦定焊盘、邦定线、引线架的总等效电容

表 7-1. XOSC 电路内部总等效电容

引脚	电容值
C _{XOUT}	1.5pF (0.9~2.0pF)
C _{XIN}	2.3pF (2.2~2.4pF)

XTAL 电容负载 $CL = C11 // C22 + Cp$

C11 = C1 + C_{XOUT}

C22 = C2 + C_{XIN}

Cp: 由 PCB 布局路径产生的分布/杂散电容

= 1.18 pF/in for 2-layer FR4 PCB (Trace width=12mil, PCB height= 1.6mm)

= 3.16 pF/in for 4-layer FR4 PCB (Trace width=10mil, Subtract height=6mil)

下表列出了不同电容负载 (CL) 的建议 **C1** & **C2** 值。

表 7-2. 晶振电路参考 C1 & C2 电容值

晶振 CL	C1, C2 电容值
12.5pF	20pF (18~22pF)
20pF	36pF (33~39pF)
32pF	62pF (56~62pF)

❖ 晶振电容值计算范例

● C1/C2 电容选择范例-1

若 $CL = 12.5 \text{ pF}$ (从 Xtal 制造数据获得),

$C_p = 1 \sim 2 \text{ pF}$, 那么 $C11//C22 = 10.5 \sim 11.5 \text{ pF}$

$$\frac{C11 * C22}{C11 + C22} = 10.5 \sim 11.5 \text{ pF}$$

$C11$ 和 $C22$ 对称, 我们可以得到 $C11 = C22 = 21 \sim 23 \text{ pF}$ 。

那么 $C1 = C11 - C_{XOUT} = 19 \text{ pF} \sim 22.1 \text{ pF} \rightarrow 20 \text{ pF}$

$C2 = C22 - C_{XIN} = 18.6 \text{ pF} \sim 20.8 \text{ pF} \rightarrow 20 \text{ pF}$

● C1/C2 电容选择范例-2

若 $CL = 20 \text{ pF}$ (从 Xtal 制造数据获得),

$C_p = 1 \sim 2 \text{ pF}$, 那么 $C11//C22 = 18 \sim 19 \text{ pF}$

$$\frac{C11 * C22}{C11 + C22} = 18 \sim 19 \text{ pF}$$

$C11$ 和 $C22$ 对称, 我们可以得到 $C11 = C22 = 36 \sim 38 \text{ pF}$ 。

那么 $C1 = C11 - C_{XOUT} = 34 \text{ pF} \sim 37.1 \text{ pF} \rightarrow 36 \text{ pF}$

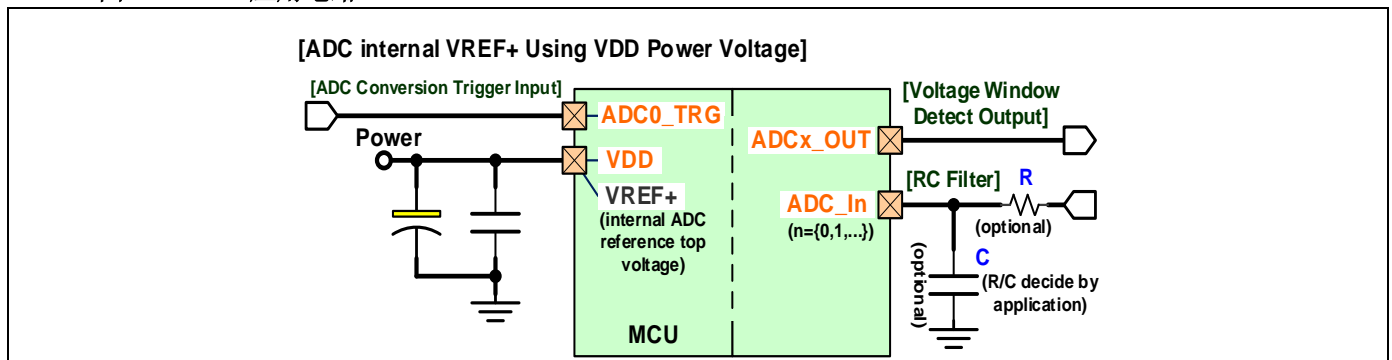
$C2 = C22 - C_{XIN} = 33.6 \text{ pF} \sim 35.8 \text{ pF} \rightarrow 36 \text{ pF}$

7.4. ADC 应用电路

ADC 参考电压源固定来自内部 VDD。

可选的 **ADCx_TRG** 引脚能够输入用于 ADC 输入转换的触发信号, 并有另一个可选的 **ADCx_OUT** 引脚用于输出内部 ADC 窗口检测状态。

图 7-4. ADC 应用电路



8. 电气特性

8.1. 参数汇总表

表 8-1. 参数汇总表

标号	定义	描述
电气特性缩写		
Min	最小值	除非另有说明，该值是通过在恶劣环境温度、供电的条件下，进行参考样品的测试平均值
Max	最大值	除非另有说明，该值是通过在恶劣环境温度、供电的条件下，进行参考样品的测试平均值
Typ	典型值	除非另有说明，该值是基于 TA=25 °C, VDD=5.0V
VDD	电源电压	该电压范围在特性表或条件栏中指定
VSS	电源参考电压	除非另有说明，所有电压都被称为 VSS
TA	环境温度	温度范围是在特性表或条件列中指定的
T _{PC}	外围时钟周期	外围输入时钟源可以选择APB、SYS 或其他时钟。该时钟频率需要低于模块处理时钟频率的 1/2

8.2. 最大绝对额定值

表 8-2. 最大绝对额定值

参数	范围	单位
环境温度	-40 ~ +105	°C
存储温度	-65 ~ + 150	°C
任何 I/O 端口引脚或 RST 对地电压	-0.5 ~ VDD + 0.5	Volt
VDD 对地电压	-0.5 ~ +6.0	Volt
VDD 到地的最大电流	200	mA
任意引脚最大灌电流	40	mA

注意: 实际参数高于“绝对最大额定值”可能对设备造成永久性损坏。这些参数是一个设备进行正常功能操作的应力额定值，热呢超过上述各项的条件都不被建议，否则可能影响设备运行的稳定性。长时间处于最大额定条件下可能会影响设备的可靠性。

8.3. 直流特性

表 8-3. 直流特性

VDD=5.0V±10%, VSS=0V, TA = 25 °C 且 CPU 空运行(除非额外说明)

标号	参数	环境	极限			单位
			最小	典型	最大	
	功耗					
IOP1	ON(一般) 模式工作电流	TL1 (APB=AHB=32KHz) dhrystone		0.10		mA
IOP2		TL2 (APB=AHB=12MHz) dhrystone		2.0		mA
IOP3		TL3 (APB=AHB=24MHz) dhrystone + IP		7.5		mA
IOP4		TL4 (APB=AHB=24MHz - XTAL) dhrystone + IP		8.2		mA
IOP5		TL5 (APB=AHB=24MHz - EXTCK) dhrystone + IP		6.9		mA
IOP6		TL6 (APB=AHB=48MHz) dhrystone + all IP		12.6		mA
ISLP0	SLEEP 模式工作电流 (IWDT 使能)	SL0 (ILRCO on: IWDT Disable, APB=AHB=32KHz)		107		uA
ISLP1		SL1 (IHRCO on: APB/AHB=6MHz/3MHz)		668		uA
ISLP2		SL2 (IHRCO on: APB=AHB=12MHz)		895		uA
ISLP3		SL3 (XTAL=12MHz: APB/AHB=6MHz/3MHz)		1394		uA
ISLP4		SL4 (ILRCO on: APB=AHB=32KHz) 使用低电量 SLEEP 模式		38.0		uA
Istp0	STOP 模式工作电流 (LVR/BOD0/BOD1 禁用)	ST0 (ILRCO off)		1.25		uA
Istp1		ST1 (IWDT 使能, ILRCO=32KHz)		2.38		uA
Istp2		ST2 (RTC 禁用, ILRCO=32KHz)		2.39		uA
唤醒时间						
twk_slp0	从 SLEEP 模式唤醒 (一般 SLEEP 模式)	IHRCO/ILRCO on, wakeup by RTC event (APB Clock= IHRCO clock)		5	6	Tpc
twk_slp1	从 SLEEP 模式唤醒 (低电量 SLEEP 模式)	IHRCO/ILRCO on, wakeup by RTC event (APB Clock= IHRCO clock)	20			us
twk_stp0	从 STOP 模式唤醒	ILRCO on, wakeup by RTC event	20			us
BOD 特性						
VLVR	LVR 检测电平 (VR0)	TA = -40℃ to +105℃		1.34		Volt
VBOD0	BOD0 检测电平 (VR0)	TA = -40℃ to +105℃	1.41		1.48	Volt
IBOD0+LVR	BOD0 和 LVR 功耗	TA = 25℃			3.5	uA
VBOD10	BOD1 2.0V 下检测电平	TA = -40℃ to +105℃	1.8(*1)	2.0	2.2(*1)	Volt
VBOD11	BOD1 2.4V 下检测电平	TA = -40℃ to +105℃	2.22(*1)	2.4	2.62(*1)	Volt
VBOD12	BOD1 3.7V 下检测电平	TA = -40℃ to +105℃	3.50	3.7	3.90	Volt
VBOD13	BOD1 4.2V 下检测电平	TA = -40℃ to +105℃	3.89(*1)	4.2	4.59(*1)	Volt
IBOD1	BOD1 功耗	TA = 25℃			9.0	uA
VBOD2	BOD2 1.7V 下检测电平	TA = -40℃ to +105℃	1.65	1.70	1.75	Volt
IBOD2	BOD2 功耗	TA = 25℃			9.0	uA
工作环境						
VPSR	上电边沿速率	TA = -40℃ to +105℃	0.05		2.5	V/ms

MG32F02V032

V _{OP1}	CPU 工作速度 0~48MHz	TA = -40℃ to +105℃	2.7	5.5	Volt
V _{OP2}	CPU 工作速度 0~12MHz	TA = -40℃ to +105℃	1.8	5.5	Volt

(*1) 数据基于特性所得，非产品测试

T_{PC}: APB 时钟周期时间, IP: 内部的周边模组, all IP: 全部测试模组

TL3 ~ TL6: 测量电流时包含 IO 切换, SL4: 此为低电量 SLEEP 模式, wakeup 时间需参考 t_{WK_SLP1}

表 8-4. 电流测量条件等级定义表

Chip Power State	ON Mode						SLEEP Mode					STOP Mode		
Test Level	TL1	TL2	TL3	TL4	TL5	TL6	SL0	SL1	SL2	SL3	SL4	ST0	ST1	ST2
Symbol	I _{OP1}	I _{OP2}	I _{OP3}	I _{OP4}	I _{OP5}	I _{OP6}	I _{SLP0}	I _{SLP1}	I _{SLP2}	I _{SLP3}	I _{SLP4}	I _{stp0}	I _{stp1}	I _{stp2}
CPU State	Normal						Sleep					Deep Sleep		
CPU Code (*1)	dhystone	dhystone	dhystone + normal code			dhystone+heavy code	-	-	-	-	-	-	-	-
APB Clock	32KHz ILRCO	12MHz IHRCO	24MHz PLL/4	24MHz PLL/4	24MHz PLL/4	48MHz PLL/2	32KHz ILRCO	6MHz IHRCO/2	12MHz IHRCO	6MHz XTAL/2	32KHz ILRCO	-	32KHz ILRCO	32KHz ILRCO
AHB/CPU Clock	32KHz APB	12MHz APB	24MHz APB	24MHz APB	24MHz APB	48MHz APB	32KHz APB	3MHz APB/2	12MHz APB	3MHz APB/2	32KHz APB	-	32KHz APB	32KHz APB
ILRCO (32KHz)	V	V	V	V	V	V	V	V	V	V	V		V	V
IHRCO (12MHz)		V	V			V		V	V					
XTAL (12MHz)				Medium						Medium				
XTAL (32.768KHz)														
EXTCK (12MHz)					V									
PLL			V	V	V	V								
LDO (*2)	Normal						Normal					Low Power		
LVR	V	V	V	V	V	V	V	V	V	V	V			
BOD0	V	V	V	V	V	V	V	V	V	V	V			
BOD1			V	V	V	V								
SLEEP Mode (*3)							Normal	Normal	Normal	Normal	Low Power			
ADC0			CK_APB	CK_APB	CK_APB	CK_APB								
RTC			CK_UT	CK_UT	CK_UT	CK_UT								CK_UT
IWDT	CK_ILRCO	CK_ILRCO	CK_ILRCO	CK_ILRCO	CK_ILRCO	CK_ILRCO		CK_ILRCO	CK_ILRCO	CK_ILRCO			CK_ILRCO	
WWDT			CK_APB	CK_APB	CK_APB	CK_APB								
TM00	CK_APB	CK_APB	CK_APB	CK_APB	CK_APB	CK_APB		CK_APB	CK_APB	CK_APB				
TM01						CK_APB								
TM10			CK_APB	CK_APB	CK_APB	CK_APB								
TM16						CK_APB								
TM20						CK_APB								
TM36			CK_APB	CK_APB	CK_APB	CK_APB								
I2C0			CK_APB	CK_APB	CK_APB	CK_APB								
I2C1						CK_APB								
URT0			CK_APB	CK_APB	CK_APB	CK_APB								
URT1						CK_APB								
SPI0						CK_APB								
IO Pins	all Push-Pull Low		IO Toggle				all Push-Pull Low					all Push-Pull Low		
Note: (*1)	[CPU Code] dhystone: 处理器运行 "Dhystone" 基准测试码。 normal code: 依照表格设定 CK_APB 和 CK_AHB 的频率。模组时钟分频器可为 /4, /8 或其他。 heavy code: 1. 依照表格设定 CK_APB 和 CK_AHB 的频率。模组时钟设定最高的频率 (模组时钟分频器=2). 2. 让模组操作尽可能忙碌而且将缓冲器填满数据.。(EX:传输一次 4 个字节)													
(*2)	Normal: PW_LDO_ON=0, Low Power: PW_LDO_STP=1													
(*3)	Normal: PW_WKSLP_MDS=0, Low Power: PW_WKSLP_MDS=1													

8.4. IO 特性

表 8-5. IO 特性

VSS=0V, TA = 25 °C 且 CPU 空运行(除非额外说明)

标号	参数	环境	极限			单位
			最小	典型	最大	
V _{IH}	输入高电平	除 RSTN, XIN 引脚外	0.6			VDD
V _{IH_XOSC}	输入高电平 (XIN)	XIN 引脚 GPIO 模式	0.75			VDD
V _{IH_RST}	输入高电平(RSTN)	RSTN 引脚复位/GPIO 模式	0.75			VDD
V _{IL}	输入低电平	除 RSTN, XIN 引脚外			0.15	VDD
V _{IL_XOSC}	输入低电平(XIN)	XIN 引脚 GPIO 模式			0.2	VDD
V _{IL_RST}	输入低电平 (RSTN)	RSTN 引脚复位/GPIO 模式			0.2	VDD
VDD=5.0V						
I _{IH}	输入高漏电流	V _{PIN} = VDD		0.02	0.1	uA
I _{IL}	输入低漏电流	V _{PIN} = 0.4V		0.01	0.1	uA
I _{IH}	防漏电	V _{PIN} = 3.3V, V _{PIN} 带上拉 1K ohm, VDD 引脚= 悬空		0.70		nA
I _{IH}		V _{PIN} = 3.3V, V _{PIN} 带上拉 10K ohm, VDD 引脚= 悬空		0.68		nA
I _{H2L}	逻辑1 到0 输入转变电流 (准双向模式或片内上拉电阻的输入端口)	V _{PIN} = 1.6V (V _{IH} voltage)		250	150	uA
I _{OH1}	输出高电流 (推挽输出 & 全功率级别)	VDD=3.3V, V _{PIN} = 2.4V		38.5		mA
I _{OH2}	输出高电流(推挽输出 & 1/2 功率级别)	VDD=3.3V, V _{PIN} = 2.4V		19.8		mA
I _{OH3}	输出高电流(推挽输出 & 1/4 级别)	VDD=3.3V, V _{PIN} = 2.4V		10.1		mA
I _{OH4}	输出高电流(推挽输出 & 1/8 功率级别)	VDD=3.3V, V _{PIN} = 2.4V		5.2		mA
I _{OH1}	输出低电流 (推挽输出 & 高灌电流级别)	VDD=3.3V, V _{PIN} = 0.4V		63.5		mA
I _{OL1}	输出低电流(全功率级别)	VDD=3.3V, V _{PIN} = 0.4V		30.4		mA
I _{OL2}	输出低电流(1/2 功率级别)	VDD=3.3V, V _{PIN} = 0.4V		15.7		mA
I _{OL3}	输出低电流(1/4 功率级别)	VDD=3.3V, V _{PIN} = 0.4V		8.0		mA
I _{OL4}	输出低电流(1/8 功率级别)	VDD=3.3V, V _{PIN} = 0.4V		4.0		mA
R _{VWeak}	IO 引脚非常弱上拉电阻			260		Kohm
R _{PU}	IO 引脚上拉电阻	除 RSTN 外		13.3		Kohm
R _{RST}	内部复位引脚上拉电阻	RSTN 引脚		250		Kohm
TR1	IO 上拉时间 (非高速模式且 IO 输出驱动力为全功率级别)	除 RSTN, XIN/XOUT 引脚外 电容负载=30pF		6.1		ns
TR2	IO 上拉时间 (非高速模式且 IO 输出驱动力为 1/4 功率级别)	除 RSTN, XIN/XOUT 引脚外 电容负载=30pF		19.8		ns
TR3	IO 上拉时间 (高速模式且 IO 输出驱动力为全功率级别)	除 RSTN, XIN/XOUT 引脚外 电容负载=30pF		4.8		ns
TR4	IO 上拉时间 (高速模式且 IO 输出驱动力为 1/4 功率级别)	除 RSTN, XIN/XOUT 引脚外 电容负载=30pF		19.6		ns
TR5	IO 上拉时间(XOUT GPIO 模式)	电容负载=30pF		4.7		ns
TR6	IO 上拉时间(XIN GPIO 模式)	电容负载=30pF		5.3		ns
TR7	IO 上拉时间(RSTIN GPIO 模式)	电容负载=30pF		5.1		ns
TF1	IO 下拉时间 (普通模式且 IO 输出驱动力为全功率级别)	除 RSTN, XIN/XOUT 引脚外 电容负载=30pF		4.7		ns
TF2	IO 下拉时间 (普通模式且 IO 输出驱动力为 1/4 功率级别)	除 RSTN, XIN/XOUT 引脚外 电容负载=30pF		8.4		ns
TF3	IO 下拉时间 (高速模式)	除 RSTN, XIN/XOUT 引脚外		3.1		ns

MG32F02V032

	且 IO 输出驱动力为全功率级别)	电容负载=30pF				
TF4	IO 下拉时间 (高速模式 且 IO 输出驱动力为 1/4 功率级别)	除 RSTN,XIN/XOUT 引脚外 电容负载=30pF		7.8		ns
TF5	IO 下拉时间 (XOUT GPIO 模式)	电容负载=30pF		3.1		ns
TF6	IO 下拉时间 (XIN GPIO 模式)	电容负载=30pF		3.5		ns
TF7	IO 下拉时间 (RSTIN GPIO 模式)	电容负载=30pF		2.3		ns
VDD=3.3V						
I_{IH}	输入高漏电流	V _{PIN} = VDD		0.02	0.1	uA
I_{IL}	输入低漏电流	V _{PIN} = 0.4V		0.01	0.1	uA
I_{IH}	防漏电	V _{PIN} = 3.3V, V _{PIN} 带上拉 1K ohm, VDD 引脚= 悬空		0.43		nA
I_{IH}		V _{PIN} = 3.3V, V _{PIN} 带上拉 10K ohm, VDD 引脚= 悬空		0.39		nA
I_{H2L}	逻辑1 到0 输入转变电流 (准双向模式或 片内上拉电阻的输入端口)	V _{PIN} = 1.6V (V _{IH} voltage)		118	150	uA
I_{OH1}	输出高电流 (推挽输出 & 全功率级别)	VDD=3.3V, V _{PIN} = 2.4V		13.2		mA
I_{OH2}	输出高电流(推挽输出 & 1/2 功率级别)	VDD=3.3V, V _{PIN} = 2.4V		6.6		mA
I_{OH3}	输出高电流(推挽输出 & 1/4 级别)	VDD=3.3V, V _{PIN} = 2.4V		3.3		mA
I_{OH4}	输出高电流(推挽输出 & 1/8 功率级别)	VDD=3.3V, V _{PIN} = 2.4V		1.7		mA
I_{OH1}	输出低电流 (推挽输出 & 高灌电流级别)	VDD=3.3V, V _{PIN} = 0.4V		46.2		mA
I_{OL1}	输出低电流(全功率级别)	VDD=3.3V, V _{PIN} = 0.4V		22.5		mA
I_{OL2}	输出低电流(1/2 功率级别)	VDD=3.3V, V _{PIN} = 0.4V		11.1		mA
I_{OL3}	输出低电流(1/4 功率级别)	VDD=3.3V, V _{PIN} = 0.4V		7.85		mA
I_{OL4}	输出低电流(1/8 功率级别)	VDD=3.3V, V _{PIN} = 0.4V		2.8		mA
R_{VWeak}	IO 引脚非常弱上拉电阻			420		Kohm
R_{PU}	IO 引脚上拉电阻	除 RSTN 外		19.1		Kohm
R_{RST}	内部复位引脚上拉电阻	RSTN 引脚		401		Kohm
TR1	IO 上拉时间 (非高速模式 且 IO 输出驱动力为全功率级别)	除 RSTN,XIN/XOUT 引脚外 电容负载=30pF		8.6		ns
TR2	IO 上拉时间 (非高速模式 且 IO 输出驱动力为 1/4 功率级别)	除 RSTN,XIN/XOUT 引脚外 电容负载=30pF		26.4		ns
TR3	IO 上拉时间 (高速模式 且 IO 输出驱动力为全功率级别)	除 RSTN,XIN/XOUT 引脚外 电容负载=30pF		6.5		ns
TR4	IO 上拉时间 (高速模式 且 IO 输出驱动力为 1/4 功率级别)	除 RSTN,XIN/XOUT 引脚外 电容负载=30pF		28.2		ns
TR5	IO 上拉时间(XOUT GPIO 模式)	电容负载=30pF		7.1		ns
TR6	IO 上拉时间(XIN GPIO 模式)	电容负载=30pF		7.2		ns
TR7	IO 上拉时间(RSTIN GPIO 模式)	电容负载=30pF		6.4		ns
TF1	IO 下拉时间 (普通模式 且 IO 输出驱动力为全功率级别)	除 RSTN,XIN/XOUT 引脚外 电容负载=30pF		6.5		ns
TF2	IO 下拉时间 (普通模式 且 IO 输出驱动力为 1/4 功率级别)	除 RSTN,XIN/XOUT 引脚外 电容负载=30pF		10.9		ns
TF3	IO 下拉时间 (高速模式 且 IO 输出驱动力为全功率级别)	除 RSTN,XIN/XOUT 引脚外 电容负载=30pF		3.7		ns
TF4	IO 下拉时间 (高速模式 且 IO 输出驱动力为 1/4 功率级别)	除 RSTN,XIN/XOUT 引脚外 电容负载=30pF		9.5		ns
TF5	IO 下拉时间 (XOUT GPIO 模式)	电容负载=30pF		3.8		ns
TF6	IO 下拉时间 (XIN GPIO 模式)	电容负载=30pF		3.8		ns

TF7	IO 下拉时间 (RSTIN GPIO 模式)	电容负载=30pF		2.9		ns
VDD=1.8V						
I_{IH}	输入高漏电流	V _{PIN} = VDD		0.02	0.1	uA
I_{IL}	输入低漏电流	V _{PIN} = 0.4V		0.01	0.1	uA
I_{IH}	防漏电	V _{PIN} = 1.8V, V _{PIN} 带上拉 1K ohm, VDD 引脚= 悬空		0.26		nA
I_{IH}	防漏电	V _{PIN} = 1.8V, V _{PIN} 带上拉 10K ohm, VDD 引脚= 悬空		0.24		nA
I_{H2L}	逻辑1 到0 输入转变电流 (准双向模式或片内上拉电阻的输入端口)	V _{PIN} = 1.1V (V _{IH} voltage)		33.5		uA
I_{OH1}	输出高电流 (推挽输出 & 全功率级别)	VDD=1.8V, V _{PIN} = 1.4V		3.3		mA
I_{OH2}	输出高电流(推挽输出 & 1/2 功率级别)	VDD=1.8V, V _{PIN} = 1.4V		1.7		mA
I_{OH3}	输出高电流(推挽输出 & 1/4 级别)	VDD=1.8V, V _{PIN} = 1.4V		0.9		mA
I_{OH4}	输出高电流(推挽输出 & 1/8 功率级别)	VDD=1.8V, V _{PIN} = 1.4V		0.43		mA
I_{OH1}	输出低电流 (推挽输出 & 高灌电流级别)	VDD=1.8V, V _{PIN} = 0.4V		23.4		mA
I_{OL1}	输出低电流(全功率级别)	VDD=1.8V, V _{PIN} = 0.4V		10.4		mA
I_{OL2}	输出低电流(1/2 功率级别)	VDD=1.8V, V _{PIN} = 0.4V		5.3		mA
I_{OL3}	输出低电流(1/4 功率级别)	VDD=1.8V, V _{PIN} = 0.4V		2.7		mA
I_{OL4}	输出低电流(1/8 功率级别)	VDD=1.8V, V _{PIN} = 0.4V		1.3		mA
R_{VWeak}	IO 引脚非常弱上拉电阻			1080		Kohm
R_{PU}	IO 引脚上拉电阻	除 RSTN 外		41		Kohm
R_{RST}	内部复位引脚上拉电阻	RSTN 引脚		1030		Kohm
TR1	IO 上拉时间 (普通模式 且 IO 输出驱动力为全功率级别)	除 RSTN,XIN/XOUT 引脚外 电容负载=30pF		16.6		ns
TR2	IO 上拉时间 (普通模式 且 IO 输出驱动力为 1/4 功率级别)	除 RSTN,XIN/XOUT 引脚外 电容负载=30pF		47.2		ns
TR3	IO 上拉时间 (高速模式 且 IO 输出驱动力为全功率级别)	除 RSTN,XIN/XOUT 引脚外 电容负载=30pF		11.9		ns
TR4	IO 上拉时间 (高速模式 且 IO 输出驱动力为 1/4 功率级别)	除 RSTN,XIN/XOUT 引脚外 电容负载=30pF		47.0		ns
TR5	IO 上拉时间(XOUT GPIO 模式)	电容负载=30pF		13.4		ns
TR6	IO 上拉时间(XIN GPIO 模式)	电容负载=30pF		13.3		ns
TR7	IO 上拉时间(RSTIN GPIO 模式)	电容负载=30pF		12.6		ns
TF1	IO 下拉时间 (普通模式 且 IO 输出驱动力为全功率级别)	除 RSTN,XIN/XOUT 引脚 外 电容负载=30pF		13.0		ns
TF2	IO 下拉时间 (普通模式 且 IO 输出驱动力为 1/4 功率级别)	除 RSTN,XIN/XOUT 引脚外 电容负载=30pF		34.4		ns
TF3	IO 下拉时间 (高速模式 且 IO 输出驱动力为全功率级别)	除 RSTN,XIN/XOUT 引脚外 电容负载=30pF		5.9		ns
TF4	IO 下拉时间 (高速模式 且 IO 输出驱动力为 1/4 功率级别)	除 RSTN,XIN/XOUT 引脚外 电容负载=30pF		20.0		ns
TF5	IO 下拉时间(XOUT GPIO 模式)	电容负载=30pF		6.5		ns
TF6	IO 下拉时间(XIN GPIO 模式)	电容负载=30pF		6.3		ns
TF7	IO 下拉时间(RSTIN GPIO 模式)	电容负载=30pF		5.7		ns

8.5. 外部时钟特性

表 8-6. 外部时钟特性

VDD=1.8V ~ 5.5V, VSS=0V, TA = -40°C ~ +105°C (除非额外说明)

标号	参数	环境	晶振		外部时钟		单位
			最小	最大	最小	最大	
f_{xosc}	振荡器频率	VDD = 1.8V ~ 5.5V	4	25		36	MHz
t_{xosc}	时钟周期		40		27.7		ns
t_{H_xosc}	高电平时间		0.4	0.6	0.4	0.6	txosc
t_{L_xosc}	低电平时间		0.4	0.6	0.4	0.6	txosc
t_{r_xosc}	Rise Time					7	ns
t_{f_xosc}	上升时间					7	ns
t_{START12M}	下降时间	Xtal = 12MHz, CL = 20pF		2			ms
t_{START32K}	启动时间	Xtal = 32KHz, CL = 12.5pF		0.8			s
R_{FB12M}	晶振缓冲的反馈电阻值	Xtal = 12MHz, CL = 20pF	90	160			KΩ

8.6. PLL 特性

表 8-7. PLL 特性

参数	环境	极限			单位
		最小	典型	最大	
电源电压		1.35	1.50	1.65	Volt
输入时钟频率范围	TA = -40°C to +105°C	4.2 (*1)		8.5 (*1)	MHz
输出时钟频率范围	TA = -40°C to +105°C	68		180	MHz
PLL 锁定时间	TA = -40°C to +105°C		14.3 (*2)		us
PLL 功耗	TA = +25°C, VDD=5.0V		0.30		mA
PLL 周期性(峰对峰) 抖动	TA = -40°C to +105°C		950	1200	ps

(*1) 数据基于设计所得, 非产品测试

(*2) 数据基于特性所得, 非产品测试

8.7. IHRCO 特性

表 8-8. IHRCO 特性

参数	环境	极限			单位
		最小	典型	最大	
电源电压		1.8	5.0	5.5	Volt
IHRCO0 频率	TA = +25℃		12		MHz
IHRCO1 频率	TA = +25℃		11.0592		MHz
IHRCO0 频率误差 (工厂校对)	TA = +25℃ (VR0= 1.5V~1.65V)	-1.0		+1.0	%
	TA = -40℃ to +105℃	-3.0(*1)		+4.0(*1)	%
IHRCO1 频率误差 (工厂校对)	TA = +25℃ (VR0= 1.5V~1.65V)	-1.0		+1.0	%
	TA = -40℃ to +105℃	-3.0(*1)		+4.0(*1)	%
IHRCO 启动时间	TA = 25℃			5(*1)	us
IHRCO 功耗	TA = +25℃, VDD=5.0V		0.35		mA

(*1) 数据基于特性所得，非产品测试

8.8. ILRCO 特性

表 8-9. ILRCO 特性

参数	环境	极限			单位
		最小	典型	最大	
电源电压		1.8	5.0	5.5	Volt
ILRCO 频率	TA = +25℃		32		KHz
ILRCO 频率误差 (工厂校对)	TA = +25℃, VDD=5.0V	-4		+4	%
	TA = -40℃ to +105℃	-25(*1)		+10(*1)	%
ILRCO 功耗	TA = +25℃, VDD=5.0V			2	uA

(1) 数据基于特性所得，非产品测试

8.9. LDO 特性

表 8-10. LDO 特性

VDD=5.0V±10%, VSS=0V, TA = -40℃ ~ +105℃

标号	参数	环境	极限			单位
			最小	典型	最大	
电源范围						
VDD	电源电压	Normal 模式, IOUT=20mA	1.8	5.0	5.5	V
通用						
VR0	LDO 输出电压 (VR0 引脚)	ON(Normal) mode		1.60		Volt
		Low power 模式(VDD=1.8V~5.5V), TA = -40℃ ~ +105℃		1.35		Volt
IQ	电流	VDD=1.7V~5.0V, Temp.= 25℃		35		uA
		VDD=1.7V~5.0V, Temp.= -40℃ ~ +105℃		50(*1)		uA
VDROP	降压电压 (VDD-VR0)	IOUT=40mA, VDD=2.0V~5.5V (VR0 =1.60V +/-5%)	490			mV
		IOUT=30mA, VDD=1.9V~5.5V (VR0 =1.60V +/-5%)	390			mV
		IOUT=20mA, VDD=1.8V~5.5V (VR0 =1.60V +/-5%)	280			mV
IOUT	最大输出电流	VDD=3.6V (VR0 电压波动 < ±5%)	50			mA
		VDD=2.0V (VR0 电压波动 < ±5%)	30			mA
		VDD=1.8V (VR0 电压波动 < ±5%)	20			mA

(1) 数据基于特性所得，非产品测试

8.10. Flash 特性

表 8-11. Flash 特性

VDD=5.0V±10%, VSS=0V, TA = -40℃ ~ +105 °C

参数	环境	极限			单位
		最小	典型	最大	
电源电压		1.8		5.5	Volt
Flash 写入 (擦除/编程) 电压		1.8		5.5	Volt
Flash 擦除/编程周期		20000			Times
Flash 数据保留	TA = +25℃	100			Year
Flash 片擦除时间		20		40	ms
Flash 页擦除时间		4		5	ms
Flash 编程时间	编程一个 32 位			50	µs

8.11. ADC 特性

表 8-12. ADC 特性

VDDA=VDD=5.0V±10%, VSS=0V, TA = 25 °C, C_{LOAD}=10pF, Gain=x1 (除非额外说明)

标号	参数	环境	极限			单位
			最小	典型	最大	
电源范围						
VDDA	模拟电源电压		2.4	5.0	5.5	Volt
I _{ADC_ON}	工作电流 – 一般			1250		uA
I _{ADC_OFF}	工作电流 – 掉电			0.1		uA
ADC 静态参数						
Bits	分辨率				12	bits
INL	积分非线性 (INL)	VREF = 5.0V, VDD = 5.0V, 1Msps 转换率 (采样时钟 = 24 MHz/24 clocks)		±3		LSB
INL	积分非线性(INL)	VREF = 5.0V, VDD = 5.0V, 806Ksps 转换率 (采样时钟= 19.3 MHz/24 clocks)		±3		LSB
DNL	差分非线性 (DNL)	VREF = 5.0V, VDD = 5.0V, 1Msps 转换率 (采样时钟= 24 MHz/24 clocks)	-1	4		LSB
DNL	差分非线性(DNL)	VREF = 5.0V, VDD = 5.0V, 806Ksps 转换率 (采样时钟= 19.3 MHz/24 clocks)	-1	4.5		LSB
E _{OFFSET}	偏移错误	VREF = 5.0V, VDD = 5.0V, 1Msps 转换率 (采样时钟= 24 MHz/24 clocks)		±4		LSB
E _{OFFSET}	偏移错误	VREF = 5.0V, VDD = 5.0V, 806Ksps 转换率 (采样时钟= 19.3 MHz/24 clocks)		±4		LSB
E _{FS}	满量程错误	VREF = 5.0V, VDD = 5.0V, 1Msps 转换率 (采样时钟= 24 MHz/24 clocks)		±10		LSB
E _{FS}	满量程错误	VREF = 5.0V, VDD = 5.0V, 806Ksps 转换率		±10		LSB

		(采样时钟= 19.3 MHz/24 clocks)				
ADC 输入 和 DC 特性						
V_{AIN}	ADC 输入电压范围 (单端)	gain = 1.0	0		V_{ref}	Volt
C_{LOAD}	输入电容			5		pF
V_{XREF}	外部 ADC 参考电压		2.4		V_{DDA}	Volt
V_{DDIREF}	V _{IREF} 供电电压		2.4		5.5	Volt
V_{BUF}	内部 V _{BUF} 参考电压	-40 °C < < 105 °C		1.40		Volt
	全温度范围内部 V _{BUF} 参考电压飘动	-40 °C < < 105 °C V _{BUF} =1.40V at 25°C		15		mV
T_{ADEN}	ADC 使能时间			5		us
ADC 转换参数						
F_s	采样时钟				30	MHz
F_{Conv}	转换速率	V _{DDA} = 5.0 ~ 2.4 V			1000	Ksps
T_{Conv}	转换时钟内的转换时间 (不包含采集时间)	ADC0_CONV_TIME=0		24		clocks
		ADC0_CONV_TIME=1		30		clocks

8.12. 温度传感器特性

表 8-13. 温度传感器特性

V_{DDA}=V_{DD}=5.0V±10%, V_{SS}=0V, T_A = 25 °C (除非额外说明)

标号	参数	环境	极限			单位
			最小	典型	最大	
电源范围						
VDDA	模拟供电电压	calculate VREF	2.4	5.0	5.5	Volt
温度转换参数						
TRANG	温度范围		-40		125	°C
SlopeAVG	线性(斜率)		2.3		2.85	mV/°C
V0	电压 0 °C (*1)	TA = 0°C (± 5 °C)	710	750	780	mv
	精确度		-2.5	±2	+6.5	°C
tSTART	启动时间		20	25	30	ms
ITEMP_ON	功耗 (Vref 引脚)		49	51	53	uA

(*1) 数据基于特性所得, 非产品测试

8.13. UART 特性

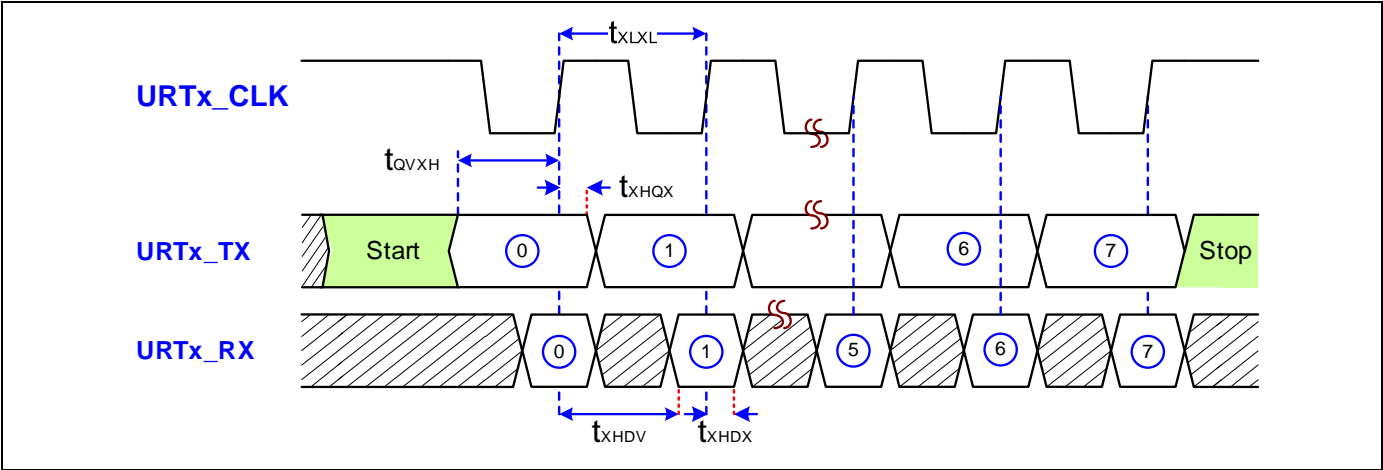
表 8-14. UART 特性

VDD=5.0V±10%, VSS=0V, TA = -40°C ~ +105°C (除非额外说明)

标号	参数	环境	极限			单位
			最小	典型	最大	
UART 模式						
f _{CK}	串行口时钟频率				6	MHz
t _{XLXL}	串行口时钟周期		4			T _{PC}
t _{QVXH}	设置输出数据到时钟上升沿		T _{PC} -20			ns
t _{XHQX}	时钟上升沿后数据保持		T _{PC} -10			ns
t _{XHDX}	时钟上升沿后输入数据保持		0			ns
t _{XHDV}	时钟上升沿到输入数据有效				T _{PC} -20	ns
SPI 主机模式 (同步模式)						
f _{MCK}	SPI 输出时钟频率	VDD=3.3V ~ 5.5V			24	MHz
		VDD=1.8V ~ 3.3V			16	MHz
t _{MCKH}	SPI 时钟高电平时间		2			T _{PC}
t _{MCKL}	SPI 时钟低电平时间		2			T _{PC}
SPI 从机模式 (同步模式)						
f _{MCK}	SPI 输入时钟频率	VDD=3.3V ~ 5.5V			16	MHz
		VDD=1.8V ~ 3.3V			12	MHz
t _{MCKH}	SPI 时钟高电平时间		4			T _{PC}
t _{MCKL}	SPI 时钟低电平时间		4			T _{PC}

T_{PC}: APB 时钟或 SYS 时钟周期时间

图 8-1. UART 时序波形



8.14. SPI 特性

表 8-15. SPI 特性

VDD=5.0V±10%, VSS=0V, TA = -40°C ~ +105°C (除非额外说明)

标号	参数	环境	极限			单位
			最小	典型	最大	
主机模式						
f _{MCK}	SPI 时钟频率	VDD=3.3V ~ 5.5V			24	MHz
		VDD=1.8V ~ 3.3V			16	MHz
t _{MCKH}	SPI 时钟高电平时间		2			T _{PC}
t _{MCKL}	SPI 时钟低电平时间		2			T _{PC}
t _{MIS}	D _{IN} 有效到 SPI 时钟转变边沿		2T _{PC} +20			ns
t _{MIH}	SPI 时钟转变边沿到 D _{IN} 变化		0			ns
t _{MOH}	SPI 时钟转变边沿到 D _{OUT} 变化				10	ns
从机模式						
f _{SCK}	SPI 时钟频率	VDD=3.3V ~ 5.5V			16	MHz
		VDD=1.8V ~ 3.3V			12	MHz
t _{SE}	NSS 下降到第一个 SPI 时钟边沿		2			T _{PC}
t _{SD}	最后一个 SPI 时钟边沿到 NSS 上升沿		2			T _{PC}
t _{SEZ}	NSS 下降到 D _{OUT} 有效				4	T _{PC}
t _{SDZ}	NSS 上升到 D _{OUT} High-Z				4	T _{PC}
t _{CKH}	SPI 时钟高电平时间		3			T _{PC}
t _{CKL}	SPI 时钟低电平时间		3			T _{PC}
t _{SIS}	D _{IN} 有效到 SPI 时钟采样边沿		2			T _{PC}
t _{SIH}	SPI 时钟采样边沿到 D _{IN} 变化		2			T _{PC}
t _{SOH}	SPI 时钟转变边沿到 D _{OUT} 变化				4	T _{PC}
t _{SLH}	最后一个 SPI 时钟边沿到 D _{OUT} 变化 (仅 CPHA = 1)		1		2	T _{PC}

T_{PC}: APB 时钟或 SYS 时钟周期D_{IN}: SPI 输入数据信号D_{OUT}: SPI 输出数据信号

图 8-2. SPI 主机模式时序波形

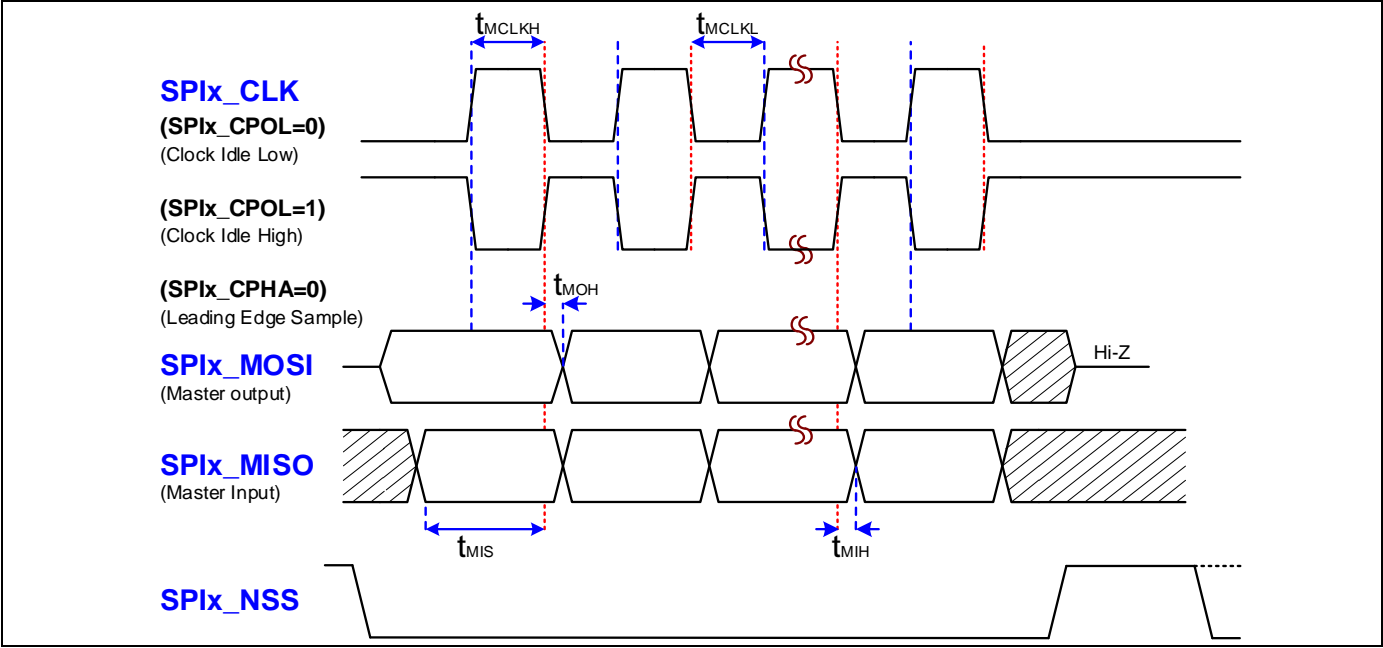
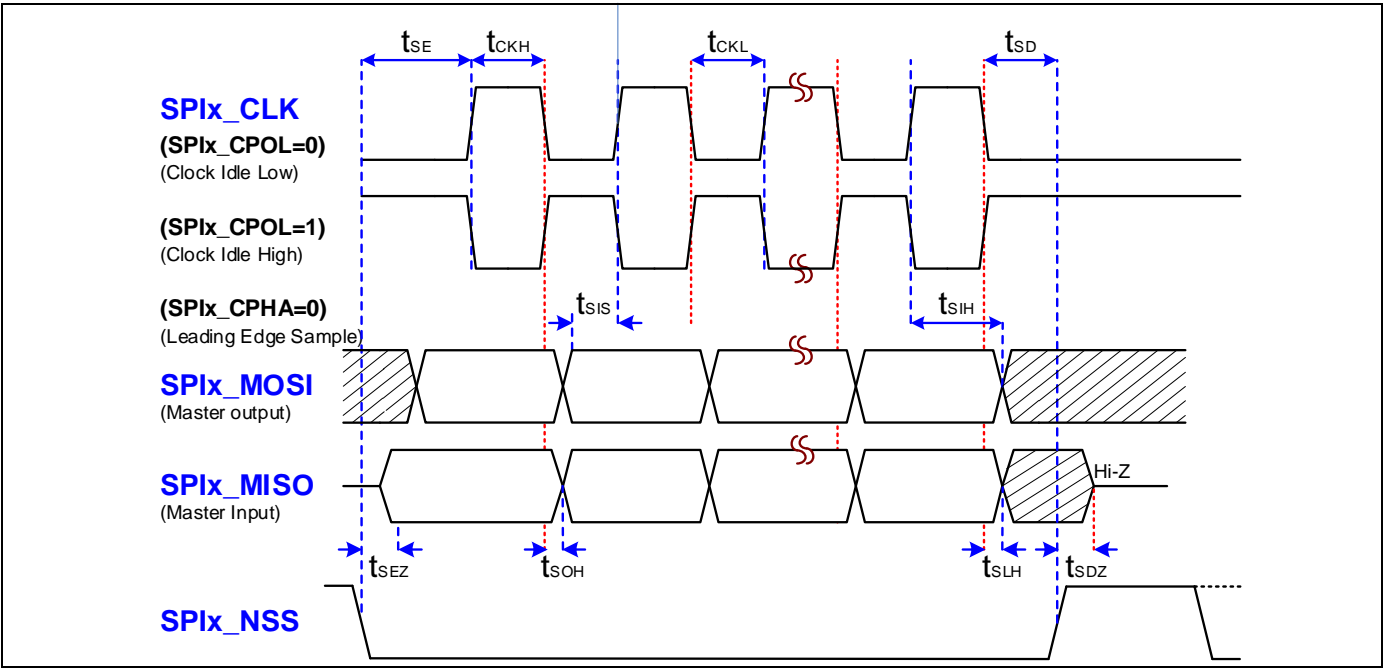


图 8-3. SPI 从机模式时序波形



8.15. I2C 特性

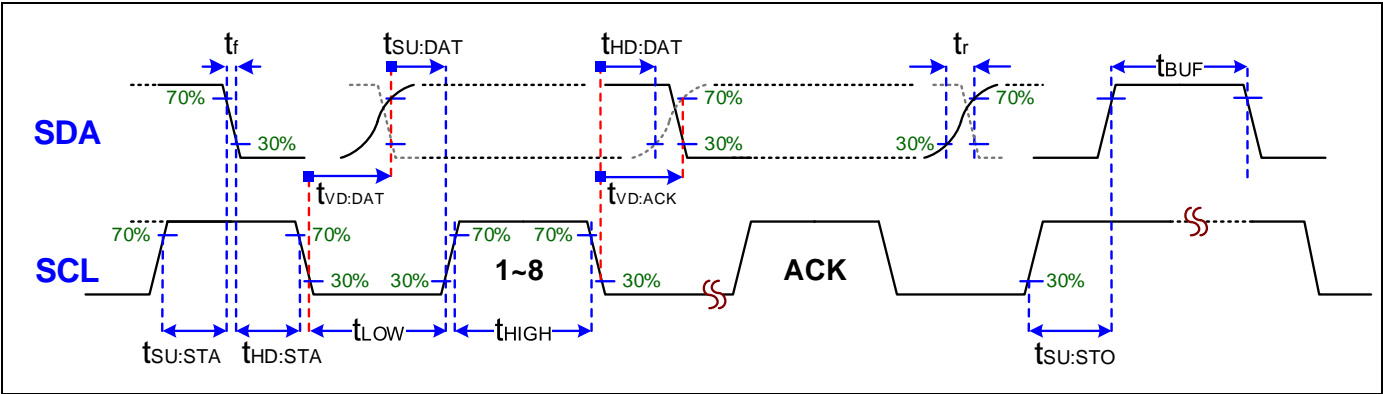
表 8-16. I2C 特性

VDD=5.0V±10%, VSS=0V, TA = -40°C ~ +105°C (除非额外说明)

标号	参数	环境	Standard 模式		Fast 模式		Fast 增强模式		单位
			最小	最大	最小	最大	最小	最大	
f _{SCL}	SCL 时钟频率		0	100	0	400	0	1000	KHz
t _{Low}	SCL 时钟的低周期		4.7		1.3		0.5		us
t _{Low_M}	SCL 时钟的低周期(主机模式)		2		2		2		T _{PC}
t _{Low_S}	SCL 时钟的低周期(从机模式)		4		4		4		T _{PC}
t _{High}	SCL 时钟的高周期		4.0		0.6		0.26		us
t _{High_M}	SCL 时钟的高周期(主机模式)		3		3		3		T _{PC}
t _{High_S}	SCL 时钟的高周期(从机模式)		5		5		5		T _{PC}
t _{HD;STA}	START 状态保持时间		4.0		0.6		0.26		us
t _{SU;STA}	START 状态设置时间		4.7		0.6		0.26		us
t _{HD;DAT}	数据保持时间		0		0		0		us
t _{SU;DAT}	数据设置时间		250		100		50		ns
t _{SU;STO}	STOP 状态设置时间		4.0		0.6		0.26		us
t _{BUF}	START 与 STOP 之间的总线空闲时间		4.7		1.3		0.5		us
t _{VD;DAT}	数据有效时间			3.45		0.9		0.45	us
t _{VD;ACK}	数据有效应答时间			3.45		0.9		0.45	us
t _r	SDA 和 SCL 信号的上升时间			1000		300		120	ns
t _f	SDA 和 SCL 信号的下降时间			300	20x (VDD)	300	20x (VDD)	120	ns
C _i	每个 IO 引脚的电容负载			10		10		10	pF

T_{PC} : APB 时钟或 SYS 时钟周期

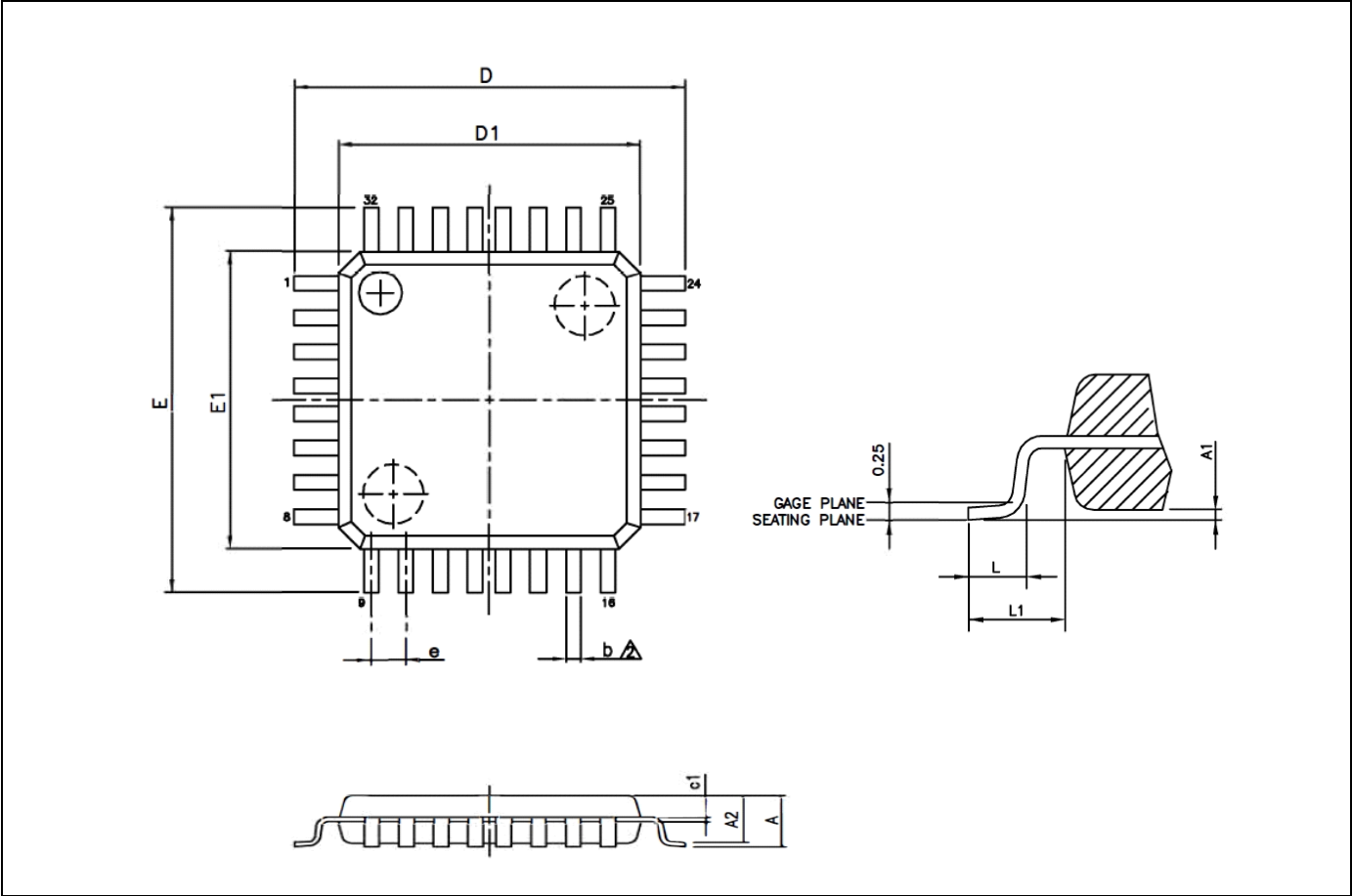
图 8-4. I2C 时序波形



9. 封装尺寸

9.1. LQFP-32

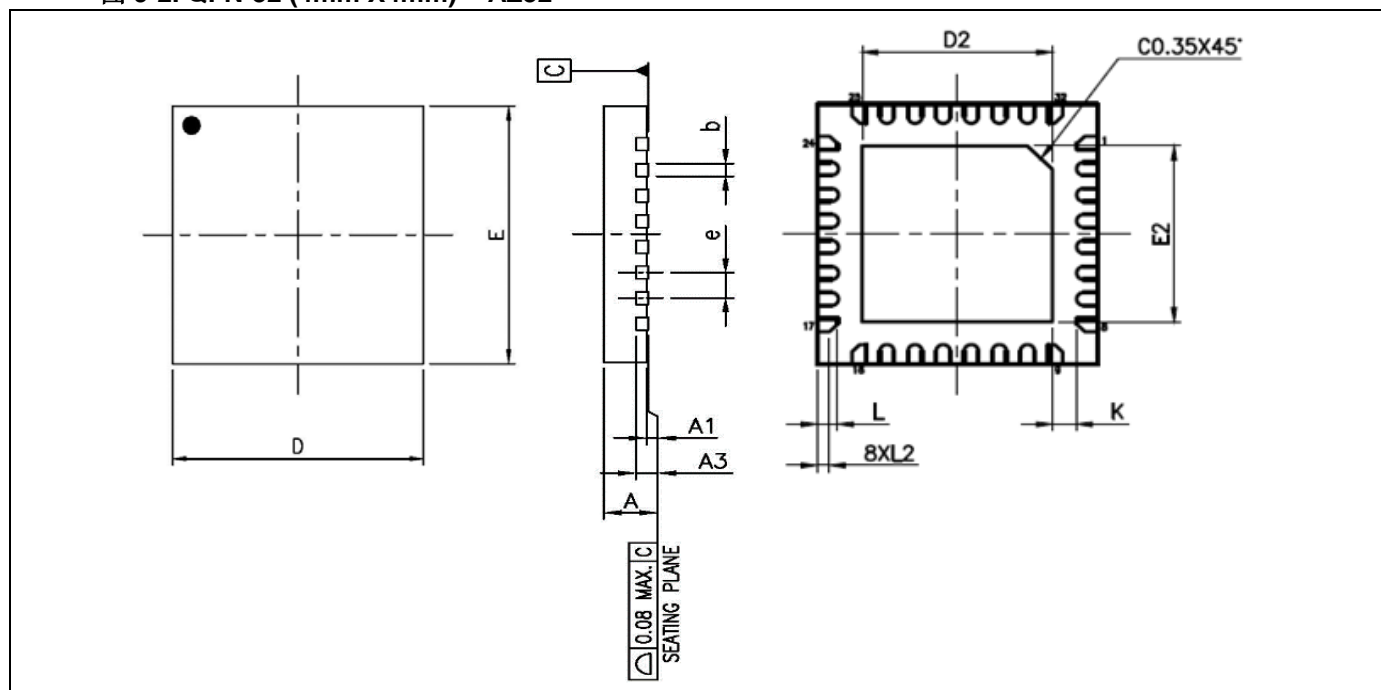
图 9-1. LQFP-32 (7mm X 7mm) ~ AD32



单位	mm		inch	
标号	Min.	Max.	Min.	Max.
A	---	1.6	---	0.062
A1	0.05	0.15	0.000	0.005
A2	1.35	1.45	0.053	0.057
c1	0.09	0.16	0.003	0.006
D	9.00 BSC		0.354 BSC	
D1	7.00 BSC		0.275 BSC	
E	9.00 BSC		0.354 BSC	
E1	7.00 BSC		0.275 BSC	
e	0.8 BSC		0.0314 BSC	
b	0.30	0.45	0.011	0.017
L	0.45	0.75	0.017	0.029
L1	1REF		0.039REF	

9.2. QFN-32

图 9-2. QFN-32 (4mm X4mm) ~ AZ32

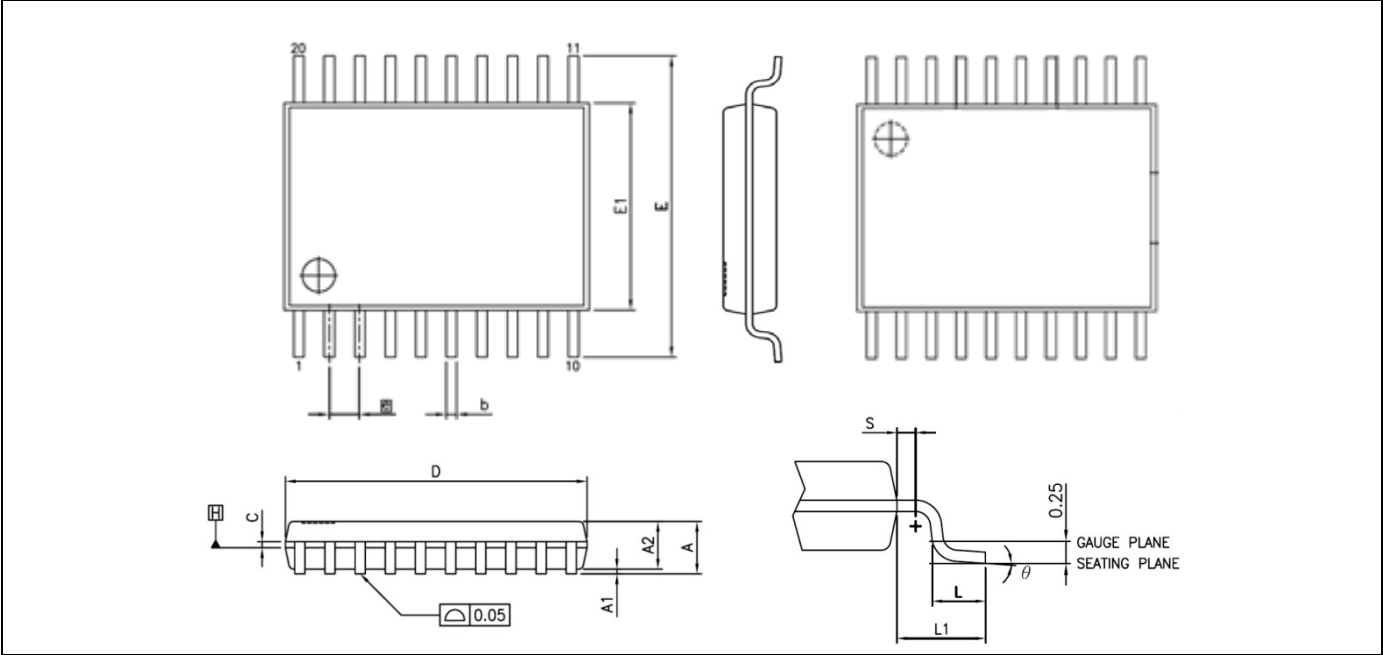


单位	mm			inch		
JEDEC	N/A			N/A		
PKG CODE	UQFN(W432)			UQFN(W432)		
标号	Min.	Nom.	Max.	Min.	Nom.	Max.
A	0.50	0.55	0.60	0.020	0.022	0.024
A1	0.00	0.02	0.05	0.000	0.001	0.002
A3	0.150 REF.			0.006 REF.		
b	0.15	0.20	0.25	0.006	0.008	0.010
D	4.00 BSC			0.157 BSC		
E	4.00 BSC			0.157 BSC		
e	0.40 BSC			0.016 BSC		
L	0.25	0.30	0.35	0.010	0.012	0.014
L1	0.13	0.18	0.23	0.005	0.007	0.009
K	0.20	----	----	0.008	----	----
D2	----	----	2.75	----	----	0.108
E2	----	----	2.75	----	----	0.108

PAD SIZE	LEAD FINISH		JEDEC CODE
	Pure Tin	PPF	
122x12*MIL	V	X	N/A

9.3. TSSOP-20

图 9-3. TSSOP-20 (6.5 x 4.4 x 1.0 mm) ~ AT20



单位	mm			inch		
标号	Min.	Nom.	Max.	Min.	Nom.	Max.
A	----	----	1.20	----	----	0.047
A1	0.05	----	0.15	0.001	----	0.005
A2	0.80	0.90	1.05	0.031	0.035	0.041
b	0.19	----	0.30	0.007	----	0.011
C	0.09	-----	0.20	0.003	-----	0.007
D	6.40	6.50	6.60	0.251	0.255	0.259
E1	4.30	4.40	4.50	0.169	0.173	0.177
E	6.40 BSC			0.251 BSC		
e	0.65 BSC			0.026 BSC		
L1	1.00 REF			0.039 REF		
L	0.50	0.60	0.75	0.019	0.023	0.029
S	0.20	----	----	0.007	----	----
e	0°	----	8°	0°	----	8°

10. 版本历史

修订版 V2.01 (2026_0105)		
1	更新定时器/计数器模块数量	6.17.1
修订版 V2.00 (2025_1203)		章节
1	更新特性中的工作电压范围为 1.8V ~ 5.5V, 采购信息, 应用注意事项和电气特性章节	2, 7, 8
2	在电气特性章节中更新测量 VDD 工作电压至 5.0V±10%	8
修订版 V1.20 (2025_0113)		章节
1	在“表 4-4. 引脚定义的缩写”增加“Q”（准双向）IO 类型定义。在“表 4 5.Pin Descriptions”的 Pin Descriptions”将 PC[0, 1, 8, 9, 13, 14] 的“默认类型”从“Q”更改为“A”。	4.2
2	在“表 8-5. IO 特性”增加 R _{VWeak} 参数。	8.4
修订版 V1.12 (2024_0417)		章节
1	在“6.10.3. APB 控制模块”章节中，添加有关 NCO 控制的说明。	6.10.3
2	在“6.17.2. 特性”章节中。更正可支持“最高 96MHz 的 PWM 输出时钟源”，从 TM2x 改变到 TM36 模块中。	6.17.2
3	添加高级和基本 UART 模块的说明。	6.19.1
修订版 V1.11 (2023_0414)		章节
1	更改“提供 7 个 UART 模块”为“提高 3 个 UART 模块”	特性
2	更新“表 5-1. CPU 内存地址映射”	5.2
3	更改“提高 7 个 定时器/计数器”为“提高 6 个定时器/计数器”	6.17.2
4	更新“表 8-6. 外部时钟特性”中关于“f _{xosc} ”参数的数据	8.5
5	更新“表 8-13. 温度传感器特性”中关于“精确度”参数的数据	8.12
修订版 V1.10 (2023_0111)		章节
1	更新 QFN32 封装“5mm X 5mm x0.75mm”为“4mm X 4mm x0.55mm”。	2 9.2
修订版 V1.00 (2022_1223)		章节
1	更新“表 2-1. 芯片选择表”。	2
2	更新在“6.20.4. SPI Control”章节中“SPI Data Modes”的描述	6.20.4
修订版 V0.40 (2022_0928)		章节
1	更新特性中的工作电压范围为 1.8V ~ 3.6V, 采购信息, 应用注意事项和电气特性章节	2, 7, 8
2	在电气特性章节中更新测量 VDD 工作电压至 3.3V±10%	8
修订版 V0.30 (2022_0621)		章节
1	在“8.3. DC 特性”中更新“表 8-3. DC 特性”中的 V _{PSR} 参数	8.3
2	在“8.13. UART 特性”部分中增加“图 8-1. UART 时序波形”和在“表 8-14. UART 特性”中增加“标号”列	8.13

3	在“8.14. SPI 特性”部分中增加 “图 8-2. SPI 主机时序波形” 和“图 8-3. SPI 主机时序波形” 。 在“表 8-15. I2C 特性”中增加“标号” 列	8.14
4	在“8.15. I2C 特性”部分中增加“图 8-4. I2C 时序波形”	8.15
修订版 V0.20 (2022_0308)		章节
1	在“6.12. APX”章节中移除 SDT 功能	1 6.12
2	在“4.2. 引脚描述” 和“6.2.4.供电”章节中增加 VR0 引脚的别名 “VCAP”.	4.2 6.2.4
3	在“7.1. 供电电路”部分中增加 VR0 引脚的描述	7.1
4	更新“DC 特性” 和“IO 特性”部分	8.3 8.4
修订版 V0.10 (2022_0128)		章节
1	初始版本	

11. 免责声明

在此，笙泉（Megawin）代表 “**Megawin Technology Co., Ltd.**”

生命支援 — 此产品并不是为医疗、救生或维持生命而设计的，并且当设备系统出现故障时，并不能合理地预示是否会对人身造成伤害，因此，当客户使用或出售用于上述应用的产品时，需要客户自己承担这样做的风险，笙泉公司并不会对不当地使用或出售我公司的产品而造成的任何损害进行赔偿。

更改权 — 笙泉保留产品的如下更改权，其中包括电路、标准单元、与/或软件 — 在此为提高设计的与/或性能的描述或内容。当产品在大批量生产时，有关变动将通过工程变更通知(**ECN**)进行通知。