

MA853

单霍尔三相无刷
直流电机控制器

数据手册

版本: 1.00

特性

MA853 是一款系统级封装(SIP)芯片, 采用双核架构(Arm® Cortex®-M0/MCU 和硬件电机控制器/MCD), 专为单霍尔三相无刷直流电机控制设计。该芯片提供 QFN32 封装(4×4×0.85mm)。

MCU

- Cortex®-M0, 工作频率可达 48MHz.
- 存储器 (内嵌 16KB Flash 和 2KB SRAM.)
- 内建 48MHz HIS 高速振荡器.
- 多种低功耗模式, 包括睡眠模式(Sleep), 停止模式(Stop)和深度停止模式(Deep Stop).
- 5 个定时器:
 - 一个 16 位 4 通道高级定时器(TIM1), 能够生成 4 个 PWM 输出或 3 对互补 PWM, 支持中心对齐或边沿对齐 PWM 模式, 支持硬件死区插入和故障中止, 支持 PWM 相移输出模式。
 - 一个 16 位 4 通道通用定时器(TIM3), 可产生 4 路 PWM 输出或捕获 4 路输入信号, 支持霍尔传感器解码和正交编码器解码, 支持红外解码。
 - 一个 16 位基本定时器(TIM14), 能够产生一个 PWM 输出或捕获一个通道输入信号。
 - 一个看门狗定时器, 配备独立时钟源 (IWDG).
 - 一个 24 位 SysTick 定时器。
- 可达 10 个快速 I/O 端口:
 - 所有 I/O 端口都可映射到 10 个外部中断。
 - 所有 I/O 口均能接受输入或产生输出信号, 电压电平不高于 V_{DD}.
- 一个 USART1.
- 一个 12 位模数转换器(ADC)支持 1M SPS 转换率, 有着 8 个外部输入和一个可以采样片内电压传感器的内部输入。
- 内嵌 CRC 引擎
- 串行线调试 (SWD)用于调试功能。
- 工业级工作温度范围 -40°C ~ 105°C。

MCD

- 单霍尔弦波 PWM 驱动
- 用于外部 N 通道 MOSFET 的预驱
- 速度闭环控制, 可配置速度曲线
- 可调节外部 MOSFET 栅极驱动电流
- 工作电压范围: 5 to 16 V
- 串行接口
- 待机模式
- 软启动
- 输出转速信息
- 内建保护功能:
 - 欠压锁定(UVLO), 电荷泵欠压保护,

过压保护 (OVP), 堵转检测, 热关机 (TSD),
过流限制 (OCL), 过流保护 (ISD)

目录

特性	3
目录	5
表目录	7
图目录	9
1 简介	10
1.1 概述	10
2 功能介绍	11
2.1 功能方框图	11
2.2 MCU 方框图	11
2.3 MCU 内核介绍	12
2.4 Flash	12
2.5 SRAM	12
2.6 稳压器	12
2.7 电源监控器	12
2.8 定时器和看门狗	12
2.9 GPIO	14
2.10 USART	14
2.11 ADC	14
2.12 CRC	14
2.13 SWD	14
2.14 MCD 方框图	15
2.15 MCD 介绍	15
2.15.1 MCD 状态	16
2.15.2 单霍尔换相	17
2.15.3 PWM 频率	17
2.15.4 超前角控制	18
2.15.5 软启动	19
2.15.6 加速和减速控制	20
2.15.7 用于外部 MOSFET 栅极的输出电流	21
2.15.8 减速步长限制	21
2.16 MCD 输入/输出信号	22
2.16.1 SPD	22
2.16.2 DIR	22
2.16.3 ALERT	23
2.16.4 HP, HM	24
2.16.5 FG	25
2.16.6 BRAKE	26
2.17 MCD 速度控制	27
2.17.1 闭环控制	27
2.17.2 开环控制	30
2.17.3 使用 MCU 开/闭环控制	32
2.18 MCD 串行 I/F 和 NVM	34
2.18.1 串行命令	34
2.18.2 状态寄存器	34
2.18.3 寄存器映射表	35

2.18.4	写非易失性存储器 (NVM)的流程图	37
3	引脚分布和功能分配	38
3.1	QFN32 引脚分布	38
3.2	引脚功能分配	39
3.3	引脚复用	40
4	电气特性	41
4.1	测试条件	41
4.1.1	负载电容	41
4.1.2	I/O 输入电压	41
4.1.3	供电方案	42
4.1.4	电流功耗测量	42
4.2	绝对最大额定值	43
4.3	工作条件	44
4.3.1	MCU 一般工作条件	44
4.3.2	MCU 上电/掉电工作条件	45
4.3.3	嵌入式复位和电源控制模块特性	45
4.3.4	内置电压参考	47
4.3.5	电源电流特性	47
4.3.6	外部时钟源特性	49
4.3.7	内部时钟源特性	51
4.3.8	存储器特性	51
4.3.9	I/O 端口特性	52
4.3.10	定时器特性	53
4.3.11	ADC 特性	54
4.4	MCD 工作范围	57
4.4.1	MCD 电气特性	57
5	I/O 等效电路	60
6	封装尺寸	65
6.1	QFN32 (4x4x0.85mm)	65
7	版本历史	66
8	免责声明	67

表目录

表 2-1 高级、通用和基础定时器的功能总结	12
表 2-2 每个模式下的 MCD 状态	16
表 2-3 分频率 vs PWM 频率	17
表 2-4 PWM 频率设置	18
表 2-5 LATABLE 表	18
表 2-6 超前角控制设置	19
表 2-7 软启动下堵转检测时间设置	20
表 2-8 加减速速率	20
表 2-9 加减速控制	20
表 2-10 MOSFET 源电流的设置	21
表 2-11 MOSFET 的吸收电流设置	21
表 2-12 速度步长设置	21
表 2-13 SPD 极性	22
表 2-14 寄存器和 DIR 的关系	22
表 2-15 低速(故障报警)检测条件	23
表 2-16 寄存器设置 vs FG 和 ALERT	23
表 2-17 FG 信号和每个电机周期输出脉冲数的关系	25
表 2-18 制动功能设置	26
表 2-19 反转制动期间堵转检测设置	26
表 2-20 转动行为(SPD 信号值 \leq 启动点)	28
表 2-21 转动行为(SPD 信号值 \leq 启动点)	31
表 2-22 串行命令(指令代码)	34
表 2-23 状态寄存器 (SR)	34
表 2-24 寄存器映射表	35
表 3-1 引脚功能分配表	39
表 3-2 PA 端口复用 AF0-AF4	40
表 4-1 MCU 电压特性	43
表 4-2 MCU 电流特性	43
表 4-3 MCD 绝对最大额定值	44
表 4-4 一般工作条件	44
表 4-5 上电/掉电工作条件	45
表 4-6 嵌入式复位和电源控制模块特性	45
表 4-7 内置电压参考	47
表 4-8 Run 模式典型电流消耗	47
表 4-9 Sleep 模式典型电流消耗	48
表 4-10 stop 模式典型电流消耗 ⁽¹⁾	48
表 4-11 片内外设电流消耗 ⁽¹⁾	49
表 4-12 低功耗模式唤醒时间	49
表 4-13 高速外部用户时钟特性	49
表 4-14 HSI 振荡器特性 ⁽¹⁾	51
表 4-15 LSI 振荡器特性 ⁽¹⁾	51
表 4-16 Flash 存储器特性	51
表 4-17 Flash 存储器的耐久性和数据保留能力 ⁽¹⁾⁽²⁾	51
表 4-18 I/O 静态特性	52
表 4-19 输出电压静态特性	52
表 4-20 I/O 交流特性 ⁽¹⁾⁽²⁾	53
表 4-21 TIMx ⁽¹⁾ 特性	53
表 4-22 ADC 特性	54
表 4-23 ADC = 15MHz ⁽¹⁾ 时最大 RAIN	55
表 4-24 ADC 静态参数 ⁽¹⁾⁽²⁾	55
表 4-25 MCD 工作范围	57

表 4-26 MCD 非易失性存储器特性.....57

表 4-27 MCD 电气特性.....57

表 4-28 MCD 串行 I/F.....59

表 7-1 版本历史.....66

图目录

图 2-1 功能方框图	11
图 2-2 MCU 方框图	11
图 2-3 MCD 方框图	15
图 2-4 基本操作流程	16
图 2-5 霍尔输入和弦波换相信号时序图	17
图 2-6 霍尔输入和 150°换相信号时序图	17
图 2-7 超前角设置示例 Latable = 14 (1b01110)	18
图 2-8 超前角设置示例 Latable = 4 (1b00100)	19
图 2-9 软启动时序图	19
图 2-10 DUTYCHLIMIT = 2 的示例	20
图 2-11 达到目标速度图	21
图 2-12 霍尔信号波形	24
图 2-13 Hall 和 FG 信号波形	24
图 2-14 CW 时霍尔信号与感应电压的波形	24
图 2-15 CCW 时霍尔信号与感应电压的波形	24
图 2-16 霍尔元件默认位置的示例	24
图 2-17 闭环控制中的速度斜率示例	27
图 2-18 闭环速度控制下速度斜率示例 (增加速度变化点的情况)	28
图 2-19 闭环速度控制速度斜率示例(当 DIR50=1)	29
图 2-20 开环速度控制的速度曲线示例	30
图 2-21 开环速度控制速度斜率示例 (增加速度变化点的情况)	31
图 2-22 开环速度控制速度斜率示例 (当 DIR50=1)	32
图 2-23 通过 MCU 实现的多变速点开环速度控制	33
图 2-24 闭环速度控制	33
图 2-25 时序图	34
图 2-26 NVM 写流程图	37
图 3-1 QFN32 引脚分布图	38
图 4-1 引脚负载条件	41
图 4-2 引脚输入电压	41
图 4-3 供电方案 ⁽¹⁾	42
图 4-4 电流功耗测量方案	42
图 4-5 上电和掉电波形	45
图 4-6 高速外部时钟源 AC 时序图	50
图 4-7 I/O 交流特性	53
图 4-8 ADC 静态参数的示意图	56
图 4-9 使用 ADC 的典型连接图	56
图 4-10 电源和参考电源去耦电路	56
图 4-11 串行 I/F 时序图	59
图 5-1 QFN32 封装尺寸	65

1 简介

1.1 概述

MA853 具有双核(Arm® Cortex®-M0/MCU 和硬件电机控制器/MCD)，适用于三相无刷直流电机控制。MCD 可通过单霍尔正弦波换相和单霍尔 150°换相方式运行。此外，无需外部微控制器即可实现闭环速度控制功能。电机转速可通过向 SPD 引脚输入 PWM 信号或施加模拟电压来控制。当向 SPD 引脚施加不超过 VSTBY (L) 的电压后，若在堵转检测期间未检测到霍尔信号的过零点，器件将进入待机模式。在待机模式下，内部 5V 稳压器关闭，从而降低 IC 的功耗。若霍尔元件由 IC 的 5V 稳压器供电，整个电机系统的功耗可进一步降低。若电机配置为在 SPD 引脚电压不超过 VSTBY (L) 时仍不停止运行，则待机模式将被禁用。

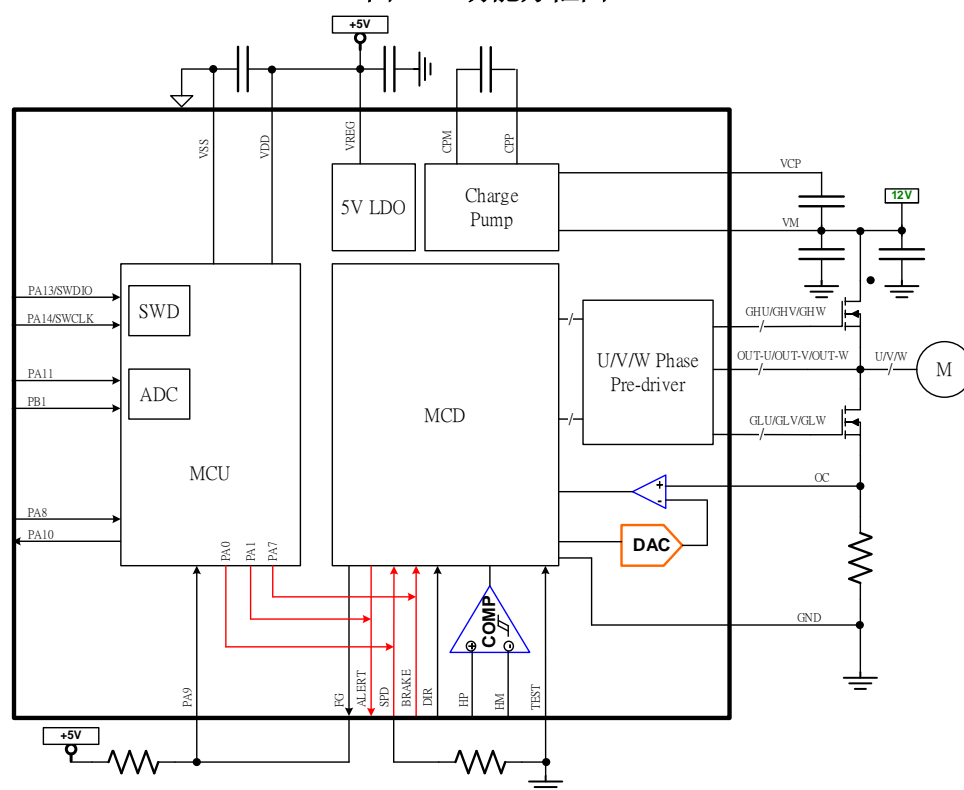
MCU 的最高时钟频率为 48MHz，内置 16KB 闪存，并配备了丰富的外设和 I/O 端口。它包含 1 个 12 位 ADC、1 个 16 位高级定时器、1 个 16 位通用定时器、1 个 16 位基本定时器，以及 1 个 USART 等通信接口。该微控制器的工作电压范围为 2.0V 至 5.5V，工作温度范围（环境温度）为 -40°C 至 105°C，属于扩展工业级。

MA853 具有双核，即 MCD（硬件电机控制器）和 MCU（微控制器）。其中，MCD 内核能出色地完成电机控制工作；而 MCU 则配备了更多 I/O，可实现灵活的控制操作，还能在更多场景中辅助 MCD 工作。该器件采用 QFN32 封装（尺寸为 4x4x0.85mm）。

2 功能介绍

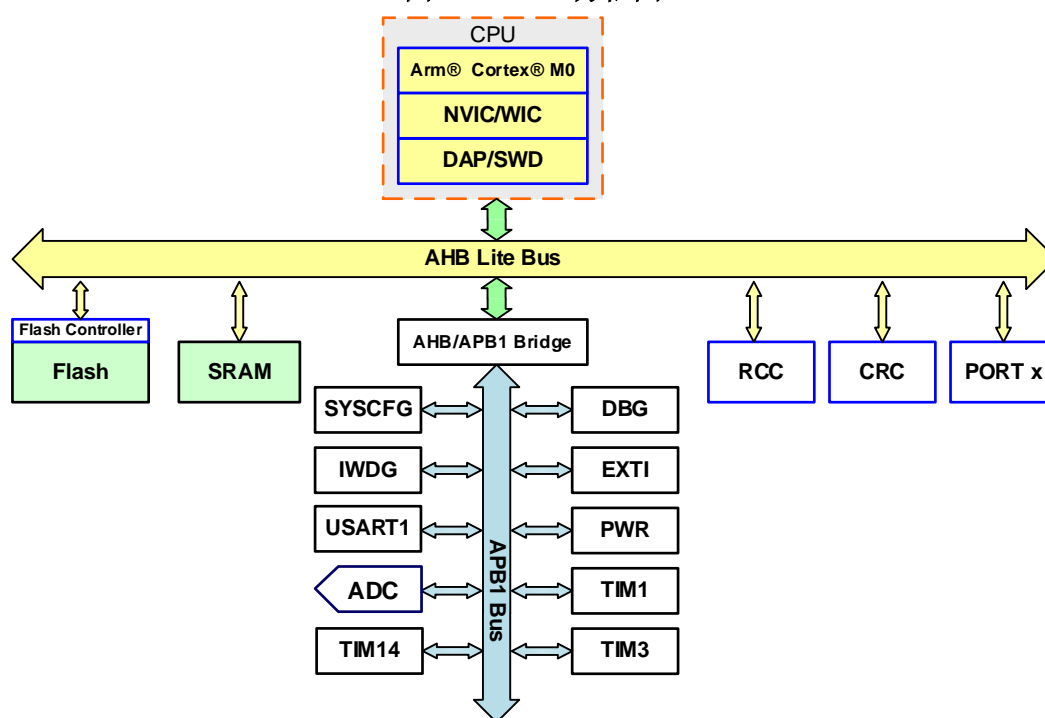
2.1 功能方框图

图 2-1 功能方框图



2.2 MCU 方框图

图 2-2 MCU 方框图



2.3 MCU 内核介绍

Arm® Cortex®-M0 处理器具备实时处理能力和先进的中断处理系统，非常适合用于注重实时控制和低功耗应用的高性价比、少引脚微控制器。

Arm® Cortex®-M0 是一款 32 位 RISC 处理器，拥有一流的代码效率，因此极适合内存容量小的微控制器以及代码量少的应用场景。

2.4 Flash

本产品配备了高达 16KB 的嵌入式闪存，可用于存储代码和数据。

2.5 SRAM

本产品提供了高达 2KB 的嵌入式 SRAM.

2.6 稳压器

片上稳压器能够将外部供电电压调节为更低且稳定的电压，为内部电路供电。该稳压器在芯片上电复位（POR）后即可正常工作。

2.7 电源监控器

本产品集成了上电复位（POR）和下电复位（PDR）电路。该电路可在所有电源模式下工作，以确保芯片可以在最低电源电压以上工作。当 V_{DD} 低于设定的阈值（ V_{POR}/V_{PDR} ）时，该电路将使系统复位。

该产品还集成了一个可编程电压监测器（PVD），它可以监测 V_{DD} 和 V_{DDA} 电压，并将其与预设阈值 V_{PVD} 进行比较。当 V_{DD} 低于或高于 V_{PVD} 时，产生中断请求，中断处理程序发出警告信息或使芯片进入安全模式。PVD 功能可配置为开启状态。

2.8 定时器和看门狗

该产品有一个高级定时器，一个通用定时器，一个基础定时器，一个看门狗定时器和一个系统滴答定时器。下表比较了高级定时器、通用定时器和基本定时器的特性。

表 2-1 高级、通用和基础定时器的功能总结

类型	实例	分辨率	计数方向	预分频器	DMA 请求	捕获/比较通道	互补输出
高级	TIM1	16 位	向上, 向下, 向上/向下	1 到 65536	无	4 (no capture)	3
通用	TIM3	16 位	向上, 向下, 向上/向下	1 到 65536	无	4	无
基础	TIM14	16 位	向上	1 到 65536	无	1	无

高级定时器 (TIM1)

高级定时器包括一个 16 位计数器，四个捕获/比较通道和三相互补 PWM 发生器。当用作互补 PWM 发生器时，该定时器支持硬件死区插入。这个定时器也可以作为一个全功能的通用定时器使用。该定时器有四个独立通道，每个通道可用于：

- 输出比较
- PWM 发生器(中心或边沿对齐)
- 单脉冲输出

当这个定时器用作通用定时器时，它具有与 TIM2 相同的功能。当此定时器用作 16 位 PWM 发生器时，它可以配置为 0%至 100%的宽占空比范围。

在调试模式下，计数器可以被冻结。

高级定时器具有许多与通用定时器相同的特性和内部结构，这样高级定时器就可以通过链接功能与通用定时器协同工作，提供同步和事件触发功能。

通用定时器 (TIM3)

该产品有一个通用定时器 (TIM3)。定时器有一个 16 位计数器，支持上下计数，自动重新加载。定时器也有一个 16 位的频率预分频器和四个独立的通道。每个通道可以用作输入捕获，输出比较，PWM 或单脉冲输出。这些通用定时器还可以通过定时器链接功能协同工作，提供定时器和事件触发功能之间的同步。

这些定时器也可以用来解码增量编码器信号，也可以用来解码一到四个霍尔传感器的数字输出。任何通用定时器都可以用来产生 PWM 输出或作为基础定时器工作。

在调试模式下，计数器可以被冻结。

基础定时器(TIM14)

该产品有一个 16 位基础定时器 (TIM14)。每个计时器有一个 16 位计数器，只支持向上计数，自动重新加载。定时器还具有一个 16 位频率预分频器和一个独立通道。每个通道可以用作输入捕获，输出比较，PWM 或一个脉冲模式输出。

独立看门狗 (IWDG)

独立的看门狗是基于一个 12 位向下计数器和一个 8 位预分频器。它的时钟来自一个内部独立的 40KHz 振荡器。由于它独立于主时钟，它可以在关机和待机模式下运行。它可用于在发生系统错误时重置整个系统，或作为空闲计时器为应用程序提供超时管理。可以通过选项字节配置软件或硬件启动看门狗。

在调试模式下，计数器可以被冻结。

系统滴答定时器 (Systick)

这个定时器专门用于实时操作系统，也可以用作一般的向下计数器。它具有以下特点：

- 24 位向下计数器
- 自动重载能力
- 当计数器值为 0 时，可以产生一个可触发的中断
- 可编程时钟源

2.9 GPIO

每个 GPIO 引脚可以通过软件配置为输出（推挽或开漏），输入（带或不带上拉或下拉）或多路外设功能端口。大多数 GPIO 引脚数字与模拟功能共享。

必要时，可以通过特定操作锁定 I/O 引脚的外设功能，以避免意外写入 I/O 寄存器。

2.10 USART

本产品配备一个通用同步 / 异步收发器（USART）接口。该 USART 采用行业标准的 NRZ 异步串行数据格式，为与外设进行全双工数据交换提供了灵活性。通过集成的波特率发生器（支持整数和小数设置），此模块能够支持多种波特率。同时，它还支持最低有效位（LSB）或最高有效位（MSB）的收发模式，以及 8 位或 9 位的可编程数据长度，可配置 0.5 位、1 位、1.5 位或 2 位的停止位。此外，该 USART 支持同步或异步单向通信以及半双工单线通信，最高波特率可达 6Mbps。

2.11 ADC

本产品配备一个 12 位模数转换器（ADC），支持最高 1Msps 的转换速率，可使用 2 个外部通道和 1 个内部通道。支持单次单周期转换和连续扫描转换，支持任意序列采样模式，采样通道可按任意顺序排序。其中 1 个内部通道用于采样内置电压基准，在实际应用中，可通过采样转换值推导出芯片电源的电压电平。

模拟看门狗功能允许应用程序监控一个或所有选定通道。当被监控信号超过预设阈值时，将产生中断。

可选择由通用定时器和高级定时器生成的触发信号来触发 ADC 采样，通过这种方式，ADC 采样可与定时器实现同步。

2.12 CRC

循环冗余校验（CRC）模块采用固定多项式生成器，可从 32 位数据字生成 CRC 码。在众多应用中，CRC 用于验证数据传输或存储的一致性。在 EN/IEC60335-1 标准范围内，它提供了一种检测闪存错误的方法。

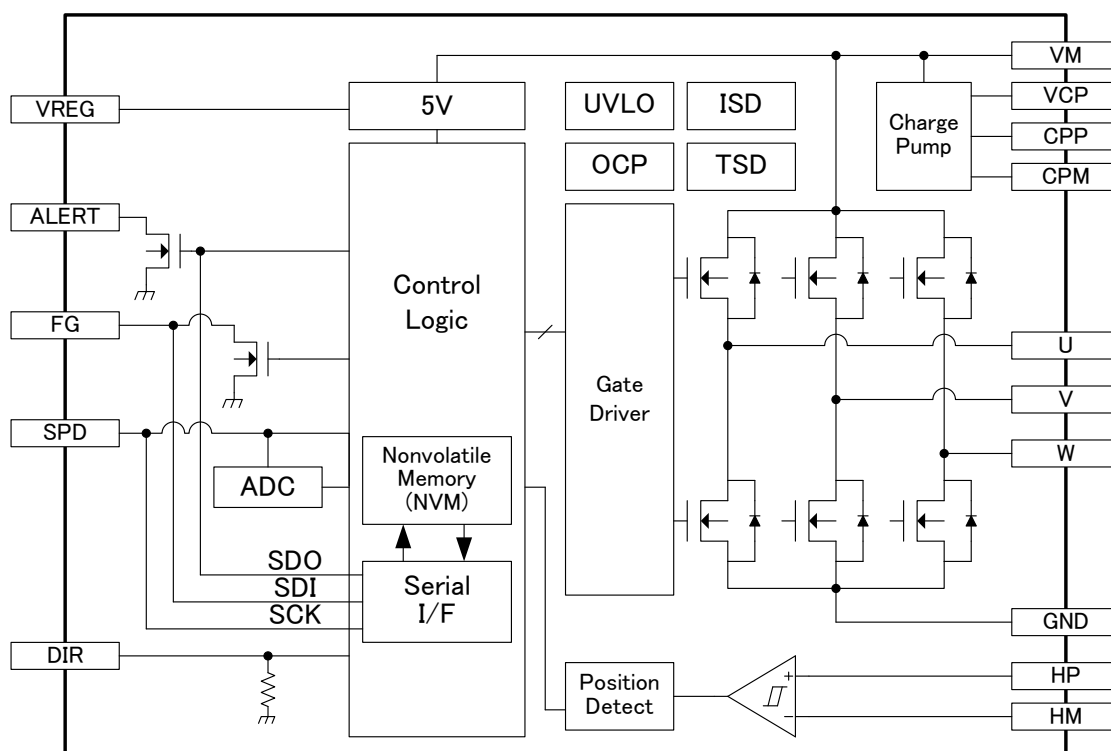
CRC 模块可用于实时计算软件包的特征值，并与软件链接生成时产生的特征值进行比较。

2.13 SWD

本产品配备 ARM 标准的串行线调试（SWD）。

2.14 MCD 方框图

图 2-3 MCD 方框图



2.15 MCD 介绍

MCD 可通过单霍尔正弦波换相和单霍尔 150° 换相方式运行。此外，无需外部微控制器即可实现闭环速度控制功能。电机转速可通过向 SPD 引脚输入 PWM 信号或施加模拟电压来控制。

当 SPD 引脚施加的电压等于或低于 $V_{STBY(L)}$ ，且在堵转检测期间未检测到霍尔信号的过零点时，设备将进入待机模式。在待机模式下，内部 5V 稳压器断电，从而降低 IC 的功耗。若霍尔元件由 IC 的 5V 稳压器供电，整个电机系统的功耗可进一步降低。若电机被配置为当 SPD 引脚电压等于或低于 $V_{STBY(L)}$ 时不停止，则待机模式会被禁用。

		读 NVM	停止模式	OFF 模式 (1)	OFF 模式 (2)	待机模式	正常模式
VREG		5V	5V	5V	5V	OFF	5V
电荷泵		激活	激活	激活	激活	停止	激活
FG 功能	FG	读操作区间: L 读之后: Hi-Z	霍尔输出 (Hi-Z 低于 1Hz)	Hi-Z	霍尔输出 (Hi-Z 低于 1Hz)	Hi-Z	霍尔输出 (Hi-Z 低于 1Hz)
	RDO		状态持续	状态持续	状态持续	Hi-Z	检测到堵转: L 堵转解除: Hi-Z
警报		Hi-Z	状态持续 (注 1)	L (注 3)	L (注 3)	Hi-Z	错误 (注 2) 被检测到: L (注 3) 错误解除: Hi-Z
GLx (x: U, V, W) GHx (x: U, V, W)		L	L	L	L	Hi-Z	激活

2.15.2 单霍尔换相

MCD 可通过单霍尔正弦波换相和单霍尔 150° 换相方式运行。

换相类型可通过寄存器切换。

运转方向由 DIR 和寄存器定义

图 2-5 霍尔输入和弦波换相信号时序图

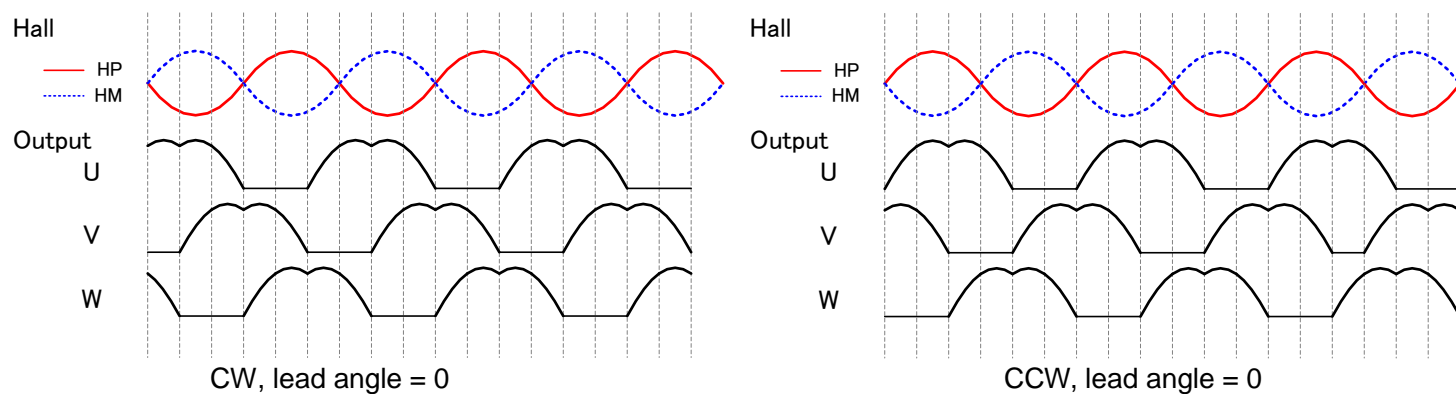
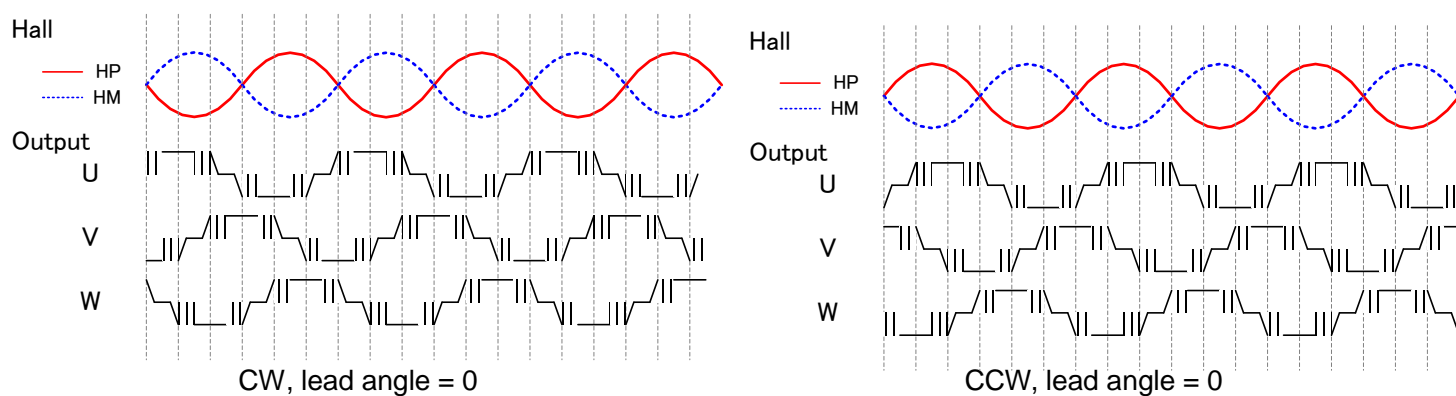


图 2-6 霍尔输入和 150°换相信号时序图



2.15.3 PWM 频率

PWM 产生来自内部振荡器

表 2-3 分频率 vs PWM 频率

分频率	PWM 频率
512	23.4kHz
256	46.9kHz
128	93.7kHz
64	187.5kHz

表 2-4 PWM 频率设置

PWMSEL [2:0]			f _{hall}					
			0 到 250 150 到 0	250 到 500 400 到 150	500 到 1000 900 到 400	1000 到 1500 1400 到 900	1500 到 2000 1900 到 1400	超过 2000 低于 1900
0	0	0	23.4kHz					
0	0	1	46.9kHz					
0	1	0	93.7kHz					
0	1	1	187.5kHz					
1	0	0	23.4kHz	23.4kHz	46.9kHz	46.9kHz	93.7kHz	93.7kHz
1	0	1	23.4kHz	46.9kHz	46.9kHz	93.7kHz	93.7kHz	187.5kHz
1	1	0	23.4kHz	46.9kHz	93.7kHz	93.7kHz	187.5kHz	187.5kHz
1	1	1	46.9kHz	93.7kHz	93.7kHz	187.5kHz	187.5kHz	187.5kHz

注:电机减速时有 100Hz 的迟滞

2.15.4 超前角控制

MCD 包含超前角控制功能。
此功能需要霍尔信号，以便通过 LATABLE 的设置来补偿超前角。

表 2-5 LATABLE 表

LTABLE [4:0]					超前角的值
0	0	0	0	0	LTABLE = 0 到 27 超前角 (度) = 1.875 (度) x 转速(RPM) / 4096 x LTABLE 最大超前角是 58.125°
.....					
1	1	0	1	1	
1	1	1	0	0	固定 7.5°
1	1	1	0	1	固定 15°
1	1	1	1	0	固定 22.5°
1	1	1	1	1	固定 30°

图 2-7 超前角设置示例 LATABLE = 14 (1b01110)

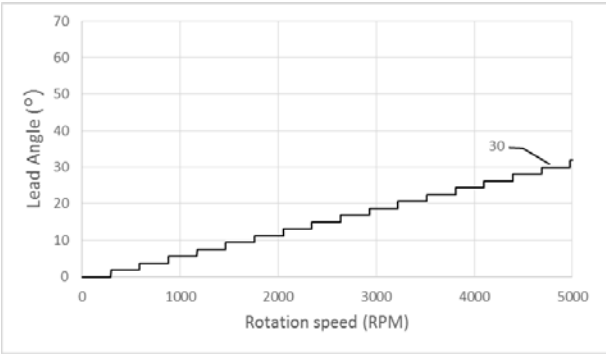
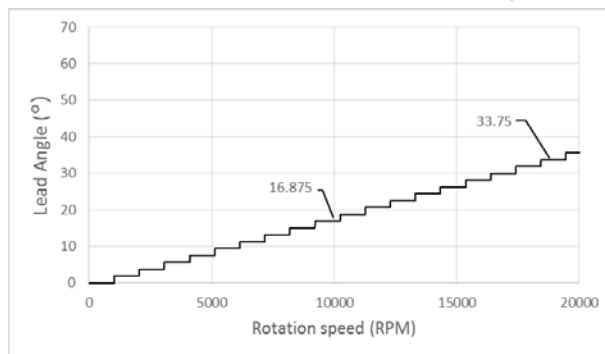


图 2-8 超前角设置示例 LATABLE = 4 (1b00100)



该 IC 具有智能相位控制（InPAC）功能，可以通过比较霍尔信号的零交叉时序与电机电流的零交叉时序来自动优化超前角。

表 2-6 超前角控制设置

LASEL	自动
0	InPAC 使能
1	InPAC 禁止

当 LASEL=0，InPAC 使能。

超前角=InPAC 优化的超前角 + LATABLE 设置的超前角

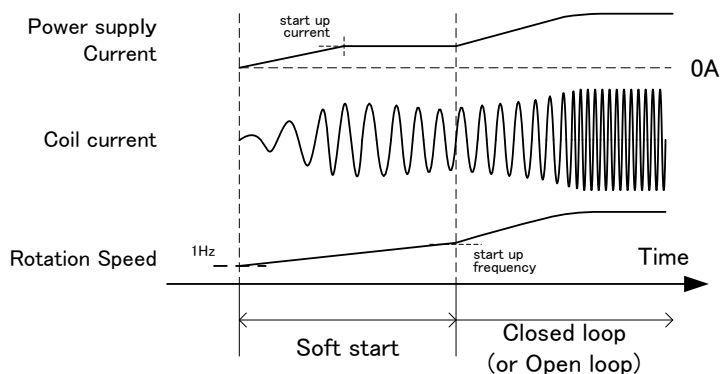
由于电机低速时电流小，很难检测到过零，因此当电机转速低于启动频率时，InPAC 认为最优的超前角为零。

当 LASEL=1，InPAC 被禁止，优化超前角为 0。

2.15.5 软启动

当电机从停止状态启动时，软启动功能会启动，以防止冲击电流的产生。

图 2-9 软启动时序图



软启动会使输出占空比从 0% 逐渐增加，直至输出电流达到启动电流。

转动频率从 1Hz 开始上升。

当转动频率达到切换频率（启动频率）时，软启动完成并切换至闭环速度控制或开环速度控制。换相方式有寄存器设置定义。

软启动中的堵转检测时间可通过寄存器设置进行选择，因此可使用慢启动电机。

表 2-7 软启动下堵转检测时间设置

SS_LOCK	堵转检测时间 (s)
0	TON x 1
1	TON x 5

2.15.6 加速和减速控制

可以通过限制 PWM 占空比来控制电机的加减速速率。

表 2-8 加减速速率

占空比变化限制 (DUTYCHGLIMIT)	每 2.7 毫秒的占空比变化量 ($\Delta/512$)	时间 (秒)从 0% 到 100%
0	N/A (64/8)	0.17
1	2/8	5.53
2	3/8	3.69
3	4/8	2.76
4	6/8	1.84
5	10/8	1.11
6	20/8	0.55
7	56/8	0.20

图 2-10 DUTYCHGLIMIT = 2 的示例

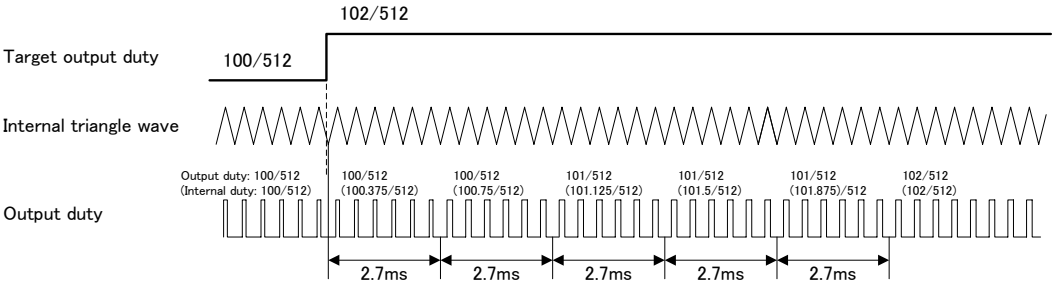


表 2-9 加减速控制

项目	软启动	闭环			开环	轻度制动	反转制动
		加速	稳定	减速			
占空比变化周期	2.7 ms	10.8 或 2.7 ms	2.7 ms		10.8 or 2.7 ms	10.8 or 2.7 ms	10.8 or 2.7 ms
占空比变化量	软启动占空比变化限制	占空比变化限制	由 PI 决定（最大变化量为占空比变化限制）		占空比变化限制	占空比变化限制	占空比变化限制

2.15.7 用于外部 MOSFET 栅极的输出电流

MCD 驱动外部 MOSFET。该集成电路包含六个半桥预驱动器，可驱动高侧和低侧 N 沟道 MOSFET。MOSFET 高侧栅极的电压为典型值 $V_M + 8V$ 。MOSFET 低侧栅极的电压为典型值 8V。寄存器 ISOURCE_SEL、ISINK_SEL 用于设置栅极的驱动电流。

表 2-10 MOSFET 源电流的设置

ISOURCE_SEL [2:0]	Source current (mA)
000	10.0
001	13.9
010	19.3
011	26.8
100	37.3
101	51.8
110	72.0
111	100.0

表 2-11 MOSFET 的吸收电流设置

ISINK_SEL [2:0]	Sink current (mA)
000	20.0
001	27.8
010	38.6
011	53.7
100	74.6
101	103.6
110	143.9
111	200.0

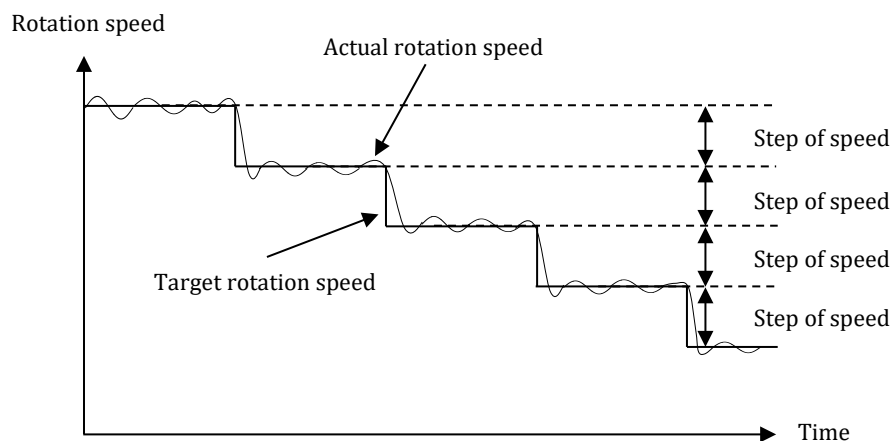
2.15.8 减速步长限制

限制减速步长，避免电机锁死。

表 2-12 速度步长设置

RPMLIMIT[2:0]	速度步长(rpm)
000	无限制
001	512
010	2200
011	3800
100	5400
101	7000
110	8600
111	10240

图 2-11 达到目标速度图



2.16 MCD 输入/输出信号

2.16.1 SPD

SPD 引脚控制电机启动，电机停止，和转动速度。
可通过寄存器配置 PWM 占空比信号输入或模拟电压信号输入。此外，信号的极性也可通过寄存器进行配置。

表 2-13 SPD 极性

	正逻辑 (默认)	负逻辑
模拟电压输入	VVSP(L): SPD 命令 = 0 (0%) VVSP(H): SPD 命令 = 512(100%)	VVSP(L): SPD 命令 = 512 (100%) VVSP(H): SPD 命令 = 0 (0%)
PWM 占空比输入	H 有效	L 有效(注 1)

注 1:输入信号的极性在 IC 内部反转，反转后的信号用作正逻辑 SPD。

在模拟电压输入的情况下，在 VVSP (L) 至 VVSP (H) 的电压范围内，分辨率为 9 位。
在 PWM 占空比输入的情况下，其频率范围为 1 kHz 至 100 kHz。当频率范围为 1 kHz 至 20 kHz 时，分辨率为 9 位；当频率为 20 kHz 及以上时，分辨率会降低。例如，频率为 40 kHz 时，分辨率为 8 位；频率为 100 kHz 时，分辨率则为 7 位。
此外，SPD 引脚还可用作串行接口的时钟输入引脚（用于 SCK 信号）。

2.16.2 DIR

DIR 引脚控制电机的转动方向，包括正转（CW）和反转（CCW）。
DIR 引脚的极性与转动方向的对应关系可通过寄存器进行配置。

表 2-14 寄存器和 DIR 的关系

寄存器 (DIR)	DIR 引脚	转动方向
0	L	CW
	H	CCW
1	L	CCW
	H	CW

2.16.3 ALERT

ALERT 引脚为漏极开路型输出引脚。当检测到异常状态（过流、过热、电机堵转或电荷泵欠压）时，该引脚输出低电平信号。

此外，当串行接口为 3 线制时，该引脚还可用作串行接口的数据输出引脚（用于 SDO 信号）。若串行接口为 2 线制，则 ALERT 引脚仅输出 ALERT 信号。

当通过 STARTRPM 设置的启动转速在 10 秒内持续为下表所述数值时，意味着低速的故障报警将被激活。当转速达到 STARTRPM 的 70% 以上时，故障报警将被解除。

表 2-15 低速(故障报警)检测条件

开始转动速度设置	检测阈值
STARTRPM \geq 1000rpm	STARTRPM \times 50%
700rpm \geq STARTRPM $>$ 1000rpm	STARTRPM – 500rpm
288rpm \geq STARTRPM $>$ 700rpm	200rpm
STARTRPM $<$ 288 rpm	不检测

ALERT 引脚信号如下表定义

表 2-16 寄存器设置 vs FG 和 ALERT

寄存器			FG 输出信号(注 1)		ALERT 输出信号 (注 2)	
RDSEL	ALRMSEL	ALERTINV	信号	极性	信号	极性
0	0	0	FG	—	堵转 / 电荷泵低压/ ISD / TSD	L
0	0	1	FG	—	堵转 / 电荷泵低压/ ISD / TSD	H
0	1	0	FG	—	低速(故障报警)/ 电荷泵低压/ ISD / TSD(Note3)	L
0	1	1	FG	—	低速(故障报警) 电荷泵低压/ ISD / TSD(Note3)	H
1	0	0	Lock	L	堵转 / 电荷泵低压/ ISD / TSD	L
1	0	1	Lock	L	堵转 / 电荷泵低压/ ISD / TSD	H
1	1	0	低速(故障报警)	L	堵转 / 电荷泵低压/ ISD / TSD(Note3)	L
1	1	1	低速(故障报警)	L	堵转 / 电荷泵低压/ ISD / TSD(Note3)	H

注 1：当 FG 引脚信号为堵转状态或低速(故障报警)时，其极性始终为“L”，信号电平为“L”。上电时或从待机(STBY)模式重启时，FG 引脚会在 3 毫秒内输出“L”。

注 2：当 REVALERT 设置为“1”时，在检测到反向旋转时会输出 ALERT 信号。

注 3：低速（故障报警）/ 电荷泵欠压 / ISD/TSD（注 3）会在故障发生后立即出现。

2.16.4 HP, HM

HP 和 HM 引脚是霍尔信号输入脚。
在使用霍尔元件的情况下，请输入具有以下特性的信号。I

图 2-12 霍尔信号波形

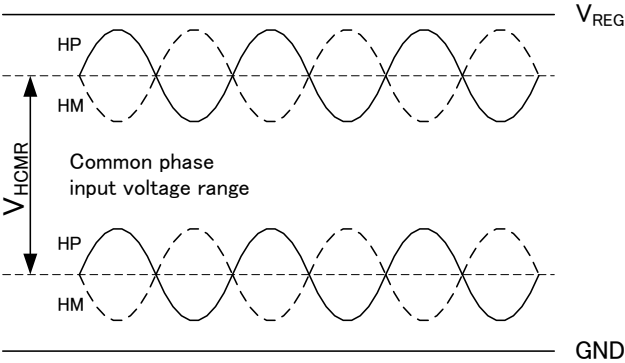
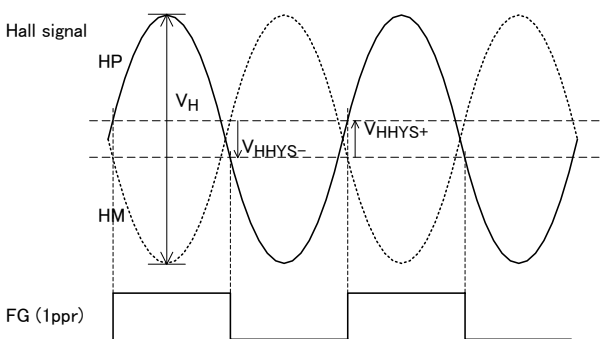


图 2-13 Hall 和 FG 信号波形



在使用霍尔 IC 的情况下，霍尔信号必须输入至 HP 引脚。HM 引脚的电压应保持固定。
默认情况下，请对齐霍尔传感器，使霍尔信号与感应电压之间的关系符合以下图表所示。

图 2-14 CW 时霍尔信号与感应电压的波形

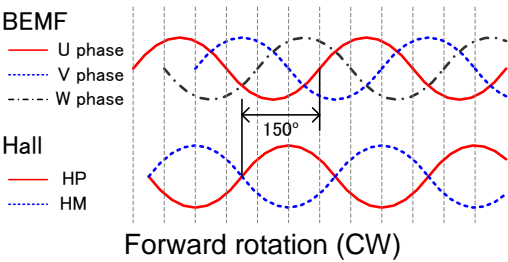
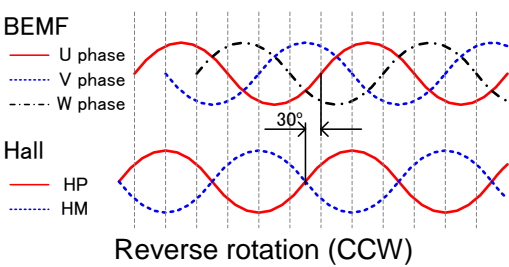
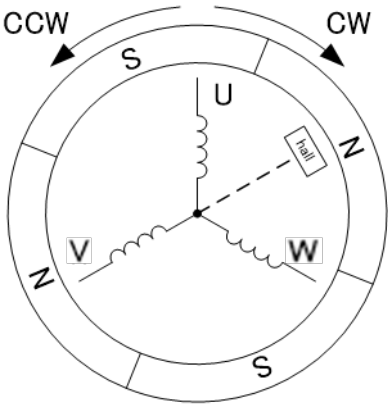


图 2-15 CCW 时霍尔信号与感应电压的波形



下图是霍尔位置的示例

图 2-16 霍尔元件默认位置的示例



2.16.5 FG

FG 引脚为漏极开路型输出引脚。它输出从霍尔信号中获取的转速信号。根据寄存器设置，当检测到电机堵转时，FG 引脚还可输出 RDO 信号。在检测到电机堵转时，RDO 信号为低电平。

此外，FG 引脚还可用作串行接口的数据输入或输入 / 输出引脚（用于 SDI 或 SIO 信号）。

FG 信号可选择 1ppr（每转脉冲数）、3ppr、2.4ppr、0.5ppr。

下表显示了电机每转 1 圈的 FG 脉冲数。

表 2-17 FG 信号和每个电机周期输出脉冲数的关系

FGSEL [2:0]	FG 信号设置	电机极数				
		2 极	4 极	6 极	8 极	10 极
000	1 ppr	1	2	3	4	5
001	2/3 ppr	2/3	4/3	2	8/3	10/3
010	1/2 ppr	0.5	1	1.5	2	2.5
011	2 ppr	2	4	6	8	10
100	3 ppr	3	6	9	12	15
101	2.4 ppr	2.4	4.8	7.2	9.6	12
110	1/3 ppr	1/3	2/3	1	4/3	5/3
111	未使用					

注: FG 引脚在霍尔信号频率为 1Hz 及以上时输出信号。

当霍尔信号频率低于 1Hz 时，FG 信号固定为高阻态（Hi-Z）。

注: 当 FG 信号设置为 1ppr 时，会输出与霍尔信号同步的信号。

当 FG 信号设置为其他模式时，会输出内部处理后的结果。

当串行接口为 3 线制时，FG 引脚还可用作串行接口的数据输入引脚（用于 SDI 信号）。若串行接口为 2 线制，FG 引脚则可用作串行接口的数据输入 / 输出引脚（用于 SIO 信号）。

2.16.6 BRAKE

BRAKE 引脚用于控制电机制动功能。MCD 有几种制动功能，包括电机关闭、短路制动、反向制动、轻度制动。

表 2-18 制动功能设置

BRAKE 引脚	寄存器		电机状态
	BRK_INV	BRK_MODE [1:0]	
L	0: 正极性	忽略	无制动
L	1: 负极性	00	无制动
L	1: 负极性	01	短路制动
L	1: 负极性	10	反转制动
L	1: 负极性	11	轻度制动
H	0: 正极性	00	无制动
H	0: 正极性	01	短路制动
H	0: 正极性	10	反转制动
H	0: 正极性	11	轻度制动
H	1: 负极性	忽略	无制动

表 2-19 反转制动期间堵转检测设置

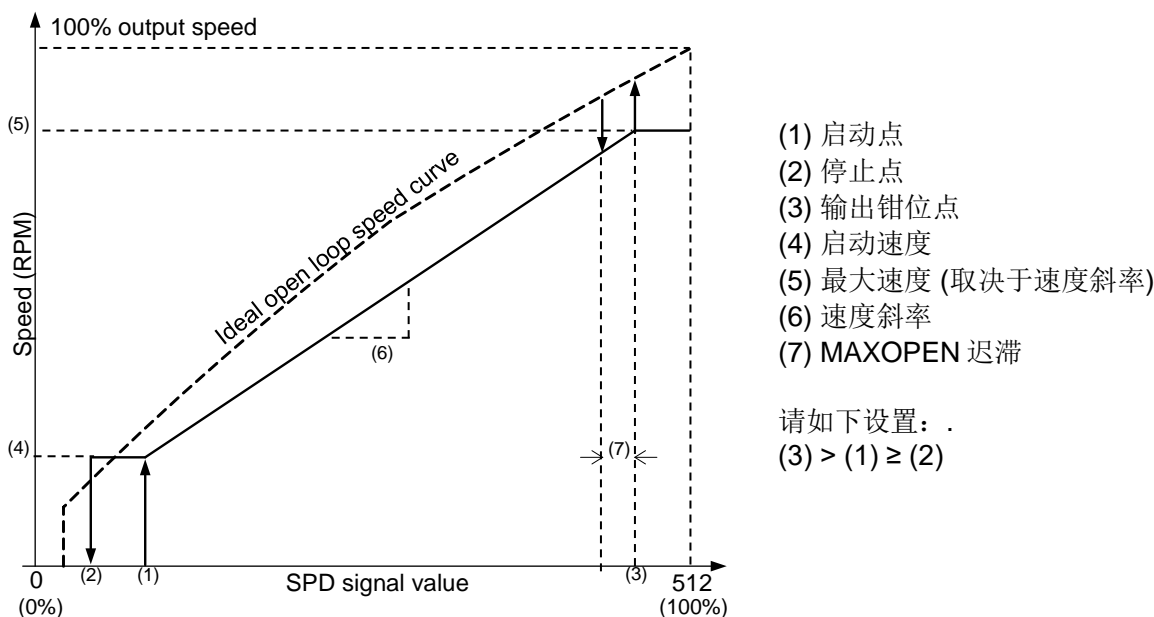
上电后的驱动状态	BRAKEALT	ALRMSEL	ALERT 引脚标志输出
短路制动	忽略	忽略	电荷泵低压/ ISD / TSD
反转制动	0	0	电荷泵低压/ ISD / TSD
反转制动	1	0	Lock /电荷泵低压/ ISD / TSD
反转制动	忽略	1	电荷泵低压/ ISD / TSD
轻度制动	忽略	忽略	电荷泵低压/ ISD / TSD

2.17 MCD 速度控制

2.17.1 闭环控制

闭环速度控制的基本速度曲线（SPD 信号值与转速之间的关系）如下

图 2-17 闭环控制中的速度斜率示例



(1) 启动点:

当 SPD 信号值超过启动阈值时，输出被使能。该阈值范围为 0（0%）至 255（49.8%），分辨率为 0.2%，由 8 位寄存器 STARTDUTY 进行设置。

$$\text{使能输出的 SPD 占空比 (\%)} = 100 \times \text{STARTDUTY} / 512$$

(2) 停止点:

当 SPD 信号值降至停止阈值时，输出被禁止。该阈值范围为 0（0%）至 254（49.6%），分辨率为 0.4%，由 7 位寄存器 STOPDUTY 进行设置。

$$\text{禁止输出的 SPD 占空比 (\%)} = 200 \times \text{STOPDUTY} / 512$$

(3) 输出钳位点和 (7) MAXOPEN 迟滞:

当 MAXDUTY = 0 时：当 SPD 信号值超过输出钳位阈值时，转速将被固定。该阈值范围为 257（50.2%）至 512（100%），分辨率为 0.2%，由 8 位寄存器 MAXDUTY 设置。

$$\text{钳位输出的 SPD 占空比 (\%)} = 100 \times (257 + \text{MAXDUTY}) / 512$$

当 MAXOPEN = 1 时：当 SPD 信号值超过输出钳位阈值时，控制将切换至开环速度控制。开环速度控制期间的输出占空比与 SPD 信号值相对应。使控制切换回闭环速度控制的 SPD 信号值滞后范围为 2（0.4%）至 32（6.25%），分辨率为 0.4%，由 4 位寄存器 MAXDUTYHYS 设置。

$$\text{SPD 占空比滞后 (\%)} = 200 \times (\text{MAXDUTYHYS} + 1) / 512$$

(4) 启动速度:

启动时的最低转速由 12 位寄存器 STARTRPM 设置。设置范围为 0 至 4095 RPM，分辨率为 1 RPM。

$$\text{启动转速 (RPM)} = \text{STARTRPM}$$

(5) 最大速度和 (6)速度斜率:

最大速度取决于速度斜率，该斜率由寄存器 SPEEDSLOP 设置。这是一个 14 位寄存器。

$$\text{SPEEDSLOP} = 64 \times (\text{最大速度} - \text{启动速度}) / (\text{MAXDUTY} + 257 - \text{STARTDUTY})$$

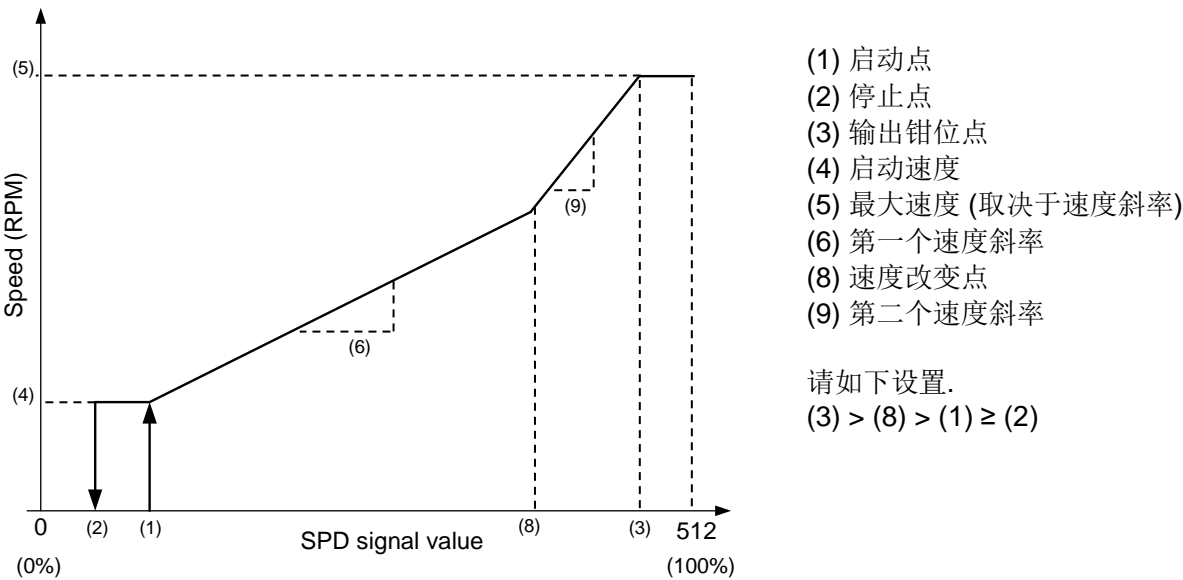
MAXOPEN、NOSTOP 和 MAXOFF 寄存器的配置决定了当 SPD 信号值等于或低于启动（输出使能）点时的行为。

表 2-20 转动行为(SPD 信号值 ≤ 启动点)

MAXOPEN	NOSTOP	MAXOFF	目标速度		
			SPD =0 %	0 % < SPD ≤ 启动点	停止点 < SPD ≤ 启动点
0	0	0	0	0	占空比向上: 0 占空比向下: 启动速度
	0	1	最大速度	0	占空比向上: 0 占空比向下: 启动速度
	1	0	启动速度	启动速度	启动速度
	1	1	最大速度	最大速度	启动速度
1	0	0	0	0	占空比向上: 0 占空比向下: 启动速度
	0	1	100 %输出	0	占空比向上: 0 占空比向下: 启动速度
	1	0	启动速度	启动速度	启动速度
	1	1	100 % 输出	100 %输出	启动速度

可以在速度曲线上添加一个速度变化点。

图 2-18 闭环速度控制下速度斜率示例



(增加速度变化点的情况)

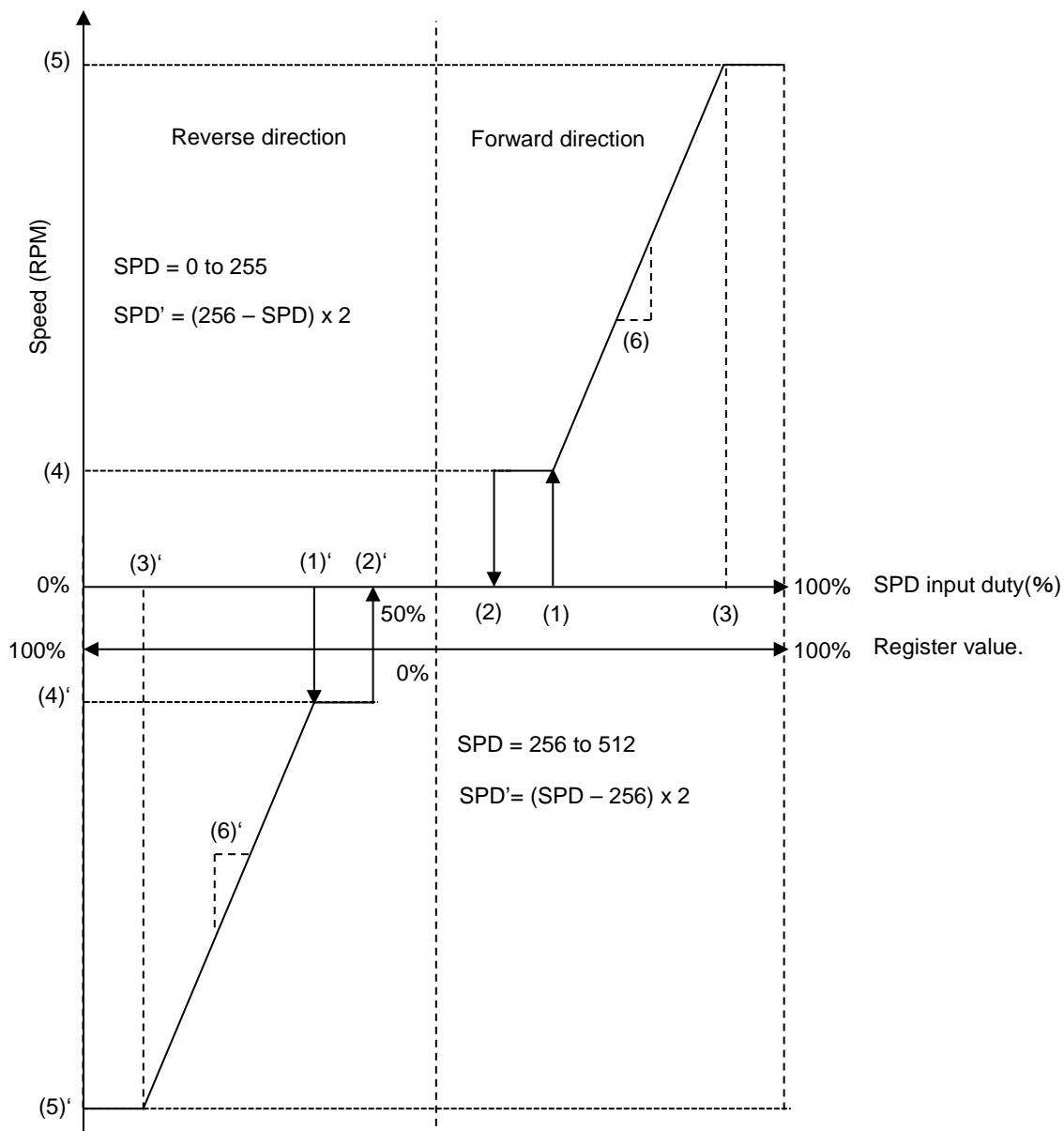
(8) 速度变化点:
变速点的 SPD 信号值范围为 0 (0.4%) 至 510 (99.6%)，分辨率为 0.4%。该值通过 8 位寄存器 CHANGEDUTY 进行设置。
变速点的 SPD 占空比 (%) = $200 \times \text{CHANGEDUTY} / 512$
若不使用变速点，将 CHANGEDUTY 设置为 0 即可。

(9) 第二个速度斜率:
经过变速点后，寄存器 SPEEDSLOP2 用于设置速度斜率。

当 DIR50=1 时，电机的转动方向由 SPD 信号的占空比控制。

当 SPD 占空比为 50% 或以上时，电机正向旋转；当 SPD 占空比低于 50% 时，电机反向旋转。

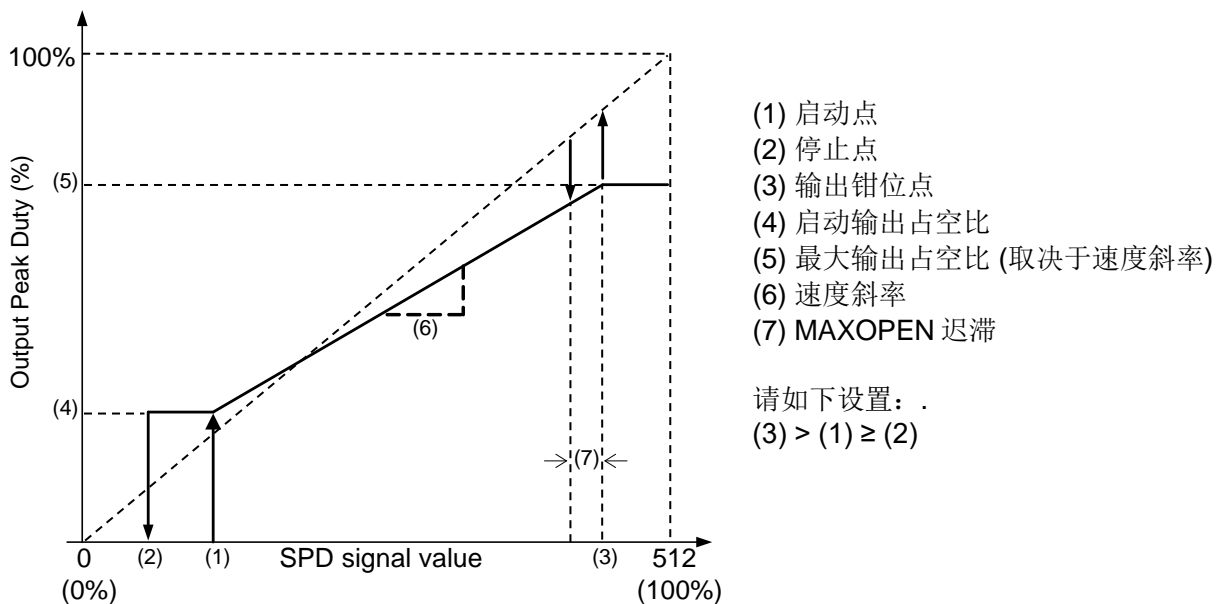
图 2-19 闭环速度控制速度斜率示例(当 DIR50=1)



2.17.2 开环控制

开环速度控制的基本速度曲线（SPD 信号值与输出占空比之间的关系）如下。

图 2-20 开环速度控制的速度曲线示例



(1) 启动点:

当 SPD 信号值超过启动阈值时，输出被使能。该阈值范围为 0（0%）至 255（49.8%），分辨率为 0.2%，通过 8 位寄存器 STARTDUTY 进行设置。

$$\text{使能输出的 SPD 占空比 (\%)} = 100 \times \text{STARTDUTY} / 512$$

(2) 停止点:

当 SPD 信号值降至停止阈值时，输出被禁用。该阈值范围为 0（0%）至 254（49.6%），分辨率为 0.4%，通过 7 位寄存器 STOPDUTY 进行设置。

$$\text{禁用输出的 SPD 占空比 (\%)} = 200 \times \text{STOPDUTY} / 512$$

(3) 输出钳位点和(7) MAXOPEN 迟滞:

当 MAXDUTY = 0 时：若 SPD 信号值超过输出钳位阈值，输出占空比将被固定。该阈值范围为 257（50.2%）至 512（100%），分辨率为 0.2%，由 8 位寄存器 MAXDUTY 进行设置。

$$\text{SPD 占空比钳位输出 (\%)} = 100 \times (257 + \text{MAXDUTY}) / 512$$

当 MAXOPEN = 1 时：若 SPD 信号值超过输出钳位阈值，输出占空比将与 SPD 信号值相对应。使输出回到原始速度曲线的 SPD 信号值滞后范围为 2（0.4%）至 32（6.25%），分辨率为 0.4%，由 4 位寄存器 MAXDUTYHYS 进行设置。

$$\text{SPD 占空比滞后 (\%)} = 200 \times (\text{MAXDUTYHYS} + 1) / 512$$

(4) 启动输出占空比:

启动时的最小输出占空比由 12 位寄存器 STARTRPM 的高 8 位设置。设置范围为 0（0%）至 255（49.8%），分辨率为 0.2%。

$$\text{启动输出占空比 (\%)} = 100 \times \text{STARTRPM}[11:4] / 512$$

(5) 最大输出占空比和 (6) 速度斜率:

最大输出占空比取决于速度斜率，该斜率由 14 位寄存器 SPEEDSLOP 设置。

$$\text{SPEEDSLOP} = 219 \times (\text{最大输出占空比 (\%)} - \text{启动输出占空比 (\%)}) / (\text{MAXDUTY} + 257 - \text{STARTDUTY}) / 100$$

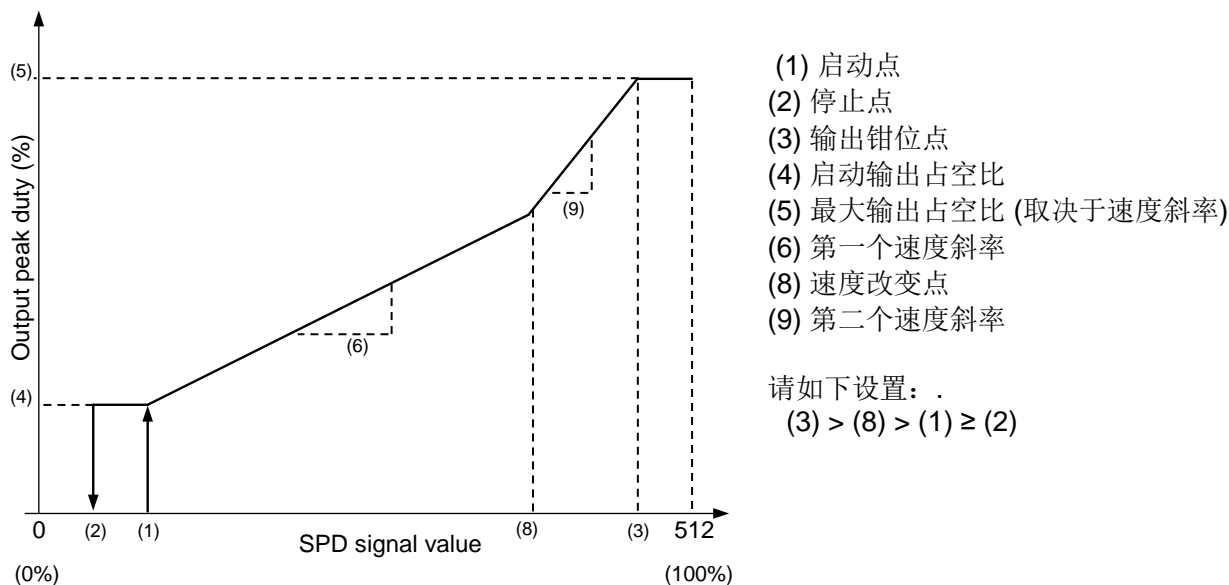
MAXOPEN、NOSTOP 和 MAXOFF 寄存器的配置决定了 SPD 信号值等于或小于启动（输出使能）点时的行为。

表 2-21 转动行为(SPD 信号值 ≤ 启动点)

MAXOPEN	NOSTOP	MAXOFF	输出占空比		
			SPD = 0 %	0 % < SPD ≤ 启动点	停止点 < SPD ≤ 启动点
0	0	0	0	0	占空比向上: 0 占空比向下: 启动时输出
	0	1	最大输出	0	占空比向上: 0 占空比向下: 启动时输出
	1	0	启动时输出	启动时输出	启动时输出
	1	1	最大输出	最大输出	启动时输出
1	0	0	0	0	占空比向上: 0 占空比向下: 启动时输出
	0	1	100 % 输出	0	占空比向上: 0 占空比向下: 启动时输出
	1	0	启动时输出	启动时输出	启动时输出
	1	1	100 % 输出	100 % 输出	启动时输出

可以在速度曲线上添加一个速度变化点。可以在速度曲线上添加一个速度变化点。

图 2-21 开环速度控制速度斜率示例



(增加速度变化点的情况)

(8) 速度变化点:

变速点的 SPD 信号值范围为 0 (0.4%) 至 510 (99.6%)，分辨率为 0.4%。该值通过 8 位寄存器 CHANGEDUTY 进行设置。

$$\text{变速点的 SPD 占空比 (\%)} = 200 \times \text{CHANGEDUTY} / 512$$

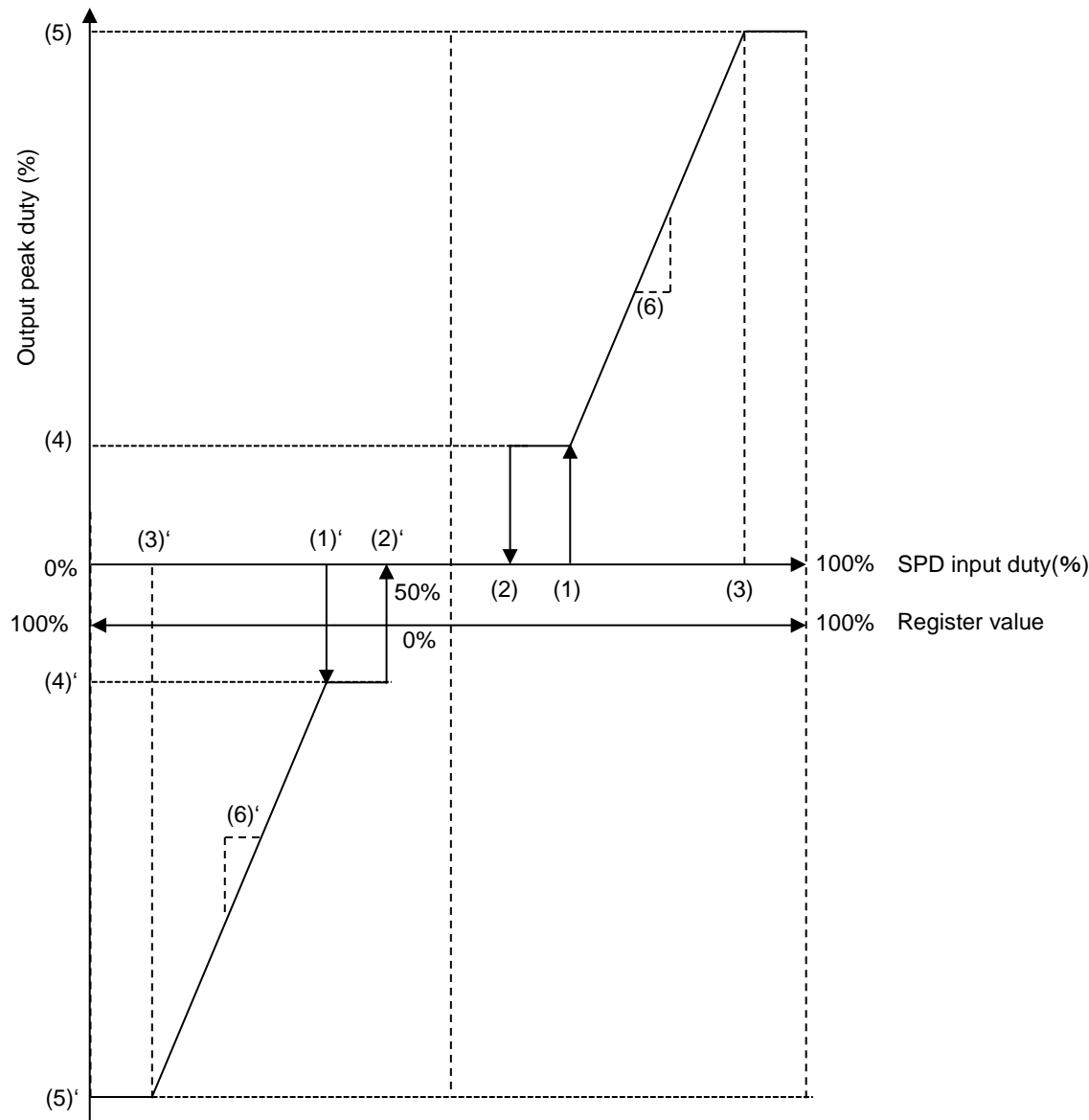
若不使用变速点，将 CHANGEDUTY 设置为 0 即可。

(9) 第二个速度斜率:

经过变速点后，寄存器 SPEEDSLOP2 用于设置速度斜率。

当 DIR50=1 时，电机的转动方向由 SPD 信号的占空比控制。
当 SPD 占空比为 50% 或以上时，电机正向旋转；当 SPD 占空比低于 50% 时，电机反向旋转。

图 2-22 开环速度控制速度斜率示例 (当 DIR50=1)



2.17.3 使用 MCU 开/闭环控制

基于 MCD 开环控制，MCU 可通过“MA853 Motor Studio”支持更多变速点，如图 2-23 所示。
MCU 检测 SPD 信号，并通过曲线表将输入占空比转换为输出占空比。该曲线表可通过 “MA853 Motor Studio” 设置到 MCU 中。此外，MCU 配备有 ADC（模数转换器），用于测量电源电压，以实现过压保护（OVP）和欠压保护（UVP）。
基于 MCD 闭环控制，MCU 仅需设置过压保护 / 欠压保护以及堵转保护（RBlock）功能，如图 2-24 所示。

图 2-23 通过 MCU 实现的多变速点开环速度控制

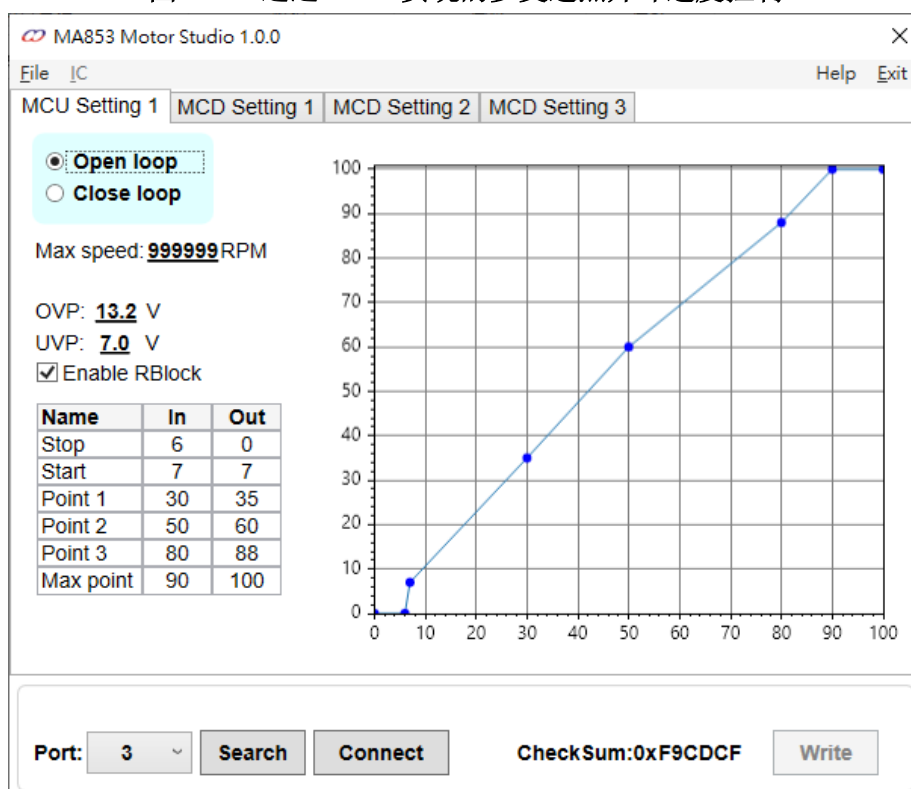
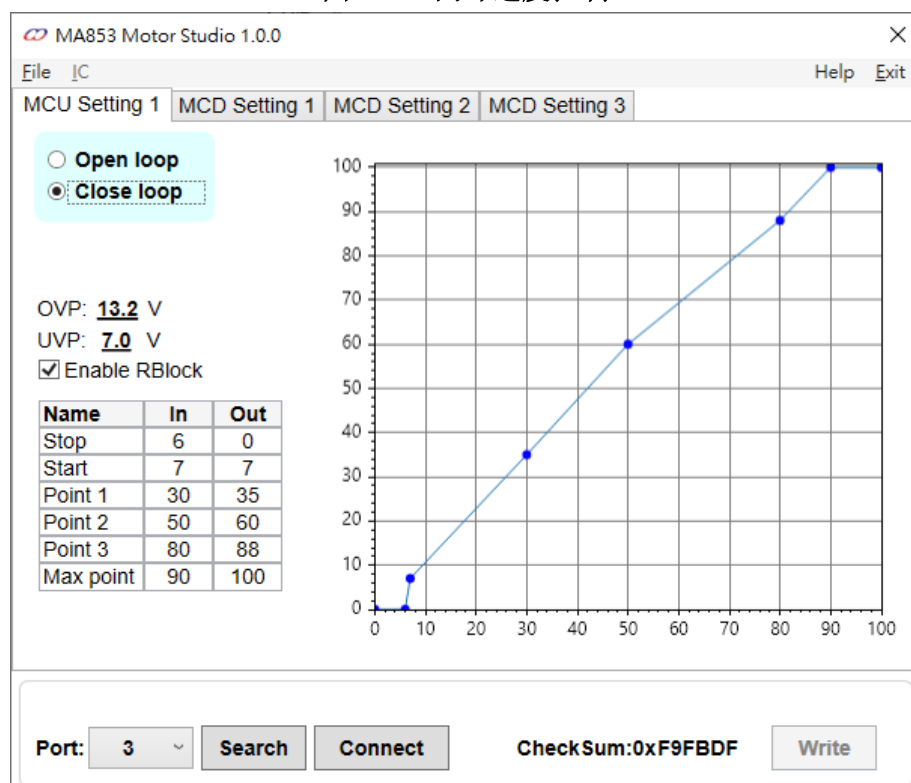
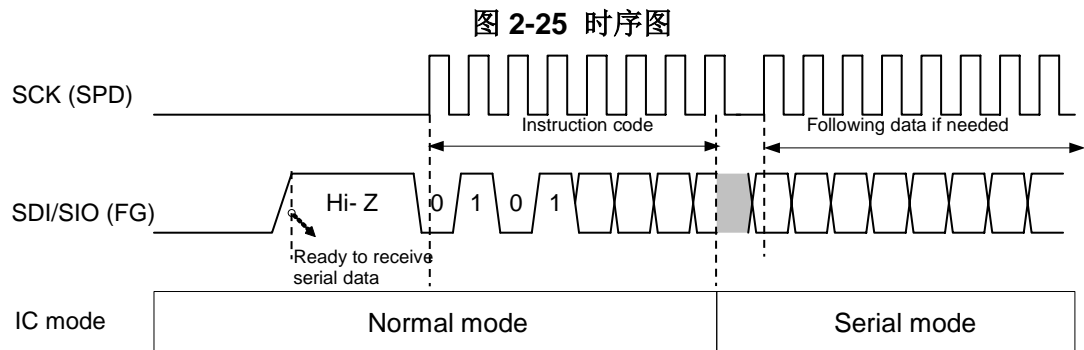


图 2-24 闭环速度控制



2.18 MCD 串行 I/F 和 NVM

内部寄存器和非易失性存储器（NVM）的数据可通过串行接口进行配置。
当 FG 引脚为高阻态（Hi-Z）时，可以接收串行指令。集成电路在接收到指令代码后进入串行模式。在此模式下，电机输出停止，且 FG 引脚固定为高阻态。



输入指令代码及后续数据（如有需要）后：
若状态寄存器的 ENB 为“0”，集成电路将返回正常模式。
若状态寄存器的 ENB 为“1”，集成电路将保持在串行模式。

2.18.1 串行命令

表 2-22 串行命令(指令代码)

命令	代码	描述	后续数据
SR_READ	010 01 001	读状态寄存器	8 位数据输出
SR_WRITE	010 01 010	写状态寄存器	8 位数据输入
REG_READ	010 10 001	读普通寄存器	8 位地址输入+ 16 位数据输出
REG_WRITE	010 10 010	写普通寄存器	8 位地址输入+ 16 位数据输入
NVM_LOAD	010 11 001	加载 NVM 数据到普通寄存器	无
NVM_SAVE	010 11 010	存储普通寄存器的数据到 NVM	无
NVM_ABORT	010 11 100	强制中止 NVM 写流程	无

2.18.2 状态寄存器

表 2-23 状态寄存器 (SR)

位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
—	—	—	CAL_ERR	NVM_WR	WIRE	ENB	BUSY

名称	描述	详细说明
BUSY	寄存器处理状态	BUSY=0: 待机, BUSY=1: 正在处理 (REG_READ, REG_WRITE, NVM_LOAD, NVM_SAVE, NVM_COPY)
ENB	串行命令使能设置	ENB=0: 普通模式(仅接收 SR_READ SR_WRITE) ENB=1: 串行模式(接收所有命令)
WIRE	串行通信模式设置	WIRE=0: 3 线模式 (SCK=SPD, SDI=FG, 并且 SDO=ALERT) WIRE=1: 2 线模式 (SCK=SPD 和 SDIO=FG)
NVM_WR	NVM 模式设置	NVM_WR=0: 使能读,禁止写 NVM_WR=1: 禁止读,使能写

CAL_ERR	霍尔定位检测结果	CAL_ERR=0: 成功 CAL_ERR=1: 失败
---------	----------	--------------------------------

2.18.3 寄存器映射表

表 2-24 寄存器映射表

地址	位	名称	描述	默认
0	15:0	USERID [15:0]	-	0
1	15	NOSTOP	不停模式 (0:禁止, 1:使能)	0
	14:8	STOPDUTY [6:0]	停止占空比	0
	7:0	STARTDUTY [7:0]	启动占空比	0
2	15:8	CHANGEDUTY [7:0]	速度变化点占空比	0
	7:0	MAXDUTY [7:0]	最大占空比	0
3	15:4	STARTRPM [11:0]	启动运转速度	0
	3:0	MAXDUTYHYS [3:0]	从开环到闭环速度控制的恢复滞后	0
4	15:2	SPEEDSLOPE [13:0]	速度斜率	0
	1	MAXOPEN	当 SPD 信号值超过阈值时, 切换至开环速度控制(0: 禁止, 1:使能)	0
	0	MAXOFF	当 SPD 信号值等于或小于启动点时, 以全速旋转。(0: 禁止, 1:使能)	0
5	15:2	SPEEDSLOPE2[13:0]	经过变速点后的速度斜率	0
	1	REVALERT	反转检测中的 ALERT 输出	0
	0	OPENLOOP	OPEN LOOP/CLOSEDLOOP (0: 闭环, 1: 开环)	0
6	15	KiX	将 Ki 乘以 8 (0: x1, 1: x8)	0
	14:8	Ki [6:0]	KP (0 到 127)	0
	7	KpX	将 KP 乘以 8 (0: x1, 1: x8)	0
	6:0	Kp [6:0]	KI (0 到 127)	0
7	15	STBY	待机模式 (0: 禁止, 1:使能)	0
	14	DIR	DIR 引脚极性和转动方向的关系 (0:正向, 1:反向)	0
	13:11	POLEPAIR [2:0]	电机极对数	0
	10:9	MAXSPEED [1:0]	最大转速	0
	8	HALLINV	霍尔信号极性转换 (0: 正, 1:负)	0
	7:6	HALLPOS [1:0]	霍尔对齐扇区	0
	5:0	HALLOFFSET [5:0]	霍尔定位偏移	0
8	15	RDSEL	FG 引脚输出信号选择 pin (0: FG 信号, 1: RDO 信号或报警信号)	0
	14:12	FGSEL [2:0]	FG 信号类型设置	0
	11	SPDSEL	SPD 命令类型设置 (0: 模拟电压输入, 1: PWM 占空比输入)	0
	10	SPDINV	SPD 信号极性转换 (0:正, 1:负)	0
	9	REVBRAKE	反转启动 (0: 禁止, 1:使能)	0
	8	150DRV	150° 换相 (0:弦波驱动, 1:150°换相)	0
	7	ISDLATCH	ISD 锁死(0: 禁止, 1:使能)	0
	6:5	OCPMASK [1:0]	电流限制的屏蔽时间	0
	4:3	OCPHYS [1:0]	电流限制设置	0
	2:0	PWMSEL [2:0]	PWM 输出频率设置	0

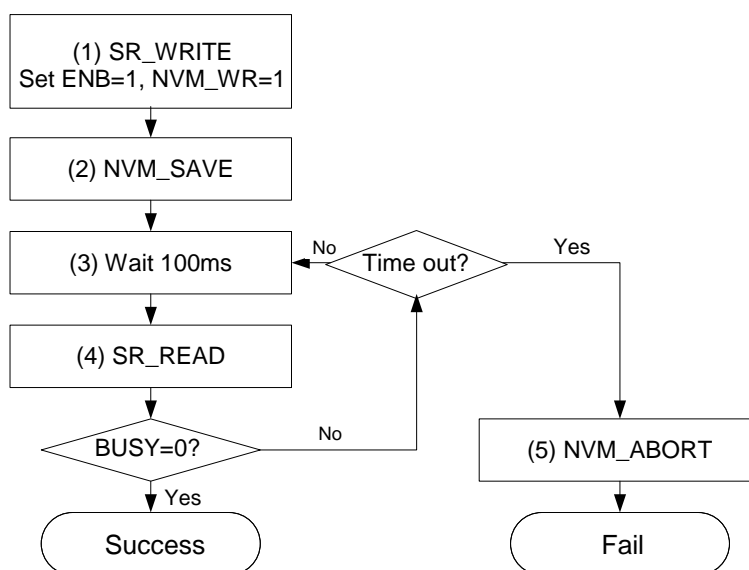
地址	位	名称	描述	默认
9	15	TON	堵转侦测时间	0
	14	TOFF	堵转恢复重启时间	0
	13	LOCKDIS	禁止堵转检测	0
	12:10	DUTYCHGLIMIT [2:0]	占空比变化限制 t	0
	9:8	STARTFREQ [1:0]	启动切换频率	0
	7:5	STARTCURRENT [2:0]	启动电流限制	0
	4:0	LATABLE [4:0]	超前角表	0
10	15	LASEL	超前角度选择	0
	14	BRK_360_SEL	0: 轻度制动期间 180°复位, 1:轻度制动期间 360°复位	0
	13	OCPCIS	禁止电流限制(0: OCP 使能, 1: OCP 禁止)	0
	12:11	SS_ADD_SEL [1:0]	软启动电流 (OCP × 0%, 30%, 40%, 50%)	0
	10:9	SS_UP_SEL [1:0]	软启动电流递增量(OCP * +1%, +2%, +5%, +10%)	0
	8:6	SS_DUTYCHGLIMIT [2:0]	软启动阶段的占空比变化限制(等同于 DUTYCHGLIMIT)	0
	5	OC_LEVEL	过流限制参考电压 (0: 0.25V, 1: 0.125V)	0
	4	DUTY_UP_TIME	占空比变化周期 (0:每 2.7ms, 1: 每 10.9ms)	0
	3	ISD_LEVEL	过流保护参考电压 (0: 1.0V, 1: 0.5V)	0
	2:0	RPMLIMIT [2:0]	转速变化的步长限制 (无限制, 512rpm, 2200rpm, 3800rpm, 5400rpm, 7000rpm, 8600rpm, 10240rpm)	0
11	15:14	BRK_MODE [1:0]	制动设置 (无制动, 短路制动, 反转制动, 轻度制动)	0
	13	BRK_INV	BRAKE 引脚极性(0:正, 1:负)	0
	12:10	WAIT_TIME [2:0]	上电后等待时间 (0s, 1s, 2s, 3s, 4s, 5s, 6s, 7s)	0
	9:8	WAIT_MODE [1:0]	上电后输出状态 (无制动, 短路制动, 反转制动, 轻度制动)	0
	7	WAIT_CON	上电后经过一定时间的输出状态(0: 上电后经过 WAIT_TIME 时间, 制动关闭; 1: 上电后经过 WAIT_TIME 时间, 保持由 WAIT_MODE 设置的制动状态)	0
	6	LOCK_BRK	堵转保护短路制动设置 (0: 关闭, 1: 短路制动)	0
	5	ALRMSEL	ALERT 输出设置 (FG/堵转/低速 (故障报警))	0
	4	ALERTINV	ALERT 引脚极性(0: L 时故障, 1: H 时故障)	0
	3	IND_SEL	DC 励磁 ON/OFF (0: 禁止, 1: 使能)	0
	2	SS_LOCK	软启动堵转检测	0
	1	ALARM_LAT_SEL	0: 无扭矩指令 / 制动设置时解除警报 1: 即使无扭矩指令 / 制动设置, 仍保持警报状态	0
	0	ISD_MASK	ISD 屏蔽设置 (0:使能, 1:禁止)	0
12	15:13	ISOURCE_SEL [2:0]	高侧/低侧源电流	0
	12:10	ISINK_SEL [2:0]	高侧/低侧吸电流	0
	9:8	DEADTIME [1:0]	死区时间(200ns 500ns 1μs 1.5μs)	0
	7	DIR50	DIR50 信号(0:禁止, 1:使能)	0
	6:5	RS_SEL [1:0]	OC 引脚输入滤波(无, 200kHz, 100kHz, 50kHz)	0
	4	ANTITHROUGH	死区自动调整(0: 自动 1: 手动)	0
	3:2	INPACEDGE	—	0
	1	INPACAPPLY	—	0
	0	BRAKEALT	反转制动时堵转检测设置	0

地址	位	名称	描述	默认
13	15:6	Trq_duty [9:0]	SPD 命令	0
	5	UNUSED	忽略	0
	4:3	Hall_off_Freq [1:0]	霍尔定位检测, 强制转动的频率	0
	2:1	Hall_cal_Freq [1:0]	霍尔定位检测, 启动时的检测频率	0
	0	Hall_cal	霍尔定位检测使能	0

2.18.4 写非易失性存储器 (NVM)的流程图

写 NVM 流程图如下。

图 2-26 NVM 写流程图



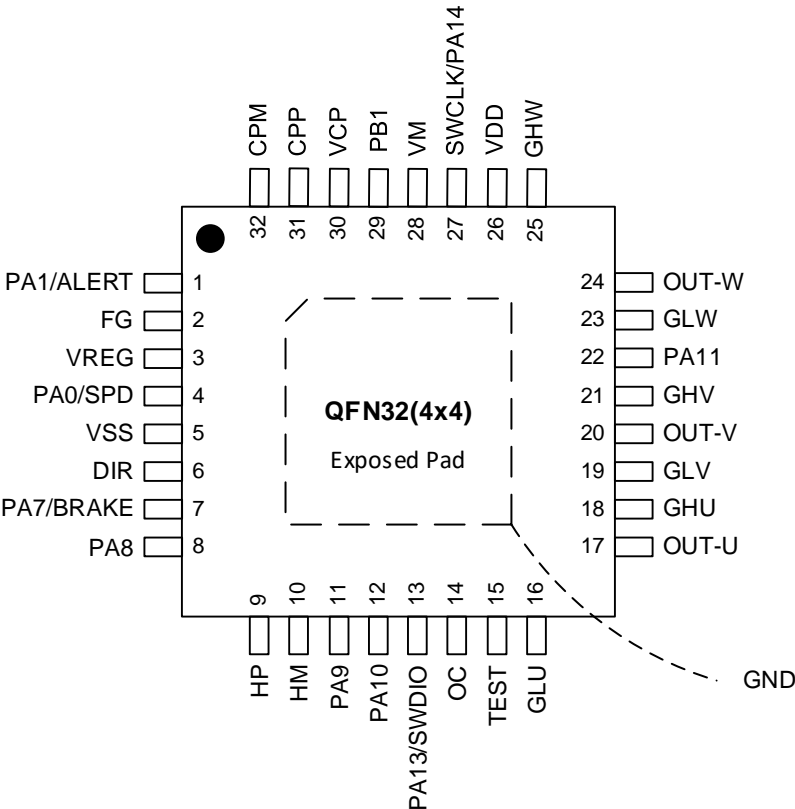
写入时间可能会根据运行条件而延长。但是，如果状态寄存器的 **BUSY** 位在 1.3 秒内未返回 0，则视为写入错误。请使用 **NVM_ABORT** 命令强制终止写入过程。

NVM 写入过程完成后，务必将 **NVM_WR** 设置恢复为 0。

3 引脚分布和功能分配

3.1 QFN32 引脚分布

图 3-1 QFN32 引脚分布图



3.2 引脚功能分配

表 3-1 引脚功能分配表

QFN32	MCU/MCD	名称	类型 ⁽¹⁾	I/O 电平 ⁽²⁾	额外功能	描述
1	MCU	PA1	I/O	TC	-	需要改变为输出功能
	MCD	ALERT	OD	-	-	报警信号输出引脚, 串行 I/F 数据输出引脚
2	MCD	FG	OD	-	-	转速信号输出引脚, 串行 I/F 数据 I/O 引脚
3	MCD	VREG	S	-	-	5V 参考电压输出引脚
4	MCU	PA0	I/O	-	-	需要改变为 AF2 PWM 功能
	MCD	SPD ⁽⁴⁾	I	-	-	速度命令输入引脚, 串行 I/F 时钟输入引脚
5	MCU	VSS	S	-	-	MCU 地
6	MCD	DIR	I	-	-	转动方向输入引脚 (下拉 50 kΩ)
7	MCU	PA7	I/O	TC	-	需要改变为输出功能
	MCD	BRAKE	I	-	-	制动命令输入引脚 (下拉 50kΩ)
8	MCU	PA8	I/O	TC	-	需要改变为 AF4 捕获功能
9	MCD	HP	I	-	-	霍尔信号输入(+)引脚
10	MCD	HM	I	-	-	霍尔信号输入(-)引脚
11	MCU	PA9	I/O	TC	-	需要改变为 AF3 捕获功能
12	MCU	PA10	I/O	TC	-	需要改变为输出功能
13	MCU	PA13/SWDIO	I/O	TC	-	烧录引脚和 USART1 RX 功能
14	MCD	OC	I	-	-	电流采样电阻输入引脚
15	MCD	TEST ⁽⁵⁾	I	-	-	测试引脚
16	MCD	GLU	O	-	-	U 相低侧 MOSFET 门驱输出
17	MCD	OUT-U	I	-	-	电机 U 相信号输入引脚
18	MCD	GHU	O	-	-	U 相高侧 MOSFET 门驱输出
19	MCD	GLV	O	-	-	V 相低侧 MOSFET 门驱输出
20	MCD	OUT-V	I	-	-	电机 V 相信号输入引脚
21	MCD	GHV	O	-	-	V 相高侧 MOSFET 门驱输出
22	MCU	PA11	I/O	TC	ADC1_VIN[4]	需要改变为 ADC 通道 4 功能
23	MCD	GLW	O	-	-	W 相低侧 MOSFET 门驱输出
24	MCD	OUT-W	I	-	-	电机 W 相信号输入引脚
25	MCD	GHW	O	-	-	W 相高侧 MOSFET 门驱输出
26	MCU	VDD	S	-	-	MCU VDD 引脚
27	MCU	PA14/SWCLK (NRST) ⁽³⁾	I/O	TC	-	烧录引脚和 USART1 TX 功能
28	MCD	VM	S	-	-	电源引脚
29	MCU	PB1	I/O	TC	ADC1_VIN[0]	需要改变为 ADC 通道 0 功能
30	MCD	VCP	S	-	-	电荷泵储能电容的连接引脚
31	MCD	CPP	S	-	-	电荷泵升压电容的连接引脚

32	MCD	CPM	S	-	-	电荷泵升压电容的连接引脚
Paddle	MCD	GND	S			MCD 地

- 注 1. I = 输入, O = 输出, OD = 开漏输出, S = 电源引脚, HiZ = 高阻态.
- 注 2. TC: 标准 IO. 输入信号电平应当不超过 VDD.
- 注 3. 当 RCC_SYSCFG 的 SFT_NRST_RMP 位设置为 1, P14 映射为 NRST 外部复位, 为实现可靠复位, 该引脚应保持低电平至少 4 微秒。
- 注 4: SPD 引脚不应处于开路状态
- 注 5: TEST 引脚必须连接到地

3.3 引脚复用

表 3-2 PA 端口复用 AF0-AF4

Pin	AF0	AF1	AF2	AF3	AF4
PA0	-	-	TIM1_CH3N	-	-
PA8	-	-	-	-	TIM3_CH1
PA9	-	-	-	TIM14_CH1	-
PA13	SWDIO	USART1_RX	-	-	-
PA14	SWCLK	USART1_TX	-	-	-

4 电气特性

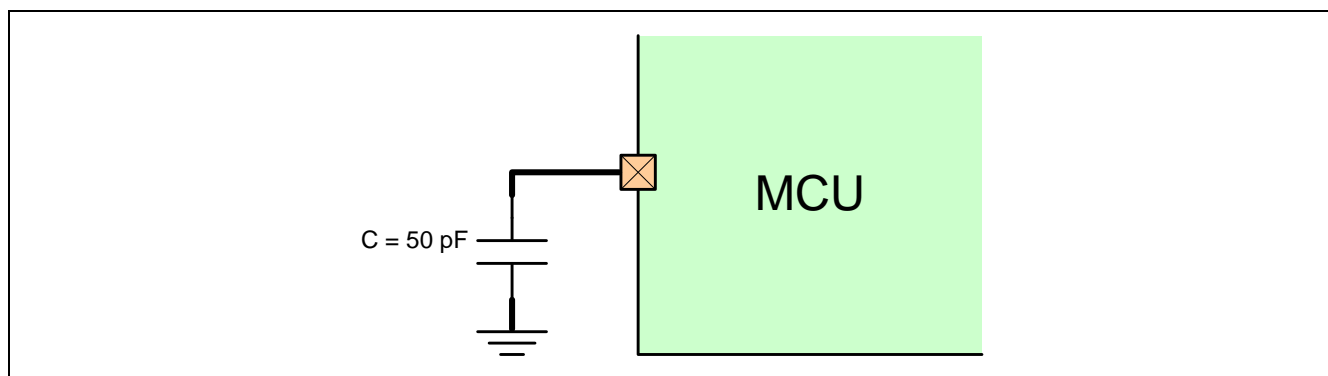
4.1 测试条件

除非另有说明，否则所有电压均以 V_{SS} 为参考基准。

4.1.1 负载电容

引脚参数测量的负载条件如图 4-1 所示。

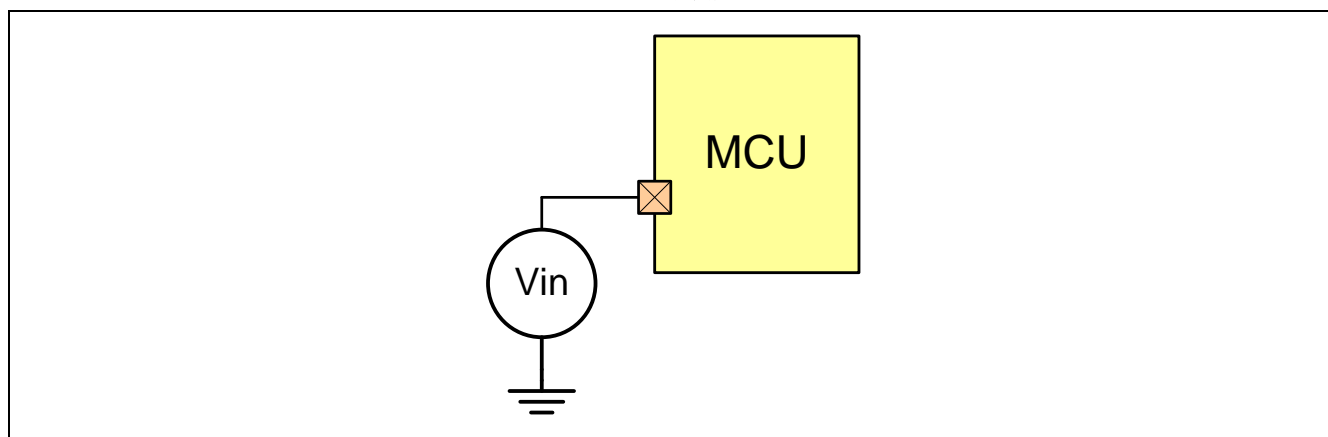
图 4-1 引脚负载条件



4.1.2 I/O 输入电压

引脚上输入电压的测量如图 4-2 所示。

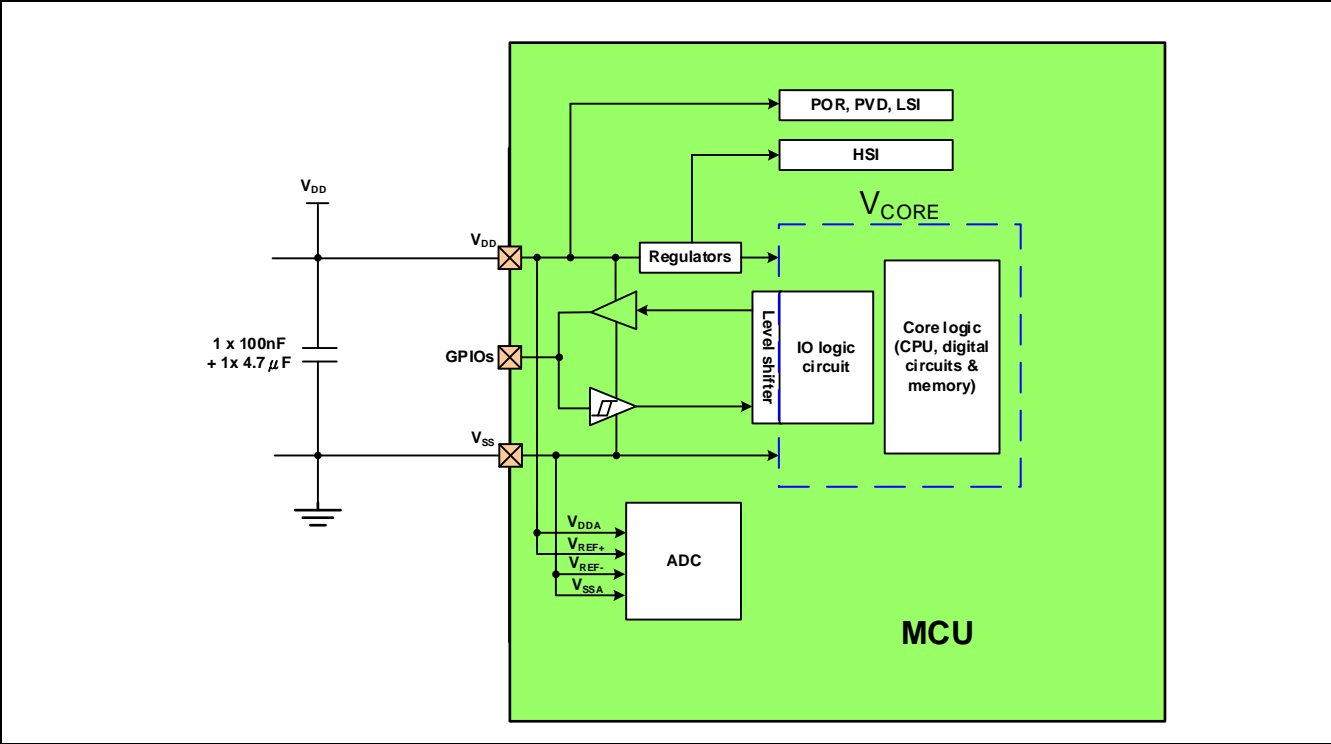
图 4-2 引脚输入电压



4.1.3 供电方案

供电设计方案如錯誤! 書籤的自我參照不正確。 所示。

图 4-3 供电方案⁽¹⁾



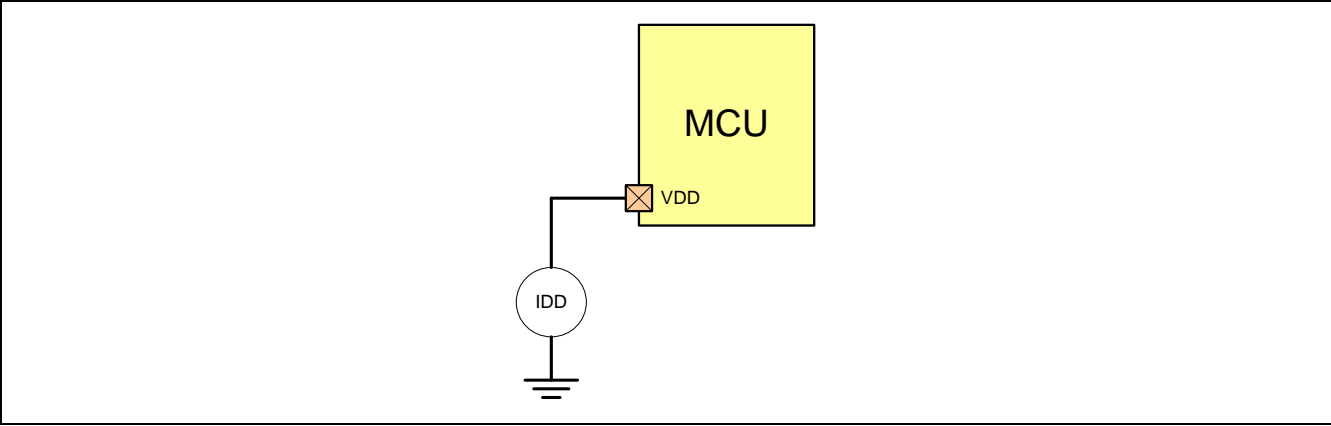
注:

- 1. 为使芯片达到最佳性能，建议使用上图所示的滤波陶瓷电容在电源对地（VDD、VSS）之间进行去耦。
- 2. 对于本产品，VDD, VDDA, 和 VREF+ 在芯片内部均连接至 VDD 引脚，而 VSS, VSSA, 和 VREF- 在芯片内部均连接至 VSS 引脚。

4.1.4 电流功耗测量

引脚的电流功耗测量如 图 4-4 所示

图 4-4 电流功耗测量方案



4.2 绝对最大额定值

超过“绝对组最大额定值”列表(表 4-1, 表 4-2)中给出的绝对最大额定值的应力可能会对器件造成永久性损坏。这些仅为应力额定值, 并不意味着器件在这些条件下能正常工作。长时间暴露在最大额定值条件下可能会影响器件的可靠性。

表 4-1 MCU 电压特性

标号	描述	最小	最大	单位
$V_{DDx}-V_{SSx}$	外部主电源电压(包括 V_{DDA} 和 V_{SSA}) ⁽¹⁾	-0.3	5.8	V
V_{IN} ⁽²⁾	I 其它引脚输入电压	$V_{SS}-0.3$	$V_{DD}+0.3$	

1. 所有电源(V_{DD})和接地(V_{SS})引脚必须始终在允许范围内连接到外部供电系统。
2. 必须遵循输入电压(V_{IN})的最大值。允许的最大注入电流值请参考下表。

表 4-2 MCU 电流特性

标号	描述	最大	单位
$I_{VDD/VDDA}$ ⁽¹⁾	通过 V_{DD}/V_{DDA} 电源引脚总电流(电源电流) ⁽¹⁾	+60	mA
$I_{VSS/VSSA}$ ⁽¹⁾	通过 V_{SS}/V_{SSA} 地引脚总电流(流出电流) ⁽¹⁾	-60	
I_{IO}	任何 I/O 和控制引脚输出吸收电流, $V_{DD} = 5.0V$	+20	
	任何 I/O 和控制引脚输出源电流, $V_{DD} = 5.0V$	-20	
	任何 I/O 和控制引脚输出吸收电流, $V_{DD} = 3.3V$	+15	
	s 任何 I/O 和控制引脚输出源电流, $V_{DD} = 3.3V$	-15	
	任何 I/O 和控制引脚输出吸收电流, $V_{DD} = 2.0V$	+6	
	任何 I/O 和控制引脚输出源电流, $V_{DD} = 2.0V$	-6	
$I_{INJ(PIN)}$ ⁽²⁾⁽³⁾	NRST 引脚注入电流	±5	
	HSE OSC_IN 引脚注入电流	±5	
$\sum I_{INJ(PIN)}$ ⁽⁵⁾	其它引脚注入电流 ⁽⁴⁾	±25	

1. 所有主电源(V_{DD})和接地(V_{SS})引脚必须始终在允许范围内连接到外部电源。
2. 该电流消耗必须正确分配到所有 I/O 和控制引脚
3. 反向注入电流可能会干扰器件的模拟性能
4. 当 $V_{IN} > V_{DDA}$, 会产生正向注入电流; 当 $V_{IN} < V_{SS}$, 会产生反向注入电流。请勿超过引脚注入电流 $I_{INJ(PIN)}$
5. 当多个输入端同时存在注入电流时, 总引脚注入电流 $\sum I_{INJ(PIN)}$ 的最大值等于正向注入电流与反向注入电流绝对值的总和(瞬时值)。

表 4-3 MCD 绝对最大额定值

特性		标号	额定值	单位
电机电源电压		V _M	18	V
5V 参考电压		V _{REG}	6 (注 1)	V
电荷泵电压		V _{CP}	V _M +10 (注 1)	V
输入电压	HP, HM, DIR, BRAKE, OC	V _{IN}	-0.3 to 6	V
	SPD		-0.3 to 6 (18) (注 2)	V
输出电压	ALERT, FG, GLU, OUT-U, GLV, OUT-V, GLW, OUT-W,	V _{OUT}	18	V
	GHU, GHV, GHW		V _M +10	V
源电流	VREG	I _{OUT}	10	mA
	GLU, GHU, GLV, GHV, GLW, GHW		100	mA
吸收电流	ALERT, FG,	I _{IN}	10	mA
	GLU, GHU, GLV, GHV, GLW, GHW		200	mA
工作温度		T _{opr}	-40 to 105	°C
存储温度		T _{stg}	-55 to 150	°C
结温		T _j (MAX)	150	°C

注: 半导体器件的绝对最大额定值是一组不得超过的额定参数, 即使是瞬间也不允许。请勿超过任何这些额定值。超过额定值可能会导致器件击穿、损坏或劣化, 并可能因爆炸或燃烧造成伤害。请在规定的工作范围内使用该 IC。

注: 输出电流受环境温度和器件安装方式的限制。结温最大值 (T_j (MAX)) 不得超过 150°C。

注 1: VREG 和 VCP 引脚电压由 IC 内部生成。请勿从外部施加电压。

注 2: 该端子应在工作范围内使用。不过, 它可以承受高达 18V 的电压, 但这并不表示在这种情况下集成电路不会发生劣化。

4.3 工作条件

4.3.1 MCU 一般工作条件

表 4-4 一般工作条件

标号	参数	条件	最小.	典型.	最大.	单位
f _{HCLK}	内部 AHB 时钟频率	-	-	-	48	MHz
f _{PCLK1}	内部 APB1 时钟频率	-	-	-	48	
V _{DD}	数字电路工作电压	除待机模式的所有电源模式	1.8	3.3	5.5	V
V _{DD}	数字电路工作电压	待机模式	2.0	3.3	5.5	
V _{DDA}	模拟电路工作电压(保证性能)	必须与 DD ⁽¹⁾ 一致	2.5	3.3	5.5	
	模拟电路工作电压(不保证性能)		1.8	-	2.5	
P _D	功耗 ⁽²⁾	QFN20	-	-	196	mW
T _A	环境温度 (扩展工业级)	-	-40	-	105	
T _J	结温 ⁽³⁾ (扩展工业级)	-	-40	-	125	

1. 建议为 V_{DD} 和 V_{DDA} 使用相同的电源, 在通电和正常工作期间, V_{DD} 和 V_{DDA} 之间的最大允许差值为 300mV。

2. 若环境温度 (T_A) 较低, 只要结温 (T_J) 不超过其最大值 (T_{Jmax}), 则允许更高的功耗 (P_D) 值。

3. 在低功耗状态下, 若结温 (T_J) 不超过其最大值 (T_{Jmax}), 环境温度 (T_A) 可扩展至该范围。

4.3.2 MCU 上电/掉电工作条件

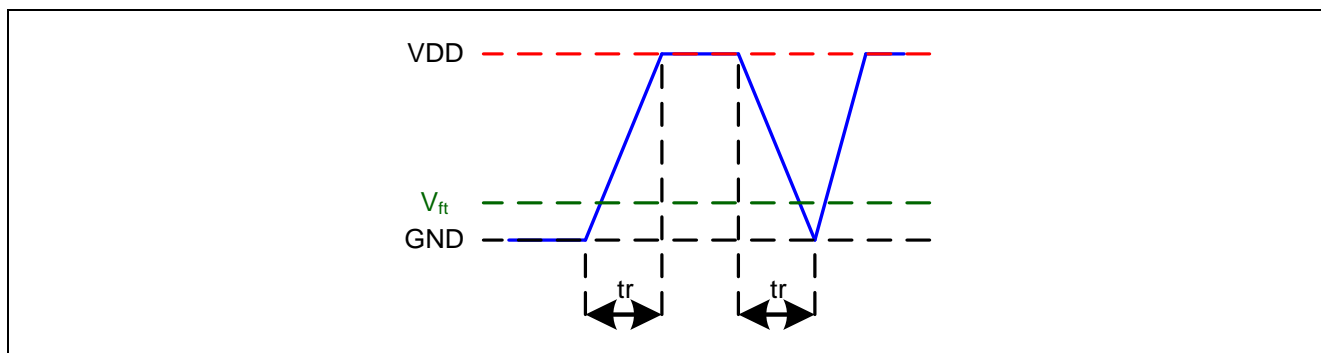
下表中给出的参数是在表 4-4 所列的环境温度和 V_{DD} 电源电压条件下提供的。

表 4-5 上电/掉电工作条件

标号	条件	最小.	典型.	最大.	单位
tvDD	V_{DD} 上升时间 t_r	0.2	-	∞	us/V
	V_{DD} 下降时间 t_f	60	-	∞	
$V_{ft}^{(3)}$	掉电阈值电压	-	0	-	mV

1. 数据基于特性分析结果，未在生产中进行测试。
2. 芯片上电和掉电时的 V_{DD} 波形必须严格遵循下图中的上升时间 (t_r) 和下降时间 (t_f) 阶段，且在上电过程中不允许掉电。
3. 注：为确保芯片上电的可靠性，所有上电操作都应从 0V 开始。

图 4-5 上电和掉电波形



4.3.3 嵌入式复位和电源控制模块特性

下表中给出的参数是在表 4-4 所列的环境温度和 V_{DD} 电源电压条件下提供的。

表 4-6 嵌入式复位和电源控制模块特性

标号	参数	条件	最小. ⁽³⁾	典型.	最大. ⁽³⁾	单位
VPVD	可编程电压检测器的电平选择	PLS[3:0]=0000 (上升沿)	-	1.8	-	V
		PLS[3:0]=0000 (下降沿)	-	1.7	-	
		PLS[3:0]=0001 (上升沿)	-	2.1	-	
		PLS[3:0]=0001 (下降沿)	-	2.0	-	
		PLS[3:0]=0010 (上升沿)	-	2.4	-	
		PLS[3:0]=0010 (下降沿)	-	2.3	-	
		PLS[3:0]=0011 (上升沿)	-	2.7	-	
		PLS[3:0]=0011 (下降沿)	-	2.6	-	
		PLS[3:0]=0100 (上升沿)	-	3.0	-	
		PLS[3:0]=0100 (下降沿)	-	2.9	-	
		PLS[3:0]=0101 (上升沿)	-	3.3	-	
		PLS[3:0]=0101 (下降沿)	-	3.2	-	
		PLS[3:0]=0110 (上升沿)	-	3.6	-	
		PLS[3:0]=0110 (下降沿)	-	3.5	-	
		PLS[3:0]=0111 (上升沿)	-	3.9	-	
		PLS[3:0]=0111 (下降沿)	-	3.8	-	
		PLS[3:0]=1000 (上升沿)	-	4.2	-	

		PLS[3:0]=1000 (下降沿)	-	4.1	-	
		PLS[3:0]=1001 (上升沿)	-	4.5	-	
		PLS[3:0]=1001 (下降沿)	-	4.4	-	
		PLS[3:0]=1010 (上升沿)	-	4.8	-	
		PLS[3:0]=1010 (下降沿)	-	4.7	-	
V _{POR/PDR} ⁽¹⁾	上电复位阈值	-	-	1.65	-	V
V _{hyst_PDR}	PDR 迟滞	-	-	50	-	mV
T _{RSTTEMPO} ⁽²⁾	复位持续时间	-	-	4.7	-	ms

1. 产品性能在低至最小值 V_{POR/PDR} 时，通过设计保证其正常运行。
2. 由设计保证，未在生产中进行测试。
3. 源自综合评估。
- 注：复位持续时间的测量是从上电(上电复位)到用户应用程序代码读取第一条指令的时间。

4.3.4 内置电压参考

下表中给出的参数是在表 4-4 所列的环境温度和 VDD 电源电压条件下提供的。

表 4-7 内置电压参考

标号	参数	条件	最小.	典型.	最大.	单位
V _{REFINT}	内置电压参考	-40°C < T _A < 105°C	-	1.2	-	V
T _{s_vrefint} ⁽¹⁾	读内置电压参考时 ADC 采样时间	-	-	11.8	-	us

1. 采样时间是通过多次测试得出的

4.3.5 电源电流特性

电流消耗受多个参数和因素的影响，这些参数和因素包括工作电压、温度、I/O 引脚负载、器件软件配置、工作频率、I/O 引脚开关速率、程序在存储器中的位置以及所执行的二进制代码。
本节中给出的所有运行模式下的电流消耗测量结果均是通过简化代码执行得出的。

最大电流消耗

MCU 处于下列条件:

- 所有 I/O 引脚是模拟输入模式，并且接到静态的电平- V_{DD} 或 V_{SS} (无负载)
- 所有外设均处于禁用状态，除非有明确说明
- 闪存访问时间根据 f_{HCLK} 进行调整(0 ~ 24 MHz 为 0 等待周期，24~48 MHz 为 1 等待周期)
- 指令预取功能开启。当外设启用时：f_{PCLK1} = f_{HCLK}

注：指令预取功能必须在设置时钟和总线分频器之前进行设置。

下表中给出的参数是在表 4-4 所列的环境温度和 VDD 电源电压条件下提供的。

表 4-8 Run 模式典型电流消耗

标号	参数	条件	f _{HCLK} (Hz)	典型 所有外设使能						典型 所有外设禁用						单位
				-40°C	0°C	25°C	55°C	85°C	105°C	-40°C	0°C	25°C	55°C	85°C	105°C	
I _{DD}	Run 模式 电源电流	时钟 源是 HSI	48M	4.22	4.36	4.43	4.54	4.63	4.70	3.06	3.19	3.25	3.35	3.44	3.51	mA
			24M	3.05	3.16	3.23	3.31	3.39	3.44	2.34	2.45	2.50	2.58	2.66	-	
			12M	2.15	2.27	2.32	2.40	2.46	2.49	1.81	1.91	1.96	2.04	2.09	-	
			6M	1.70	1.79	1.85	1.92	2.00	2.04	1.53	1.62	1.67	1.74	1.82	1.87	
			3M	1.22	1.30	1.35	1.42	1.48	1.52	1.13	1.21	1.26	1.33	1.39	1.43	
			750K	0.87	0.94	0.98	1.04	1.10	1.13	0.84	0.91	0.95	1.01	1.07	1.10	
			375K	0.80	0.87	0.91	0.97	1.03	1.06	0.79	0.86	0.90	0.96	1.02	1.05	
			187.5K	0.77	0.84	0.88	0.94	1.00	1.03	0.77	0.84	0.88	0.93	0.99	1.02	
			93.75K	0.76	0.83	0.87	0.92	0.98	1.01	0.75	0.83	0.86	0.92	0.98	1.01	
		时钟源 是 HSIDIV	8M	1.83	1.92	1.70	1.78	1.84	1.88	1.63	1.73	1.50	1.57	1.64	1.68	
			4M	1.68	1.76	1.79	1.51	1.57	1.61	1.56	1.65	1.65	1.39	1.45	1.49	
			2M	1.19	1.28	1.32	1.39	1.46	1.50	1.13	1.22	1.27	1.33	1.40	1.44	
			1M	0.95	1.03	1.07	1.13	1.19	1.23	0.92	1.00	1.04	1.10	1.16	1.20	
			500K	0.83	0.90	0.94	1.00	1.06	1.09	0.81	0.89	0.93	0.99	1.04	1.08	
			125K	0.74	0.81	0.85	0.91	0.96	0.99	0.73	0.80	0.84	0.90	0.96	0.99	
			62.5K	0.72	0.79	0.83	0.89	0.94	0.97	0.72	0.79	0.83	0.89	0.94	0.97	

			31.25K	0.71	0.78	0.82	0.88	0.93	0.97	0.71	0.78	0.82	0.88	0.93	0.96	
		时钟源是 LSI	40K	0.19	0.21	0.21	0.22	0.23	0.24	0.19	0.20	0.21	0.22	0.23	0.23	

表 4-9 Sleep 模式典型电流消耗

标号	参数	条件	f _{HCLK} (Hz)	典型 所有外设使能						典型 所有外设禁用						单位
				-40°C	0°C	25°C	55°C	85°C	105°C	-40°C	0°C	25°C	55°C	85°C	105°C	
I _{DD}	Sleep 模式电源电流	时钟源是 HSI	48M	3.24	3.35	3.41	3.50	3.58	3.61	2.09	2.18	2.24	2.32	2.40	2.43	mA
			24M	2.18	2.27	2.33	2.40	2.48	2.52	1.49	1.57	1.62	1.69	1.76	1.80	
			12M	1.51	1.59	1.64	1.71	1.78	1.81	1.16	1.24	1.29	1.35	1.42	1.46	
			6M	1.67	1.76	1.81	1.89	1.97	2.01	1.50	1.58	1.64	1.71	1.78	1.82	
			3M	1.20	1.29	1.33	1.39	1.46	1.50	1.12	1.20	1.24	1.31	1.37	1.41	
			750K	0.86	0.94	0.98	1.04	1.10	1.13	0.84	0.91	0.95	1.01	1.07	1.10	
			375K	0.80	0.87	0.91	0.97	1.03	1.06	0.79	0.86	0.90	0.96	1.02	1.05	
			187.5K	0.77	0.84	0.88	0.94	0.99	1.03	0.76	0.84	0.88	0.93	0.99	1.02	
			93.75K	0.76	0.83	0.87	0.92	0.98	1.01	0.75	0.82	0.86	0.92	0.98	1.01	
		时钟源是 HSIDIV	8M	1.30	1.39	1.44	1.51	1.58	1.61	1.11	1.20	1.24	1.31	1.38	1.42	
			4M	1.75	1.81	1.26	1.26	1.33	1.36	1.63	1.69	1.11	1.15	1.21	1.24	
			2M	1.23	1.32	1.37	1.44	1.50	1.54	1.18	1.26	1.31	1.39	1.44	1.48	
			1M	0.97	1.05	1.09	1.15	1.21	1.25	0.94	1.02	1.06	1.12	1.19	1.23	
			500K	0.84	0.91	0.95	1.01	1.07	1.11	0.82	0.89	0.94	1.00	1.06	1.09	
			125K	0.74	0.81	0.85	0.91	0.96	0.99	0.73	0.80	0.84	0.90	0.96	0.99	
			62.5K	0.72	0.79	0.83	0.89	0.94	0.98	0.72	0.79	0.83	0.89	0.94	0.97	
			31.25K	0.71	0.78	0.82	0.88	0.93	0.97	0.71	0.78	0.82	0.88	0.93	0.97	
		时钟源是 LSI	40K	0.19	0.21	0.21	0.22	0.23	0.24	0.19	0.20	0.21	0.22	0.23	0.24	

表 4-10 stop 模式典型电流消耗⁽¹⁾

标号	参数	条件	典型						单位
			-40°C	0°C	25°C	55°C	85°C	105°C	
I _{DD}	Stop 模式电源电流	复位后进入 Stop 模式, V _{DD} =3.3V	110.19	117.98	121.73	125.54	113.52	118.95	μA
	Deep Stop 模式电源电流	复位后进入 Deep Stop 模式, V _{DD} =3.3V	5.75	6.20	6.44	6.79	7.76	9.31	

注 1. I/O 状态是模拟输入

片内外设电流消耗

片内外设的电流消耗如下表所示。MCU 处于以下条件:

- 所有 I/O 引脚是模拟输入模式, 并且接到静态的电平- V_{DD} 或 V_{SS} (无负载)
- 所有外设均处于禁用状态, 除非有明确说明
- 给出的值是通过测量电流消耗计算得出的。
 - 当所有外设的时钟均关闭时
 - 当仅一个外设的时钟开启时
- 环境工作温度和 V_{DD} 电源电压条件列于表 4-4 中。

表 4-11 片内外设电流消耗⁽¹⁾

标号	参数	总线	典型	单位
I _{DD}	CRC	AHB	0.67	uA/MHz
	GPIOA		0.32	
	GPIOB		0.27	
	TIM1	APB1	5.11	
	TIM3		3.13	
	USART1		1.96	
	TIM14		1.50	
	ADC1		0.73	
	PWR		0.10	
	EXTI		0.09	
	SYSCFG		0.09	
	DBG		0.04	
	WWDG		0.03	

注 1. $f_{HCLK} = 48\text{MHz}$, $f_{APB1} = f_{HCLK}$, 每个外设的预分频系数为默认值

低功耗模式唤醒时间

下表中列出的唤醒时间是在内部时钟 HSI 的唤醒过程中测得的。用于唤醒芯片的时钟源取决于当前的工作模式：

Stop 模式或 Standby 模式：时钟源为振荡器

Sleep 模式：时钟源为进入睡眠模式时所使用的时钟

下表中给出的参数基于表 4-4 所列的环境温度和 V_{DD} 电源电压。

表 4-12 低功耗模式唤醒时间

标号	参数	条件	典型	单位
t _{WUSLEEP}	从 Sleep 模式唤醒	系统时钟是 HSI	3.22	μs
t _{WUSTOP}	从 Stop 模式唤醒	系统时钟是 HSI	26.65	μs
t _{WUDEEPSTOP}	从 Deep Stop 模式唤醒	系统时钟是 HSI	28.88	μs

4.3.6 外部时钟源特性

由外部源生成的高速外部用户时钟

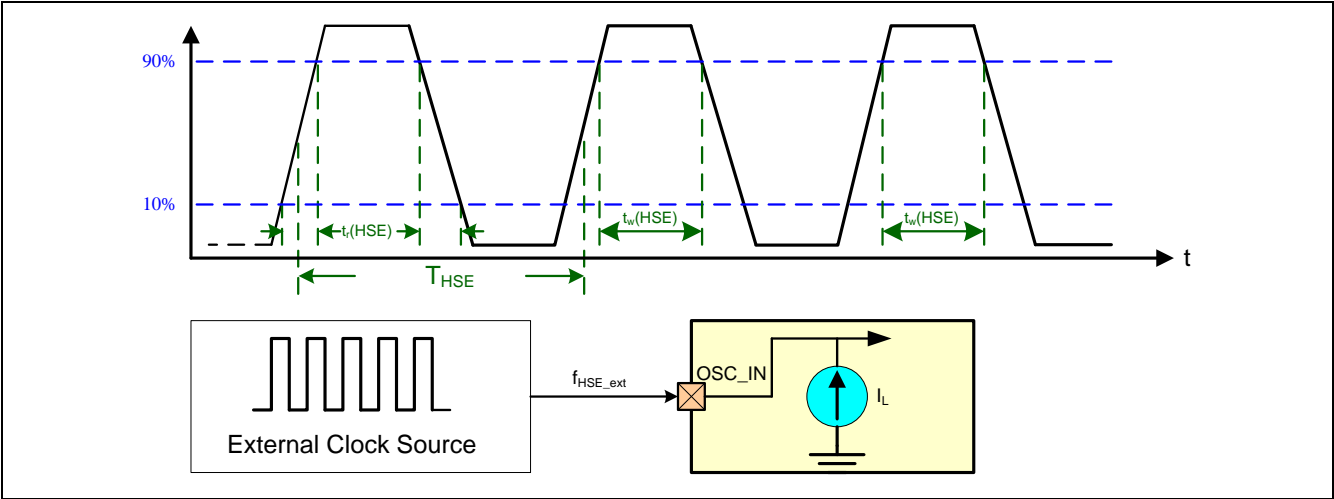
下表中给出的特性参数是通过高速外部时钟源测得的，且环境温度和供电电压均符合一般工作条件。

表 4-13 高速外部用户时钟特性

标号	参数	条件	最小.	典型.	最大.	单位
f _{HSE_ext}	用户外部时钟源频率 ⁽¹⁾	-	-	8	48	MHz
V _{HSEH}	OSC_IN 输入高电平	-	0.7V _{DD}	-	V _{DD}	V
V _{HSEL}	OSC_IN 输入低电平	-	V _{SS}	-	0.3V _{DD}	V
t _{w(HSE)}	OSC_IN 高或低时间 ⁽¹⁾	-	20	-	-	ns

注 1: 由设计保证，未在生产过程中进行测试

图 4-6 高速外部时钟源 AC 时序图



4.3.7 内部时钟源特性

下表中给出的特性参数是在符合一般工作条件的环境温度和供电电压下测得的。

高速内部(HSI)振荡器

表 4-14 HSI 振荡器特性⁽¹⁾

标号	参数	条件	最小.	典型.	最大.	单位
f _{HSI}	频率	-	-	48	-	MHz
ACC _{HSI} ⁽³⁾	HSI 振荡器偏差	T _A = 0°C ~ 55°C	-1	-	1	%
		T _A = -40°C ~ 105°C	-2	-	2	%
T _{stab} (HSI) ⁽²⁾	HSI 振荡器起振时间	-	-	-	20	μs
I _{DD} (HSI) ⁽²⁾	HSI 振荡器功耗	-	-	480	-	μA

注 1. V_{DD} = 3.3V, T_A = - 40°C ~ 105°C, 除非另有说明

注 2. 由设计保证, 未在生产过程中进行测试

注 3. 源自综合评估

低速内部 (LSI)振荡器

表 4-15 LSI 振荡器特性⁽¹⁾

标号	参数	条件	最小.	典型.	最大.	单位
f _{LSI}	频率	-	-	40	-	KHz
ACC _{LSI} ⁽³⁾	LSI 振荡器偏差	T _A = 0°C ~ 55°C	-15	-	15	%
		T _A = -40°C ~ 105°C	-20	-	20	%
T _{stab} (LSI) ⁽²⁾	LSI 振荡器起振时间	-	-	-	100	μs
I _{DD} (LSI) ⁽²⁾	LSI 振荡器功耗	-	-	1	-	μA

注 1. V_{DD} = 3.3V, T_A = - 40°C ~ 105°C, 除非另有说明

注 2. 由设计保证, 未在生产过程中进行测试

注 3. 源自综合评估

4.3.8 存储器特性

表 4-16 Flash 存储器特性

标号	参数	条件	最小.	典型.	最大.	单位
t _{prog}	16 位编程时间	-	-	37.24	-	μs
t _{ERASE}	页(1024 字节)擦除时间	-	4	-	6	ms
t _{ME}	整片擦除时间	-	30	-	40	ms
I _{DD}	供电电流	读模式	-	-	1.5	mA
		写模式	-	-	2	mA
		擦除模式	-	-	1	mA

表 4-17 Flash 存储器的耐久性和数据保留能力⁽¹⁾⁽²⁾

标号	参数	条件	最小.	典型.	最大.	单位
N _{END}	耐久性	T _A = 105°C	100000	-	-	周期
T _{DR}	数据保留	T _A = 25°C	25	-	-	年

4.3.9 I/O 端口特性

通用输入/输出特性

除非另有说明，表 4-4 中给出的参数均用于测试。所有 I/O 端口均与 CMOS 兼容。

表 4-18 I/O 静态特性

标号	参数	条件	最小.	典型.	最大.	单位
V _{IL}	低电平输入电压	-	-	-	0.3 * V _{DD}	V
V _{IH}	高电平输入电压	-	0.7 * V _{DD}	-	-	V
V _{hy}	施密特触发迟滞 ⁽¹⁾	-	0.1 * V _{DD}	-	-	V
I _{lkg}	输入漏电流 ⁽²⁾	-	-1	-	1	μA
R _{PU}	弱上拉等效电阻 ⁽³⁾	V _{IN} = V _{SS}	-	60	-	kΩ
R _{PD}	弱下拉等效电阻 ⁽³⁾	V _{IN} = V _{DD}	-	60	-	kΩ
C _{IO}	I/O 引脚电容	-	-	-	10	pF

注 1. 源自综合评估, 未在生产过程中进行测试

注 2. 如果相邻引脚存在反向电流，漏电流可能会高于最大值。

注 3. 上拉电阻和下拉电阻均为多晶硅电阻。

输出驱动电流

GPIO (通用输入 / 输出) 可吸收或输出高达 ±20mA 的电流。

在用户应用中，I/O 引脚的数量必须确保驱动电流受到限制，以符合表 4-1:中规定的绝对最大额定值

- 所有 I/O 引脚从 V_{DD} 输出的电流之和，加上 MCU 从 V_{DD} 输出的最大工作电流，不得超过 V_{DD} 的绝对最大额定电流 I_{VDD}。
- 所有 I/O 端口吸收并从 V_{SS} 流出的电流之和，加上 MCU 从 V_{SS} 流出的最大工作电流，不得超过 V_{SS} 的绝对最大额定电流 I_{VSS}。

输出电压电平

除非另有说明，下表所列参数均是在符合表 4-4 中汇总条件的环境温度和 VDD 供电电压下提供的。所有 I/O 端口均与 CMOS 兼容。

表 4-19 输出电压静态特性

标号	参数	条件	典型.	单位
V _{OL} ⁽¹⁾	输出低电压	I _{IO} = 6mA, V _{DD} =2.0V	0.36	V
V _{OH} ⁽²⁾	输出高电压		1.56	
V _{OL} ⁽¹⁾	输出低电压	I _{IO} = 6mA, V _{DD} =3.3V	0.2	
V _{OH} ⁽²⁾	输出高电压		3.01	
V _{OL} ⁽¹⁾	输出低电压	I _{IO} = 8mA, V _{DD} =3.3V	0.27	
V _{OH} ⁽²⁾	输出高电压		2.91	
V _{OL} ⁽¹⁾	输出低电压	I _{IO} = 6mA, V _{DD} =5.0V	0.15	
V _{OH} ⁽²⁾	输出高电压		4.75	
V _{OL} ⁽¹⁾	输出低电压	I _{IO} = 8mA, V _{DD} =5.0V	0.2	
V _{OH} ⁽²⁾	输出高电压		4.67	
V _{OL} ⁽²⁾	输出低电压	I _{IO} =20mA, V _{DD} =5.0V	0.54	
V _{OH} ⁽²⁾	输出高电压		4.18	

注 1. 芯片所吸收的电流 I_{IO} 必须始终遵循表中给出的绝对最大额定值，且 I_{IO} 的总和（所有 I/O 引脚和控制引脚的电流）不得超过 I_{VSS}。

注 2. 芯片输出的电流 I_{IO} 必须始终遵循表中给出的绝对最大额定值，且 I_{IO} 的总和（所有 I/O 引脚和控制引脚的电流）不得

超过 I_{VDD} 。

注 3. 源自综合评估

输入/输出交流特性

输入和输出交流特性的定义及数值分别见下图和下表

除非另有说明，下表所列参数均是在符合表 4-4. 条件的环境温度和供电电压下提供的。

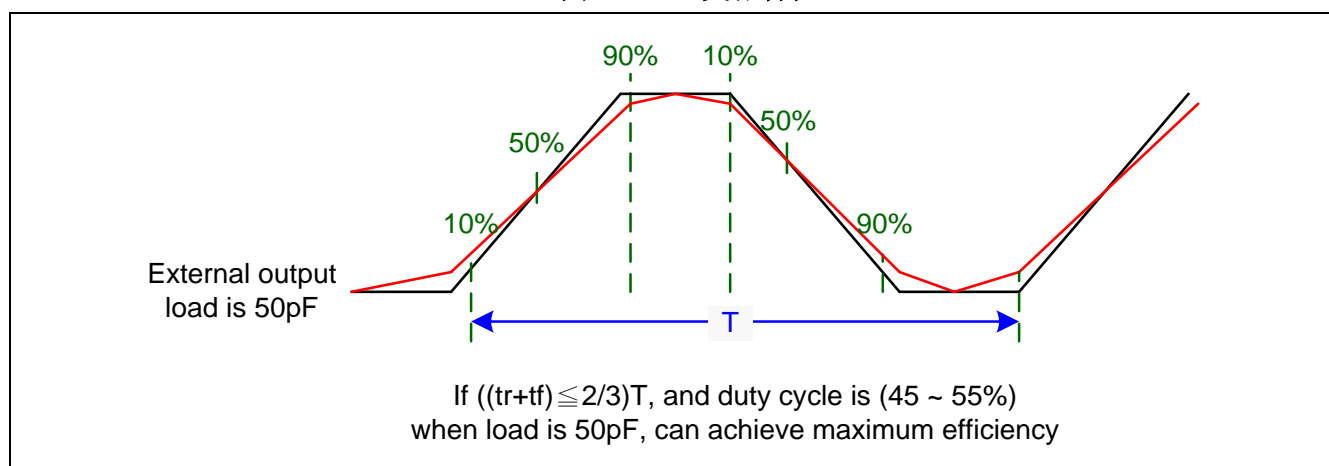
表 4-20 I/O 交流特性⁽¹⁾⁽²⁾

标号	参数	条件	典型.	单位
$t_{r(I/O)out}$	输出下降时间	$C_L = 50pF$ $V_{DD}=3.3V$	5.8	ns
$t_{r(I/O)out}$	输出上升时间		5.6	ns

注 1. 最大频率定义在图 4-7.

注 2. 由设计保证，未在生产过程中进行测试

图 4-7 I/O 交流特性



4.3.10 定时器特性

下表所列参数由设计保证

有关输入/输出复用功能引脚(输出比较、输入捕获、外部时钟、PWM 输出)的特性详情，请参见章节 4.3.9 I/O 端口特性。

表 4-21 TIMx⁽¹⁾ 特性

标号	参数	条件	最小.	最大.	单位
$t_{res(TIM)}$	定时器分辨率	-	1	-	$t_{TIMxCLK}$
		$f_{TIMxCLK} = 48MHz$	20.8	-	ns
f_{EXT}	通道 1 到 4 的外部时钟频率	-	0	-	MHz
		$f_{TIMxCLK} = 48MHz$	0	24	
Re_{TIM}	定时器分辨率	-	-	16	bit
$t_{COUNTER}$	16 位计数器周期	-	1	65536	$t_{TIMxCLK}$
		$f_{TIMxCLK} = 48MHz$	0.0208	1365.3	us
t_{MAX_COUNT}	最大计数值 (TIM_PSC 可调节)	-	-	65536	$t_{TIMxCLK}$
		$f_{TIMxCLK} = 48MHz$	-	1365.3	us
t_{MAX_IN}	TIM 最大输入频率	-	-	48	MHz

注 1. 由设计保证，未在生产过程中进行测试

4.3.11 ADC 特性

除非另有说明，下表中的参数均是在符合表 4-4. 所汇总条件的环境温度、fPCLK2 频率和 VDDA 供电电压下测得的。

表 4-22 ADC 特性

标号	参数	条件	最小.	典型.	最大.	单位
VDDA	供电电压	-	2.5	3.3	5.5	V
fADC	ADC 时钟频率	-	-	-	16	MHz
fs ⁽¹⁾	采样频率	VDD > 2.8V			1	MHz
		VDD ≤ 2.8V	-	-	400	KHz
fTRIG ⁽¹⁾	外部触发频率 ⁽³⁾	fADC = 16MHz	-	-	1	MHz
		-	-	-	16	1/fADC
VAIN ⁽²⁾	转换电压范围	-	0	-	VDDA	V
RAIN ⁽¹⁾	外部输入阻抗	-	See equation 2			kΩ
RADC ⁽¹⁾	采样开关电阻	-	-	-	1.5	kΩ
CADC ⁽¹⁾	内部采样和保持电容	-	-	-	10	pF
tSTAB ⁽¹⁾	稳定时间	-	-	-	10	μs
tlatr ⁽¹⁾	在触发和转换开始之间的延时	-	-	-	-	1/fADC
ts ⁽¹⁾	采样时间	fADC = 16MHz	0.156	-	15.031	μs
		-	2.5	-	240.5	1/fADC
tCONV ⁽¹⁾	总转换时间(包括采样时间)	fADC = 16MHz	0.9375	-	15.8125	μs
		-	15 ~ 253 (采样 ts + 逐次逼近 12.5)			1/fADC
ENOB	有效位数	-	-	10.5	-	bit

注 1. 基于特性描述期间的测试提供保证。未在生产过程中进行测试。

注 2. 由设计保证，未在生产过程中进行测试。

注 3. 本产品中，VREF+ 在内部连接到 VDDA，VREF- 在内部连接到 VSSA.

注 4. 由设计保证，未在生产过程中进行测试。

注 5. 对于外部触发，必须增加 1/fADC 延时时间

AIN 输入阻抗

等式 2

$$R_{AIN} < \frac{T_S}{f_{ADC} \times C_{ADC} \times \ln(2^{n+2})} - R_{ADC}$$

上述公式用于确定在误差低于 1/4 LSB（最低有效位）的情况下允许的最大外部阻抗。其中，N=12（12 位分辨率），该值由 $f_{ADC}=15\text{MHz}$ 条件下的测试得出。

表 4-23 ADC = 15MHz⁽¹⁾时最大 RAIN

Ts (cycles)	ts (μs)	最大 RAIN (kΩ)
2.5	0.156	0.1
8.5	0.531	4.0
14.5	0.906	7.8
29.5	1.844	17.5
42.5	2.656	25.9
56.5	3.531	34.9
72.5	4.531	45.2
240.5	15.031	153.4

注 1. 由设计保证，未在生产过程中进行测试。

表 4-24 ADC 静态参数⁽¹⁾⁽²⁾

标号	参数	条件	典型.	单位
ET	综合误差	fPCLK1 = 48MHz, fADC = 16MHz, RAIN < 0.1 kΩ, VDDA = 3.3V, TA = 25°C	-2.1 ~ 3.8	LSB
EO	偏移误差		-2.4 ~ 1.1	
EG	增益误差		-0.6 ~ 1.0	
ED	微分线性误差		-0.8 ~ 1.0	
EL	积分线性误差		-2.8 ~ 1.5	

注1. ADC 精度与负注入电流：应避免在任何标准（非强化型）模拟输入引脚上注入负电流，因为这会显著降低另一个模拟输入上正在执行的转换精度。建议在可能注入负电流的标准模拟引脚上添加一个肖特基二极管（引脚对地）。在章节 4.2 绝对最大额定值中为 $I_{INJ(PIN)}$ 和 $\Sigma I_{INJ(PIN)}$ 规定的限值范围内的任何正注入电流，均不会影响 ADC 的精度。

注2. 基于特性保证，未在生产过程中进行测试。

ADC 静态参数的含义如下，相应的示意图如 图 4-8 所示。

- ET = 总未调整误差：实际传输曲线与理想传输曲线之间的最大偏差。
- EO = 偏移误差：第一次实际转换与第一次理想转换之间的偏差。
- EG = 增益误差：最后一次理想转换与最后一次实际转换之间的偏差。
- ED = 微分线性误差：实际步长与理想值之间的最大偏差。
- EL = 积分线性误差：任何实际转换与端点相关直线之间的最大偏差。

图 4-8 ADC 静态参数的示意图

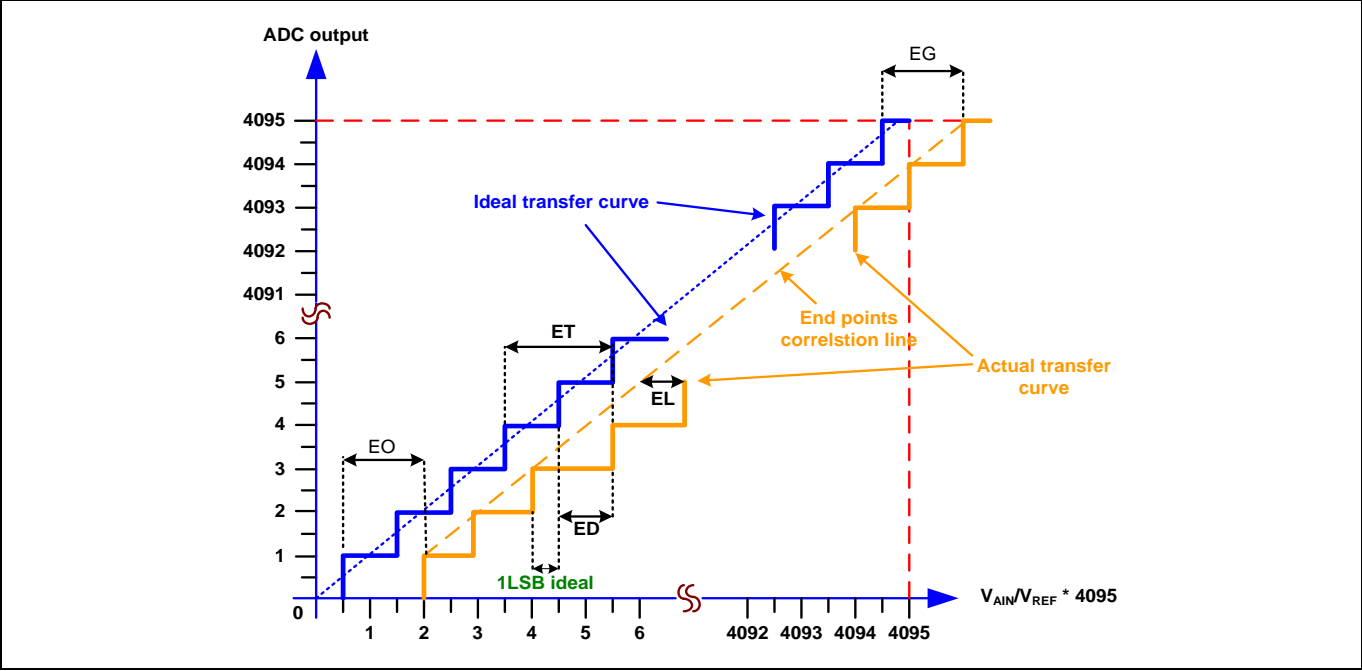
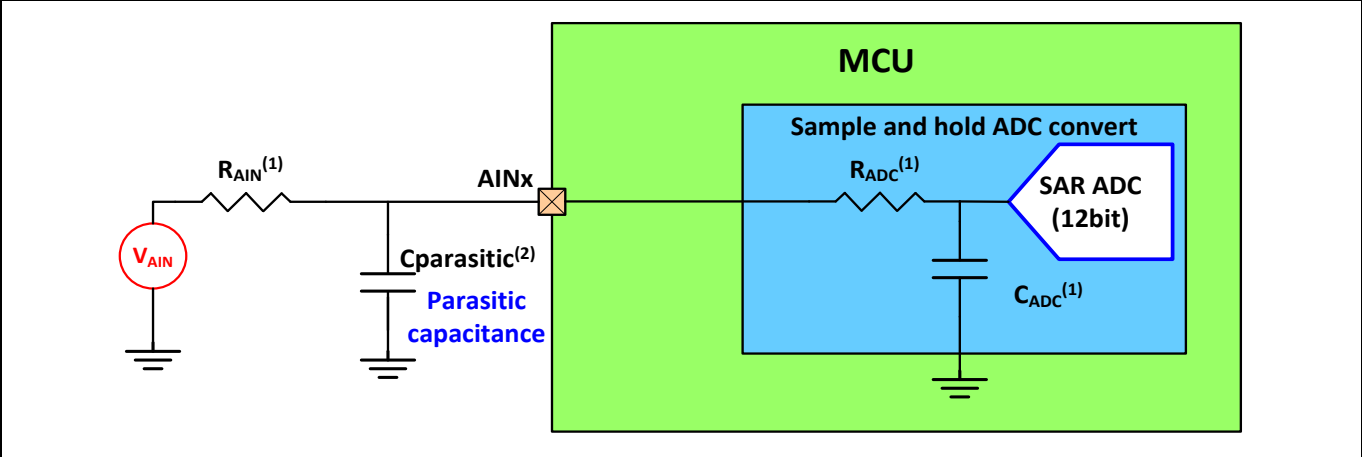


图 4-9 使用 ADC 的典型连接图



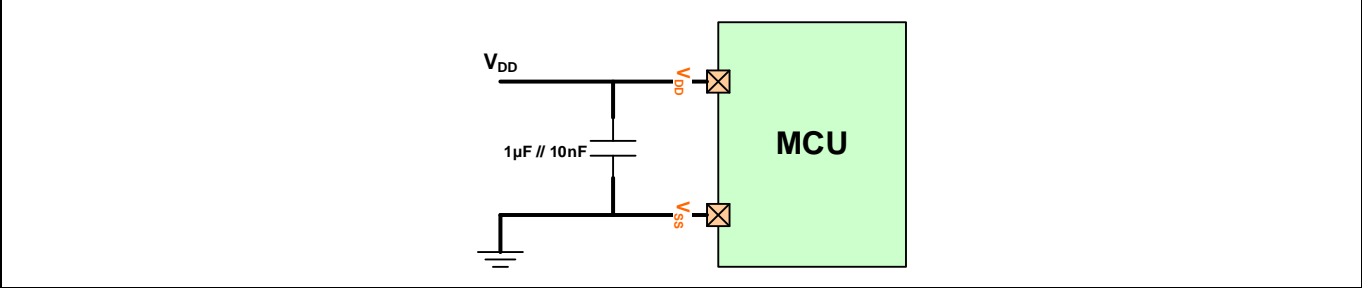
注 1. R_{AIN} , R_{ADC} 和 C_{ADC} 的值见表 4-22

注 2. $C_{parasitic}$ 代表 PCB 的电容（取决于焊接和 PCB 布局质量）加上焊盘电容（约 7pF）。较高的 $C_{parasitic}$ 值会降低转换精度。为解决此问题，应降低 f_{ADC} 。

PCB 设计建议

电源的连接方式必须如下所示。图中的 10nF 电容必须是（优质的）陶瓷电容器，且应尽可能靠近 MCU 芯片。

图 4-10 电源和参考电源去耦电路



4.4 MCD 工作范围

表 4-25 MCD 工作范围
(Ta = -40 to 105 °C 除非另有说明)

特性		标号	最小.	典型.	最大.	单位
VM 引脚电源电压 1		V _{M (opr1)}	9	12	16	V
VM 引脚电源电压 2 (注 1)		V _{M (opr2)}	5	—	9	V
VM 引脚电源电压 3 (注 2)		V _{M (opr3)}	10.8	12	16	V
输入 PWM 频率		f _{TSP}	1	—	100	kHz
输入 SPI CLK 频率		f _{SCK}	15	—	500	kHz
输入电压	HP, HM	V _{IN}	0.1	—	V _{REG} - 2.0	V
	DIR, SPD, BRAKE, OC		-0.3	—	5.5	V

注 1: 电气特性仅供参考, 因为其变化范围较大。

注 2: 用于 NVM 写。

表 4-26 MCD 非易失性存储器特性

特性	条件	最小.	最大.	单位
编程 / 擦除周期	T _j = 0 to 90 °C	10	—	周期

4.4.1 MCD 电气特性

表 4-27 MCD 电气特性
(VM = 12 V, Ta = 25°C 除非另有说明)

特性	标号	条件	最小.	典型.	最大.	单位
电源电流	I _{VM}	V _M = 12 V, V _{REG} = OPEN 霍尔信号输入 = 100 Hz, Output = OPEN	—	10	12.5	mA
	I _{STBY}	V _M = 12 V, 待机模式	—	0.33	0.5	mA
V _{REG} 引脚电压	V _{REG}	V _M = 12 V, I _{VREG} = 0 to 10 mA	4.5	5.0	5.5	V
电荷泵电压	V _{CP}	V _M - V _{CP} : 0.1 μF, CPP - CPM: 0.01 μF V _M = 9 V	V _M + 7.6	V _M + 8.1	V _M + 8.6	V
MOSFET 栅极信号电压	V _{O(H)-(H)}	I _{OUT} of GHU, GHV, GHW = -1 mA	V _{CP} - 0.5	—	V _{CP}	V
	V _{O(H)-(L)}	I _{OUT} of GHU, GHV, GHW = 1 mA	—	—	0.6	V
	V _{O(L)-(H)}	I _{OUT} of GLU, GLV, GLW = -1 mA	6.9	7.7	8.5	V
	V _{O(L)-(L)}	I _{OUT} of GLU, GLV, GLW = 1 mA	—	—	0.6	V
内部 OSC 频率 ⁽¹⁾	f _{OSC}	—	11.676	12.00	12.12	MHz
输出 PWM 频率	f _{PWM (1)}	f _{OSC} = 12 MHz, PWMSEL [2:0] = 000	—	23.4	—	kHz
	f _{PWM (2)}	f _{OSC} = 12 MHz, PWMSEL [2:0] = 011	—	187.5	—	kHz
霍尔输入信号	共模输入电压范围	V _{HCMR}	—	0.1	—	V _{REG} - 2.0 V
	输入幅度范围	V _H	—	40	—	mV
	输入电流	I _{HIN}	—	—	1	μA

特性		标号	条件	最小.	典型.	最大.	单位
	迟滞 (+)电压	V _{HYS+}	—	—	+8	—	mV
	迟滞(-) 电压	V _{HYS-}	—	—	-8	—	mV
SPD 引脚	待机模式控制电压	V _{STBY(L)}	待机模式开关电压	1.00	1.15	—	V
		V _{STBY(H)}	待机模式解除电压	—	1.25	1.40	V
		V _{STBY (hys)}	迟滞电压	—	100	—	mV
	输入电流	I _{SPD}	V _{SPD} = 0 V to V _{REG}	—	—	1	μA
SPD 引脚 PWM 占空 比输入	输入电压	V _{TSP(H)}	高电平	2.0	—	5.5	V
		V _{TSP(L)}	低电平	-0.3	—	1.0	V
		V _{TSP (hys)}	迟滞电压	—	200	—	mV
	输入频率	f _{TSP}	—	1	—	100	kHz
	100 % 占空比检测时间	T _{duty (100)}	—	—	1.5	—	ms
	0 % 占空比检测时间	T _{duty (0)}	—	—	100	—	ms
SPD 引脚 模拟电压 输入	输入电压	V _{VSP(H)}	ADC = 512 (100%)	3.9	4.0	4.1	V
		V _{VSP(L)}	ADC = 0 (0%)	1.4	1.5	1.6	V
	ADC 响应时间	t _{ADC}	—	—	—	10	ms

注 1:第一版的内部振荡器频率尚未确定，将在量产时固定下来

表 4-27 MCD 电气特性(续)

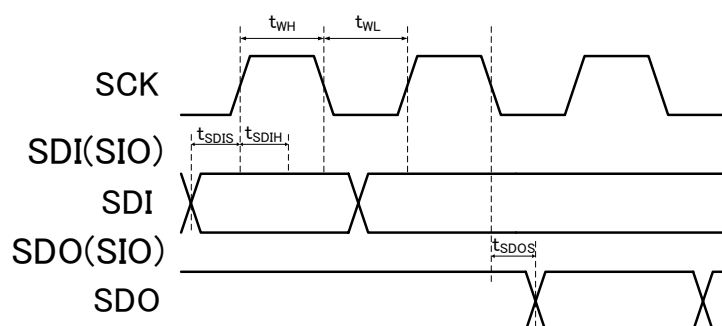
特性		标号	条件	最小.	典型.	最大.	单位
DIR 引脚	输入电压	V _{DIR(H)}	高电平	2.0	—	5.5	V
		V _{DIR(L)}	低电平	-0.3	—	1.0	V
		V _{DIR (hys)}	迟滞电压	—	200	—	mV
	输入电流	I _{DIR(H)}	V _{DIR} = 5 V	80	100	120	μA
		I _{DIR(L)}	V _{DIR} = 0 V	—	—	1	μA
BRAKE 引脚	输入电压	V _{BRK(H)}	高电平	2.0	—	5.5	V
		V _{BRK(L)}	低电平	-0.3	—	1.0	V
		V _{BRK (hys)}	迟滞电压	—	200	—	mV
	输入电流	I _{BRK(H)}	V _{BRAKE} = 5 V	80	100	120	μA
		I _{BRK(L)}	V _{BRAKE} = 0 V	—	—	1	μA
FG 引脚	输出低电压	V _{OFG(L)}	I _{FG} = 5 mA	—	0.15	0.30	V
	输出漏电流	I _{OFGR}	V _{FG} = 18 V	—	1.5	5.0	μA
ALERT 引脚	输出低电压	V _{OAL(L)}	I _{ALERT} = 5 mA	—	0.15	0.30	V
	输出漏电流	I _{OALR}	V _{ALERT} = 18 V	—	—	1.0	μA
电流采样电阻电压限制		V _{OC}	V _{OC} = 0.250 V	0.2	0.25	0.3	V
			V _{OC} = 0.125 V	0.1	0.125	0.15	V
过流保护电压限制		V _{ISD}	V _{ISD} = 0.5 V	0.4	0.5	0.6	V
			V _{ISD} = 1.0 V	0.8	1.0	1.2	V
OC 引脚开路检测电流		I _{OC(D)}	V _{OC(D)} = 0 V	—	0.1	1	μA
热关断	关断温度	T _{TSD(D)}	上升温度 (设计值)	—	170	—	°C
	解除迟滞温度	ΔT _{TSD}	下降温度 (设计值)	—	40	—	°C
	解除温度	T _{TSD(R)}	下降温度 (设计值)	—	130	—	°C

过压保护	开关电压 (从弦波驱动到 150°换相)	$V_{OV(D)}$	V_M 上升	16.5	17.2	17.9	V
	恢复迟滞电压 (从 150°换相到弦波驱动)	ΔV_{OV}	V_M 下降	—	400	—	mV
	恢复电压 (从 150°换相到弦波驱动)	$V_{OV(R)}$	V_M 下降	16.1	16.8	17.5	V
VM 低压保护	UVLO 工作电压	$V_{MUV(D)}$	V_M 下降	3.7	3.9	4.1	V
	UVLO 迟滞电压	ΔV_{MUV}	V_M 上升	—	300	—	mV
	UVLO 解除电压	$V_{MUV(R)}$	V_M 上升	4.0	4.2	4.4	V
VREG 低压保护	UVLO 工作电压	$V_{RUV(D)}$	V_{REG} 下降	—	3.7	—	V
	UVLO 迟滞电压	ΔV_{RUV}	V_{REG} 上升	—	300	—	mV
	UVLO 解除电压	$V_{RUV(R)}$	V_{REG} 上升	—	4.0	—	V
电荷泵低压保护	低压保护工作电压	$V_{CUV(D)}$	VCP 引脚和 VM 引脚之间的电压下降, $V_M \geq 5.5$ V	—	3.7	—	V
	低压保护迟滞电压	ΔV_{CUV}	VCP 引脚和 VM 引脚之间的电压上升, $V_M \geq 5.5$ V	—	300	—	mV
	低压保护解除电压	$V_{CUV(R)}$	VCP 引脚和 VM 引脚之间的电压上升, $V_M \geq 5.5$ V	—	4.0	—	V

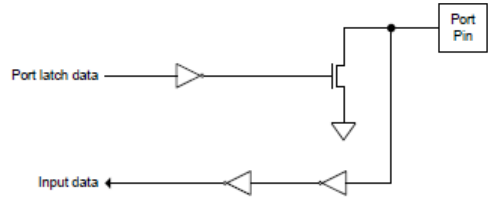
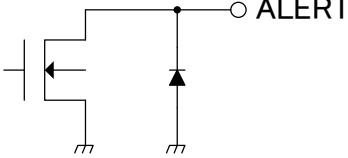
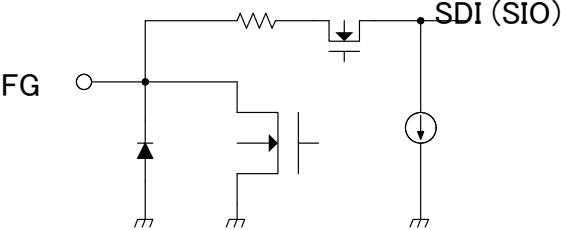
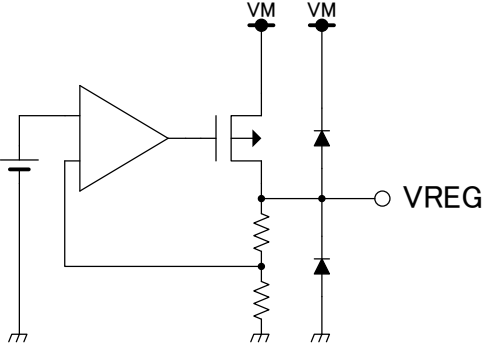
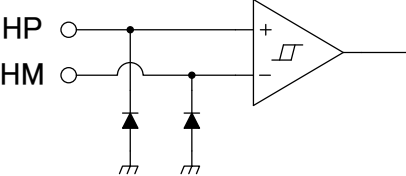
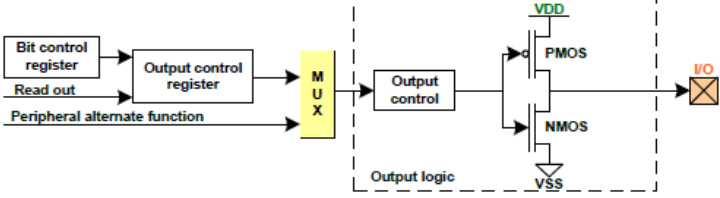
表 4-28 MCD 串行 I/F
($V_M = 12$ V, $T_a = 25$ °C 除非另有说明)

特性		标号	条件	最小.	典型.	最大.	单位
SCK	输入电压	$V_{SCK(H)}$	高电平	2.0	—	5.5	V
		$V_{SCK(L)}$	低电平	-0.3	—	1.0	V
		$V_{SCK(hys)}$	迟滞电压	—	100	—	mV
	输入频率	f_{SCK}	—	15	—	500	kHz
	高周期	t_{WH}	—	1	—	—	μ s
	低周期	t_{WL}	—	1	—	—	μ s
SDI(SIO)	设置时长	t_{SDIS}	—	1	—	—	μ s
	保持时长	t_{SDIH}	—	500	—	—	ns
SDO(SIO)	设置时长	t_{SDOS}	—	—	—	500	ns

图 4-11 串行 I/F 时序图



5 I/O 等效电路

MCU/MCD	引脚名称	描述	等效电路
MCU	PA1	需要改为输出功能	
MCD	ALERT	警报信号的输出引脚 开漏 串行接口数据输出引脚	
MCD	FG	转动数字信号输出引脚 开漏 串行接口数据输入/输出引脚	
MCD	VREG	5V 参考电压输出引脚	
MCD	HP HM	霍尔信号输入引脚	
MCU	PA0	需要改为 AF2 PWM 功能	

MCU/MCD	引脚名称	描述	等效电路
MCD	SPD	速度命令 输入引脚 串行接口 输入引脚	
MCD	DIR	转动方向 信号输入 引脚 50 kΩ 下 拉	
MCU	PA7	需要改为 输出功能	
MCD	BRAKE	中止命令 输入引脚 50kΩ 下 拉	
MCD	OC	电流采样 电阻输入 引脚	
MCD	TEST	测试引脚 50kΩ 下 拉	

MCU/MCD	引脚名称	描述	等效电路
MCD	GHU GHV GHW OUT-U OUT-V OUT-W	GHx: 高侧 MOSFET 门驱输出. OUT-x: 电机输入 引脚	
MCD	GLU GLV GLW	低侧 MOSFET 门驱输出	

MCU/MCD	引脚名称	描述	等效电路
MCD	VCP CPP CPM	电荷泵引脚	
MCU	PA8 PA9	需要改为捕获功能	
MCU	PA10	需要改为输出功能	
MCU	PA13/SWDIO	编程引脚和 USART1 RX 功能	

MCU/MCD	引脚名称	描述	等效电路
MCU	PA11 PB1	需要改为 ADC 功能	
MCU	PA14/SWCLK (NRST)	编程引脚 和 USART1 TX 功能	

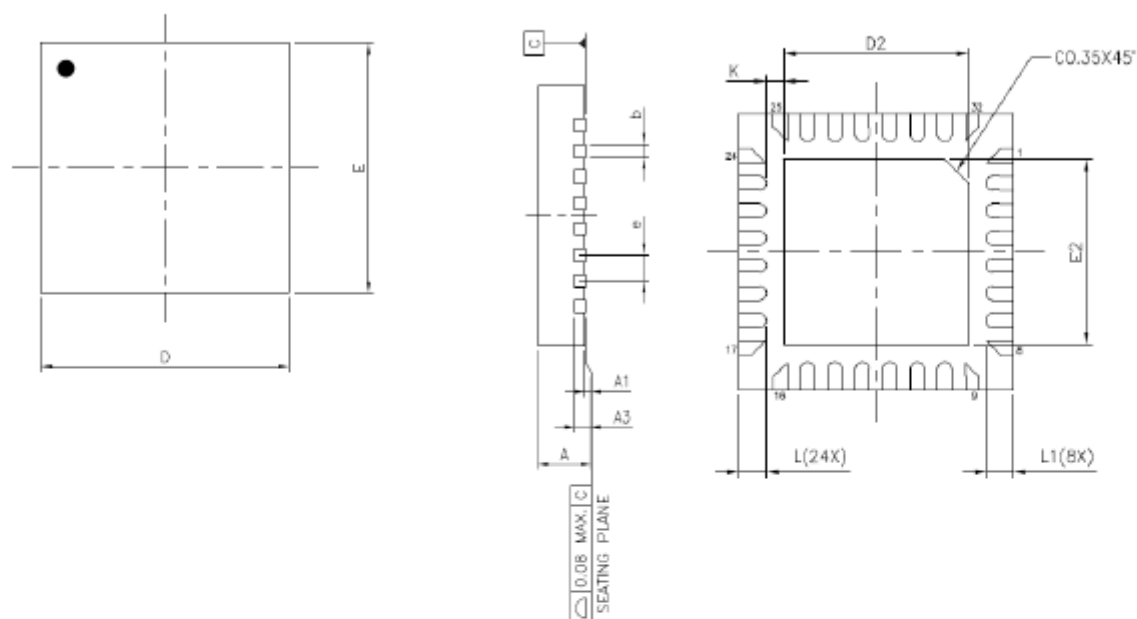
6 封装尺寸

6.1 QFN32 (4x4x0.85mm)

图 6-1 QFN32 封装尺寸

Package Dimension

QFN32 (4x4x0.85 mm) (with heat sink)



Unit	mm			Inch		
JEDEC	N/A			N/A		
Symbols	Min.	Nom.	Max.	Min.	Nom.	Max.
A	0.80	0.85	0.90	0.031	0.033	0.035
A1	0.00	0.02	0.05	----	0.001	0.002
A3	0.203 REF.			0.008 REF.		
b	0.15	0.20	0.25	0.006	0.008	0.010
D	4.00 BSC			0.157 BSC		
E	4.00 BSC			0.157 BSC		
e	0.40 BSC			0.016 BSC		
L	0.25	0.30	0.35	0.010	0.012	0.014
L1	0.23	0.28	0.33	0.009	0.011	0.013
K	0.20	----	----	0.008	----	----
D2	2.65	2.70	2.75	0.104	0.106	0.108
E2	2.65	2.70	2.75	0.104	0.106	0.108

7 版本历史

表 7-1 版本历史

版本	描述	日期
V0.10	1.初版.	2025/07/01
V0.20	1.更新目录中的表和图链接.	2025/07/11
V0.30	1.更新 图 4-3	2025/07/18
V0.40	1.修改頁首標題	2025/08/08
V0.50	1. 更新图 2-1,2-23,2-24,增加章节描述 2. 增加章节 I/O 等效电路	2025/10/14
V1.00	1.发布	2025/10/17

8 免责声明

在此，笙泉(Megawin)代表 “**Megawin Technology Co., Ltd.**”

生命支援—此产品并不是为医疗、救生或维持生命而设计的，并且当设备系统出现故障时，并不能合理地预示是否会对人身造成伤害。因此，当客户使用或出售用于上述应用的产品时，需要客户自己承担这样做的风险，笙泉公司并不会对不当使用或出售我公司的产品而造成的任何损害进行赔偿。

更改权—笙泉保留产品的如下更改权，其中包括电路、标准单元、与/或软件 – 在此为提高设计的与/或性能的描述或内容。当产品在大批量生产时，有关变动将通过工程变更通知(ECN)进行通知。